

X1228

带 EEPROM 的实时时钟、日历、CPU 监控器

一、概述

1.1 一般说明

X1228 是一个带有时钟、日历、CPU 监控和两路报警的实时时钟。双端口的时钟和报警寄存器可保证时钟在工作中不失去准确性的条件下进行读、写操作。

通过向寄存器置数的操作使时钟、日历实现可控制和可读出的功能。时钟使用一个低价格的 32.768kHz 晶体作为输入，可以准确地用秒、分、时、日期、星期、月和年来显示时间。它可以自动地调整闰年直到 2096 年。

X1228 有一个看门狗定时器，它有 3 个超时时间可供选择，也可以关闭。当看门狗定时器超时它将激活 $\overline{\text{RESET}}$ 引脚。当 V_{CC} 降低到一个固定的复位门限以下时也会激活 $\overline{\text{RESET}}$ 。两路报警当查询状态位监视到一次匹配时产生输出。

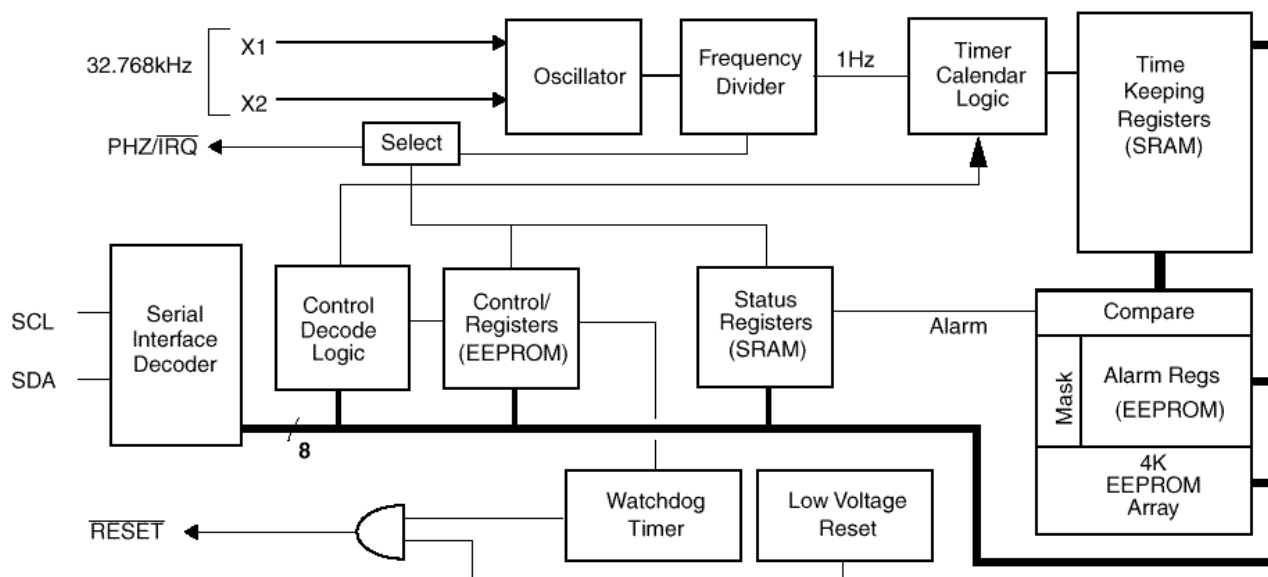
器件提供一个备用电源的输入脚。这个 V_{BACK} 脚可接一个不可充电的电池作为备用电源。

X1228 有一个 4k 位的 EEPROM 阵列，可用作某些用户配置数据的存储器，它具有安全、保密性。这个存储器在主电源和备用电源全都失效时不受影响。

1.2 特点

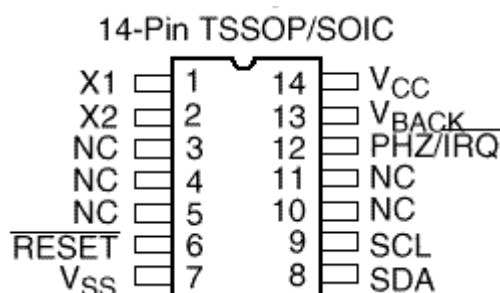
- * 2 个查询报警
 - 可设置秒、分、时、日、月或星期
- * 可选的看门狗定时器（0.25s、0.75s、1.75s、关闭）
- * 上电复位（250ms）
- * 低电压复位
- * I^2C 2 线接口
 - 400kHz 数据传输率
- * 具有内部切换电路的备用电源输入
- * 片内振荡器补偿电路
- * 可选的输出频率
 - 32.768kHz，4096Hz，1Hz
- * 512 × 8 位 EEPROM
 - 64 字节页面写方式
 - 3 位块锁保护
- * 低功耗 CMOS
 - < 1 μA 工作电流
 - < 3mA 运行电流——EEPROM 编程
 - < 400 μA 运行电流——EEPROM 读
- * 典型非易失性写周期：5ms
- * 高可靠性
- * 小型封装选项
 - 14 引脚 SOIC、14 引脚 TSSOP

1.3 方框图



1.4 引脚排列及引脚说明

引脚排列如下图所示。



引脚说明如下表。

引脚号	名称	说明
1、2	X1、X2	X1 和 X2 脚分别用作片内振荡器的反相放大器的输入和输出端。需要一个 32.768kHz 石英晶体。建议使用 Seiko VT200 或 Epson C-002RX 型的晶体。晶体的作用是时钟/振荡器提供时间基准
3、4、5	NC	空脚，内部不连接
6	RESET	这是复位信号输出端。这个信号告诉主处理器，看门狗超时时间已到或是电压跌落到固定的 V _{TRIP} 门限以下。是一个漏极开路低有效输出端
7	V _{SS}	电源地
8	SDA	串行数据端。SDA 是一个双向引脚，用于输入或输出数据。它是一个漏极开路输出，可以与其它漏极开路或集电极开路输出端线或。输入缓冲器总是激活的 漏极开路输出需要使用上拉电阻。输出电路使用一个斜率控制的下拉来控制输出信号的下降时间。电路被设计成 400kHz 速率的 2 线接口
9	SCL	串行时钟。SCL 输入端被用来作为数据输入和输出的时钟同步信号。该输入端的输入缓冲器总是激活的
10、11	NC	空脚，内部不连接
12	PHZ/IRQ	PHZ——可编程的频率输出脚。这是从内部振荡器输出引脚。该引脚可以输出频率为 32.768kHz、4096Hz 或 1Hz 的信号，或者无信号。这是 CMOS 输出端 IRQ——中断输出端(在报警激活时)。该信号通知主机，报警已经发生并请求中断。这是 CMOS 输出端
13	V _{BACK}	这个输入端为器件提供一个备用电源电压。当 V _{CC} 电源失效时 V _{BACK} 为器件提供电源
14	V _{CC}	电源电压

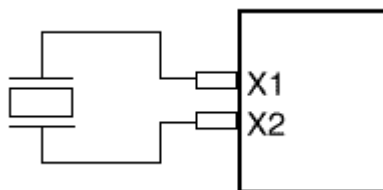


图 1 推荐的晶体连接方法

二、工作原理

2.1 电源控制操作

电源控制电路接受 V_{CC} 和 V_{BACK} 输入。当 $V_{CC} < V_{BACK} - 0.2V$ 时电源控制电路将电源切换至 V_{BACK} 。当 V_{CC} 超过 V_{BACK} 时它将切换回 V_{CC} 。

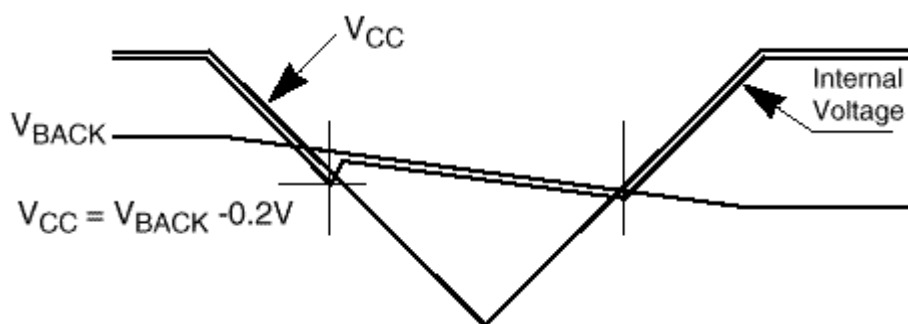


图 2 电源控制过程

2.2 实时时钟工作

实时时钟（RTC）使用一个外部的 32.768kHz 石英晶体来保持精确的年、月、日、星期、时、分、秒。RTC 具有闰年校正和世纪字节。时钟对少于 31 日的月也能校正。当 X1228 在 V_{CC} 和 V_{BACK} 都失掉以后再上电时，时钟即停止增加，直到在时钟寄存器中至少写入一个字节。

2.3 读实时时钟

通过一条读命令（Read）和在实时时钟的寄存器中规定相应的地址可以读 RTC。在序列读方式可以读 RTC 寄存器。因为时钟是连续运行的而一次读操作需要一定的时间，这就有可能在读操作过程中使时间改变。本器件中，由读命令将时间锁存在分离的锁存器中（时钟的下降沿在 RTC 数据输出之前的 ACK 位）。保持时钟连续运行，以避免当读操作时时间变化。当一次读出并不是由读操作引起时将发出报警。

2.4 写实时时钟

向 RTC 寄存器写入，可以设置时间和日期。为了避免改变当前时间可以进行一次不完全的写操作，在 RTC 数据输入字节之前的 ACK 位时，时钟的下降沿将当前时间的值装载入分别的缓冲器中。时钟连续运行，新的串行输入数据取代缓冲器中的值。这个新的 RTC 值由有效写操作序列结束时的停止（stop）位装载回 RTC 寄存器。一次无效的写操作将中止时间的更新，并且缓冲器的内容被丢弃。一次有效的写操作之后，RTC 将反映在停止（stop）位之后以第一个“一秒”时钟周期开始的最近装载的数据。RTC 寄存器写正在进行的同时 RTC 继续更新时间，并且在任何非易失性写操作时 RTC 继续运行。向 RTC 写入单个字节并不影响其它字节。

2.5 时钟/控制寄存器（CCR）

时钟/控制寄存器位于由 EEPROM 阵列分立出来的一个区域，它只能跟随在从字节“1101111x”之后才能访问并且只能在地址[0000h:003Fh]读出或写入。

2.5.1 访问 CCR

CCR 的内容可以通过向 CCR 中的任何地址直接以字节写或页面写操作来修改。但是,在向 CCR (除了状态寄存器)写之前, WEL 和 RWEL 位,必须用一个两步的序列来设置好(见“向时钟/控制寄存器写”一节)。

CCR 被分成 5 段:它们是:

1. Alarm 0 (8 字节)
2. Alarm 1 (8 字节)
3. Control (4 字节)
4. Real Time Clock (8 字节)
5. Status (1 字节)

从第 1 至第 3 段是非易失性的而第 4 和第 5 段是易失性的。每个寄存器通过缓冲器进行读和写。非易失性部分(或 RTC 的计数器部分)只有在 RWEL 被置位并且当一次有效的写操作和停止位之后才能更新。每次只能对 CCR 的一个段进行序列读或页面写操作。对另一段访问需要一次新的操作。连续的读或写一旦到达段的末端,将返回到段的开始再继续。读或页面读可以在 CCR 的任何地址开始。

第 5 段是一个易失性寄存器。不需要先设置 RWEL 位再写状态寄存器。第 5 段只支持单字节的读或写。连续读或写该段将停止操作。

任何时候通过完成一次在 CCR 中任何地址的随机读可以读出 CCR 的状态。这将返回那个寄存器地址的内容。其它的寄存器可通过完成一次序列读来读出。读指令将所有的时钟寄存器的内容锁存到一个缓冲器,因此时钟的更新不改变被读出的时间。对 CCR 的序列读不会导致从存储器阵列中输出数据。在读结束时,主机提供一个停止条件,以结束操作并释放总线。在读 CCR 之后,地址保留在先前的地址+1,因而用户可以执行 CCR 的当前地址读并继续读下一个寄存器。

2.5.2 报警寄存器 (Alarm0、Alarm1)

有两个报警寄存器,它们的内容由 RTC 寄存器的内容仿制,但增加了使能位和 24 小时时间的选择位。使能位规定哪些寄存器可以使用报警寄存器和实时寄存器之间的比较。例如:

——用户可以将 X1228 设置成每星期三的上午 8:00 报警。这可以将 EDWn、EHRn 和 EMNn 这三个使能位置“1”并将 DWAn、HRAn 和 MNAn 这三个报警寄存器设置为 8:00 AM Wednesday。

——每天下午 9:30 的报警由以下设置: EHRn 和 EMNn 使能位置“1”并将 HRAn 和 MNAn 寄存器设置为 9:30 PM。

——设置 EMOn 位结合其它使能位和特殊的报警时间,用户可以建立在每年的同一时间触发一次的报警。

当发生一次匹配时,会设置一个报警标志。只有通过轮询 AL0 和 AL1 位来确定一次报警的发生。

报警使能位位于报警寄存器的 MSB。当所有的使能位都被置“0”时,即无报警。

表 1 时钟/控制寄存器地址

Addr.	Type	Reg Name	Bit								Range	Default
			7	6	5	4	3	2	1	0 (optional)		
003F	Status	SR	BAT	AL1	AL0	0	0	RWEL	WEL	RTCF		01h
0037	RTC (SRAM)	Y2K	0	0	Y2K21	Y2K20	Y2K13	0	0	Y2K10	19/20	20h
0036		DW	0	0	0	0	0	DY2	DY1	DY0	0-6	00h
0035		YR	Y23	Y22	Y21	Y20	Y13	Y12	Y11	Y10	0-99	00h
0034		MO	0	0	0	G20	G13	G12	G11	G10	1-12	00h
0033		DT	0	0	D21	D20	D13	D12	D11	D10	1-31	00h
0032		HR	MIL	0	H21	H20	H13	H12	H11	H10	0-23	00h
0031		MN	0	M22	M21	M20	M13	M12	M11	M10	0-59	00h
0030		SC	0	S22	S21	S20	S13	S12	S11	S10	0-59	00h
0013	Control (EEPROM)	DTR	0	0	0	0	0	DTR2	DTR1	DTR0		00h
0012		ATR	0	0	ATR5	ATR4	ATR3	ATR2	ATR1	ATR0		00h
0011		INT	IM	AL1E	AL0E	FO1	FO0	x	x	x		00h
0010		BL	BP2	BP1	BP0	WD1	WD0	0	0	0		00h
000F	Alarm1 (EEPROM)	Y2K1	0	0	A1Y2K21	A1Y2K20	A1Y2K13	0	0	A1Y2K10	19/20	20h
000E		DWA1	EDW1	0	0	0	0	DY2	DY1	DY0	0-6	00h
000D		YRA1	Unused - Default = RTC Year value (No EEPROM) - Future expansion									
000C		MOA1	EMO1	0	0	A1G20	A1G13	A1G12	A1G11	A1G10	1-12	00h
000B		DTA1	EDT1	0	A1D21	A1D20	A1D13	A1D12	A1D11	A1D10	1-31	00h
000A		HRA1	EHR1	0	A1H21	A1H20	A1H13	A1H12	A1H11	A1H10	0-23	00h
0009		MNA1	EMN1	A1M22	A1M21	A1M20	A1M13	A1M12	A1M11	A1M10	0-59	00h
0008		SCA1	ESC1	A1S22	A1S21	A1S20	A1S13	A1S12	A1S11	A1S10	0-59	00h
0007	Alarm0 (EEPROM)	Y2K0	0	0	A0Y2K21	A0Y2K20	A0Y2K13	0	0	A0Y2K10	19/20	20h
0006		DWA0	EDW0	0	0	0	0	DY2	DY1	DY0	0-6	00h
0005		YRA0	Unused - Default = RTC Year value (No EEPROM) - Future expansion									
0004		MOA0	EMO0	0	0	A0G20	A0G13	A0G12	A0G11	A0G10	1-12	00h
0003		DTA0	EDT0	0	A0D21	A0D20	A0D13	A0D12	A0D11	A0D10	1-31	00h
0002		HRA0	EHR0	0	A0H21	A0H20	A0H13	A0H12	A0H11	A0H10	0-23	00h
0001		MNA0	EMN0	A0M22	A0M21	A0M20	A0M13	A0M12	A0M11	A0M10	0-59	00h
0000		SCA0	ESC0	A0S22	A0S21	A0S20	A0S13	A0S12	A0S11	A0S10	0-59	00h

2.6 实时时钟寄存器 (Real Time Clock)

2.6.1 2000 年 (Y2K)

X1228 有一个世纪字节，当年字节从 99 变为 00 时，它从 19 变为 20。Y2K 字节只有 19 或 20 二个值。

2.6.2 星期寄存器 (DW)

该寄存器提供星期中的日期状态，它用三位 DY2 至 DY0 来表示星期中的 7 天。该计数值不断地作 0-1-2-3-4-5-6-0-1-2 的循环。数字值分配到星期中的某日是任意的，可以由系统软件设计者决定。缺省值规定 0 = 星期天。

2.6.3 时钟/日历寄存器 (YR、MO、DT、HR、MN、SC)

这些寄存器采用 BCD 码表示时间、日期。其中，SC (秒)、MN (分) 的范围为 0 至 59，HR (时) 在带有 AM 或 PM 显示 (H21 位) 时为 1 至 12，或者 0 至 23 (当 MIL=1)，DT (日期) 为 1 至 31，MO (月) 为 1 至 12，YR (年) 为 0 至 99。

2.6.4 24 小时时间

如果 HR 寄存器中的 MIL 位为“1”，则 RTC 使用 24 小时格式。如果 MIL 位为“0”，则 RTC 使用 12 小时格式，这时位 H21 用作 AM/PM 指示，当 H21 为“1”显示 PM。时钟缺省为 H21=0 的标准时间。

2.6.5 闰年

闰年加一个 2 月 29 日，它是由年份数能被 4 除尽决定的。年份数能被 100 除尽不是闰年，除非它也能被 400 除尽。这表明 2000 年是闰年而 2100 年不是。X1228 没有校正 2100 年的闰年。

2.7 状态寄存器（SR）

状态寄存器位于 RTC 区，地址 003Fh。这是一个易失性寄存器，它用来控制写使能锁存位 WEL 和 RWEL。两个电源状态和两个报警只读位。这个寄存器是独立于存储器阵列和时钟/控制寄存器（CCR）的。

表 2 状态寄存器（SR）

地址	7	6	5	4	3	2	1	0
003Fh	BAT	AL1	AL0	0	0	RWEL	WEL	RTCF
缺省	0	0	0	0	0	0	0	1

* BAT：电池供电——易失性

这位置“1”表示器件由电池 V_{BACK} 供电而不是由 V_{CC} 。这是由硬件置位/复位的只读位。

* AL1、AL0：报警位——易失性

这两位显示报警 1 或报警 2 是否与实时时钟匹配。如果有某一个匹配了，则相应位被置“1”。在状态寄存器（SR）读操作中最后一个数据位的下降沿复位该标志。注意：当 SR 读时只有被置“1”的 AL0、AL1 两位会被复位。由一次报警发生的报警位置位时正当 SR 读操作发生，则 AL 位将保持置位到读操作完成之后。

* RWEL：寄存器写使能锁存——易失性

该位是一易失性位，上电时为“低”（禁止）状态。在向任何时钟/控制寄存器写入之前 RWEL 位必须先置“1”。写 RWEL 位并不引起一次非易失性写周期，因此在停止（stop）条件之后器件可以立刻准备下一次操作。向 CCR 写入需要 RWEL 和 WEL 这两位以一定的步骤都被置位。

* WEL：写使能锁存——易失性

WEL 位控制在一次写操作时对 CCR 和存储器阵列的访问。该位是易失性的，上电时处于“低”（禁止）状态。当 WEL 位为“低”时，对 CCR 或任何阵列地址写入都将被忽略（在数据字节之后将不发生应答）。通过对状态寄存器（SR）的 WEL 位写“1”对其它位写“0”来使 WEL 位置 1。一旦被置 1，WEL 保持置 1，直到被复位为 0（通过向 SR 的 WEL 位写“0”和其它位也写入“0”）或者直到器件再次上电。写 WEL 位并不引起一次非易失性写周期，因此在停止（stop）条件之后器件可以立刻准备下一次操作。

* RTCF：实时时钟失效位——易失性

在全部电源失效后该位被置“1”。这是一个由硬件置位的只读位，在器件失去全部电源后再上电时该位置位。该位的置位与先加 V_{CC} 或 V_{BACK} 无关。失去其中一个或另一个电源并不导致 RTCF 位的置位。向 RTC 的第一次有效写（只要写一个字节即可）即将 RTCF 位复位为“0”。

* 不用的位

位 3 和位 4 没有使用，但在这些位必须置“0”。当向 SR 读出数据字节时，将包含这二位的“0”。

2.8 控制寄存器（Control）

* 块保护位——BP2、BP1、BP0（非易失性）

块保护位 BP2、BP1、BP0 决定了阵列中的那些块是写保护的。对存储器中一个被保护的块写入是被忽略的。块保护位可以对阵列的 8 个段中的某些段提供写保护，如表 3 说明。

表 3 块保护位

BP2	BP1	BP0	X1228 被保护的地址	阵列中被锁部分
0	0	0	无	无
0	0	1	180h ~ 1FFh	高端 1/4
0	1	0	100h ~ 1FFh	高端 1/2
0	1	1	000h ~ 1FFh	全阵列
1	0	0	000h ~ 03Fh	第 1 页
1	0	1	000h ~ 07Fh	前 2 页
1	1	0	000h ~ 0FFh	前 4 页
1	1	1	000h ~ 1FFh	前 8 页

* 看门狗定时器控制位

WD1、WD0 这二位控制看门狗定时器的超时时间，各可选项见表 4。

表 4 看门狗定时器超时选项

WD1	WD0	看门狗定时器超时时间
0	0	1.75 秒
0	1	750 毫秒
1	0	250 毫秒
1	1	禁止

2.9 数字微调寄存器 (DTR) ——DTR2、DTR1 和 DTR0 (非易失性)

数字微调位 DTR2、DTR1 和 DTR0 调整每秒钟的计数值和 ppm 误差，以便在长时间内达到更好的计时。DTR2 是一个符号位，当等于 1 时为正 ppm 补偿，而等于 0 时为负 ppm 补偿。通过这三位可以表示 - 30ppm 至 +30ppm 的补偿范围，如表 5 所示。

表 5 数字微调寄存器

DTR 寄存器			调整后的 ppm
DTR2	DTR1	DTR0	
0	0	0	- 0
0	1	0	- 10
0	0	1	- 20
0	1	1	- 30
1	0	0	+0
1	1	0	+10
1	0	1	+20
1	1	1	+30

2.10 模拟微调寄存器 (ATR) ——ATR5、ATR4 ...和 ATR0 (非易失性)

从 ATR5 至 ATR0 六个模拟微调位用来调整 X1 和 X2 引脚间的片内负载电容的范围从 10pf 至 39.5pf。有效负载电容范围从 5pf 至 19.75pf。对电容调整每位有不同的权重。这将允许使用 6pf 或 12.5pf 的晶体并且有较宽的选择。此外，使用 Seiko VT-200 晶体与不同的 ATR 位组合，可以对额定频率提供最终的 ppm 补偿范围从 +116ppm 至 - 37ppm，见表 6。数字的和模拟的微调结合起来可以给出高达 +146ppm 的调整。

表 6 模拟微调寄存器位的设置

ATR Register						Load Capacitance ²	Estimated PPM ¹	ATR Register						Load Capacitance ²	Estimated PPM ¹
5	4	3	2	1	0			5	4	3	2	1	0		
1	0	0	0	0	0	5.00 pF	116	0	0	0	0	0	0	12.50 pF	0
1	0	0	0	0	1	5.25 pF	110	0	0	0	0	0	1	12.75 pF	-2
1	0	0	0	1	0	5.50 pF	104	0	0	0	0	1	0	13.00 pF	-4
1	0	0	0	1	1	5.75 pF	98	0	0	0	0	1	1	13.25 pF	-6
1	0	0	1	0	0	6.00 pF	93	0	0	0	1	0	0	13.50 pF	-7
1	0	0	1	0	1	6.25 pF	87	0	0	0	1	0	1	12.75 pF	-9
1	0	0	1	1	0	6.50 pF	82	0	0	0	1	1	0	14.00 pF	-11
1	0	0	1	1	1	6.75 pF	77	0	0	0	1	1	1	14.25 pF	-12
1	0	1	0	0	0	7.00 pF	72	0	0	1	0	0	0	14.50 pF	-14
1	0	1	0	0	1	7.25 pF	67	0	0	1	0	0	1	14.75 pF	-15
1	0	1	0	1	0	7.50 pF	63	0	0	1	0	1	0	15.00 pF	-17
1	0	1	0	1	1	7.75 pF	58	0	0	1	0	1	1	15.25 pF	-18
1	0	1	1	0	0	8.00 pF	54	0	0	1	1	0	0	15.50 pF	-19
1	0	1	1	0	1	8.25 pF	50	0	0	1	1	0	1	15.75 pF	-21
1	1	0	0	0	0	8.50 pF	46	0	1	0	0	0	0	16.00 pF	-22
1	1	0	0	0	1	8.75 pF	42	0	1	0	0	0	1	16.25 pF	-23
1	1	0	0	1	0	9.00 pF	39	0	1	0	0	1	0	16.50 pF	-25
1	1	0	0	1	1	9.25 pF	35	0	1	0	0	1	1	16.75 pF	-26
1	1	0	1	0	0	9.50 pF	32	0	1	0	1	0	0	17.00 pF	-27
1	1	0	1	0	1	9.75 pF	29	0	1	0	1	0	1	17.25 pF	-28
1	1	0	1	1	0	10.00 pF	25	0	1	0	1	1	0	17.50 pF	-29
1	1	0	1	1	1	10.25 pF	22	0	1	0	1	1	1	17.75 pF	-30
1	1	1	0	0	0	10.50 pF	19	0	1	1	0	0	0	18.00 pF	-31
1	1	1	0	0	1	10.75 pF	17	0	1	1	0	0	1	18.25 pF	-32
1	1	1	0	1	0	11.00 pF	14	0	1	1	0	1	0	18.50 pF	-33
1	1	1	0	1	1	11.25 pF	11	0	1	1	0	1	1	18.75 pF	-34
1	1	1	1	0	0	11.50 pF	9	0	1	1	1	0	0	19.00 pF	-35
1	1	1	1	0	1	11.70 pF	6	0	1	1	1	0	1	19.25 pF	-36
1	1	1	1	1	0	12.00 pF	4	0	1	1	1	1	0	19.50 pF	-36
1	1	1	1	1	1	12.25 pF	2	0	1	1	1	1	1	19.75 pF	-37

注：1. 用 Seiko VT-200 晶体。

2. 只供参考。

2.11 中断控制和频率输出寄存器 (INT)

2.11.1 中断控制和状态位 (IM、AL1E、AL0E)

有二个中断控制位：Alarm1 中断使能 (AL1E) 和 Alarm0 中断使能 (AL0E) 用来分别使能或禁止报警中断信号 ($\overline{\text{IRQ}}$) 的输出。当相应的位置“1”中断即被使能。两个易失性位 (AL1 和 AL0) 各自与两个报警有关，用来指出某一报警是否已发生。这些位在报警条件时置位，而与报警中断是否使能无关。AL1 和 AL0 位由状态寄存器的第 8 个时钟的下降沿复位为 0。

在另一种由一个中断方式 (IM) 位控制的方式中 (称为脉冲中断方式)，报警 0 的设置可以提供一种长期的频率输出。在这种情况下 AL0 位没有使用。报警 1 仍如以前一样工作，但它必须查询 AL1 位以决定是否已发生匹配。

2.11.2 可编程的频率输出控制位 (FO1、FO0)

这是两个输出控制位。这二位选择内部振荡器的三种输出之一，这输出是加在 PHZ 输出脚上的。表 7 所示是这些输出的选择位。

表 7 可编程的频率输出位

FO1	FO0	输出频率
0	0	报警 $\overline{\text{IRQ}}$ 输出
0	1	32.768kHz
1	0	4096Hz
1	1	1Hz

2.12 向时钟/控制寄存器写

要改变时钟/控制寄存器的任何非易失性，需要以下步骤：

——写 02h 至状态寄存器将“写使能锁存”(WEL)位置 1。这是一次易失性操作，所以在写后没有延迟。操作由“开始”(start)引导，由“停止”(stop)结束。

——写 06h 至状态寄存器，将“寄存器写使能锁存”(RWEL)和 WEL 这二位都置 1。这也是易失性操作。在数据字节中的 0 是必须的。操作由“开始”引导由“停止”结束。

——向时钟/控制寄存器写 1 至 8 个字节，写入所需的时钟、报警或控制数据。这个序列由“开始”位引导，需要一个从地址字节“11011110”和 CCR 中的一个地址，并由“停止”位结束。要向 CCR 写改变 EEPROM 的值，就要启动一次非易失性写，将化去 10ms 才能完成。对没有定义的区域写入将不起作用。RWEL 位在一次非易失性写周期完成时将被复位，所以对 CCR 内容作另一次改变时，必须重复以上初始化序列。如果由于任何原因而上述序列没有完成（例如，发送一个不正确的位数或发送“开始”而未发送“停止”等），则 RWEL 位未被复位，器件保持在激活方式。

——写全“0”至状态寄存器，将 WEL 和 RWEL 位都复位。

——在前面的任意操作间发生一次读操作，将不影响寄存器的写操作。

——RWEL 和 WEL 位可以通过写“0”至状态寄存器来复位。

2.13 上电复位

加电到 X1228 时激活一个“上电复位电路”，该电路使 $\overline{\text{RESET}}$ 脚有效。这个信号提供以下几种用途：

——它避免系统微处理器在开始工作时处于电压不足状态。

——它避免微处理器在振荡器稳定之前工作。

——它允许 FPGA 有时间在电路初始化之前下载它的配置。

——它防止与 EEPROM 的通信，大大地减少了在上电时数据丢失的可能性。

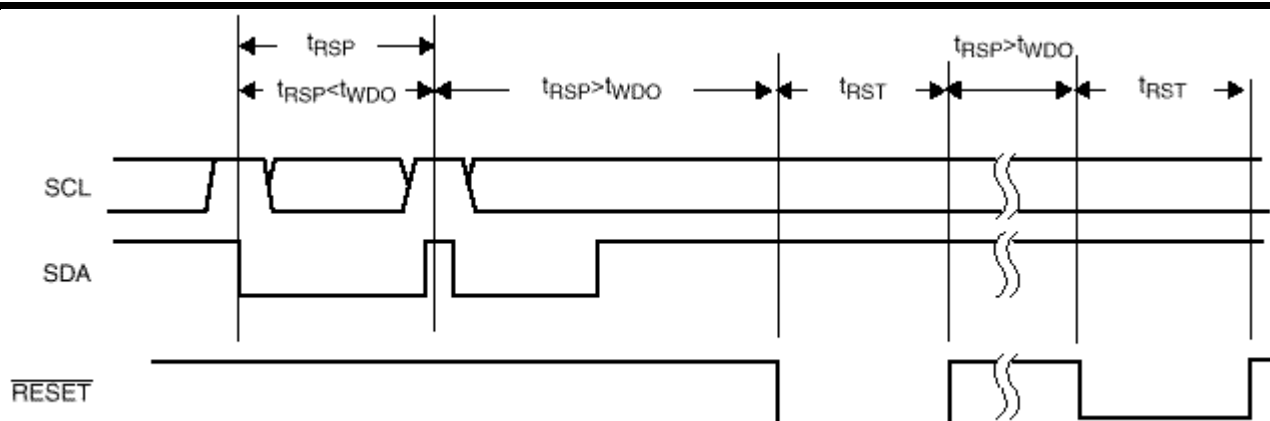
当 V_{CC} 超过器件的 V_{TRIP} 门限值 250ms 后，电路释放 $\overline{\text{RESET}}$ ，允许系统开始工作。

2.14 看门狗定时器的的工作

看门狗定时器是可选的。通过向 WD1 和 WD0 这二位的写入，看门狗定时器可以设置 3 种不同的超时时间或不工作。当看门狗定时器被置为不工作时，看门狗电路被配置为低功耗工作。

* 看门狗定时器的重新启动

当 SCL 线为高时，看门狗定时器由 SDA 的下降沿重新启动，这也称为“开始”(start)条件。重新启动信号重启看门狗定时器计数器，重新将计数的时间设置为最大。如果在看门狗定时器定时超时前检测到一次启动失败，则 $\overline{\text{RESET}}$ 脚变为有效。正当在复位超时时间内发生重新启动信号，则重新启动将不起作用。当使用一个 START 信号来更新看门狗定时器时，必须跟着一个 STOP 位以复位器件回到等待方式，如图 3 所示。



Note: All inputs are ignored during the active reset period (t_{RST}).

图3 看门狗重新启动/超时

2.15 低电压复位的工作

当发生电源失效，加到器件的电压降落到一个固定的 V_{TRIP} 电压以下时，器件向主机发出一个复位脉冲。电路用一个检测预置门限电压的电压比较器监视 V_{CC} 线。上电和掉电的波形示于图4。该低电压复位电路设计成当电压低至 1.0V 时 $\overline{RESET}$ 信号仍有效。

当低电压复位信号有效时，任何正在进行的非易失性写周期的操作都不受影响，允许一次非易失性写尽可能的继续下去（低到上电复位电压）。低电压复位信号起作用时，将终止器件正在进行的通信并避免新的命令，以减少数据丢失的可能性。

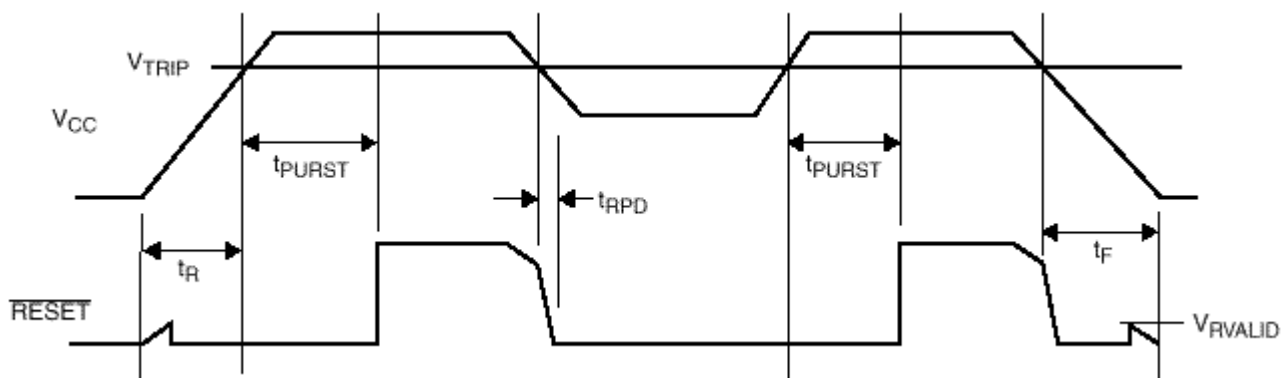


图4 上电复位和低电压复位

2.16 V_{CC} 门限重新设置步骤

X1228 在出厂时，设置在标准的 V_{CC} 门限 (V_{TRIP}) 电压。这个值在正常工作和储藏条件下不会改变。但是，在标准 V_{TRIP} 不是很合适的应用中，或者对 V_{TRIP} 值需要更高的精度时，X1228 的门限是可以调整的。调整的步骤说明如下，这要使用非易失性写控制信号。

2.16.1 设置 V_{TRIP} 电压

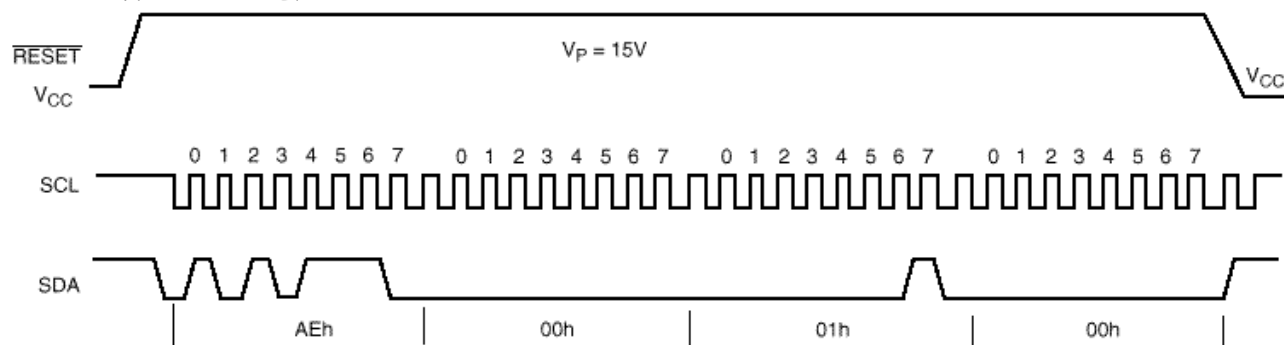


图5 设置 V_{TRIP} 电平序列 (V_{CC} = 所需的 V_{TRIP} 值)

在设置新的 V_{TRIP} 值之前必须先复位跳变点。

为了设置新的 V_{TRIP} 电压，在 V_{CC} 脚加所需的 V_{TRIP} 门限电压并将 $\overline{RESET}$ 脚连接到编程电压 V_P 。然后写数据 00h 至地址 01h。有效的写操作后跟随“停止”（stop）位以启动 V_{TRIP} 编程序列。将 $\overline{RESET}$ 接到 V_{CC} 以完成该操作。注意：这个操作也写 00h 至 EEPROM 阵列的地址 01h。

2.16.2 重新设置 V_{TRIP} 电压

本步骤用来将 V_{TRIP} 设置为“较低的”电压电平。例如，如果当前的 V_{TRIP} 是 4.4V 而新的 V_{TRIP} 必须为 4.0V，则 V_{TRIP} 必须复位。当 V_{TRIP} 被复位，新的 V_{TRIP} 稍许低于 1.7V。将电压设置为一较低值时必须使用本步骤。

为了重新设置新的 V_{TRIP} 电压，在 V_{CC} 脚上加大于 3V 的电压并将 $\overline{RESET}$ 脚连到编程电压 V_P ，然后写 00h 至地址 03h。有效写操作的“停止”位启动 V_{TRIP} 编程序列。将 $\overline{RESET}$ 接到 V_{CC} 以完成该操作。注意：本操作也将 00h 写入 EEPROM 阵列的地址 03h。

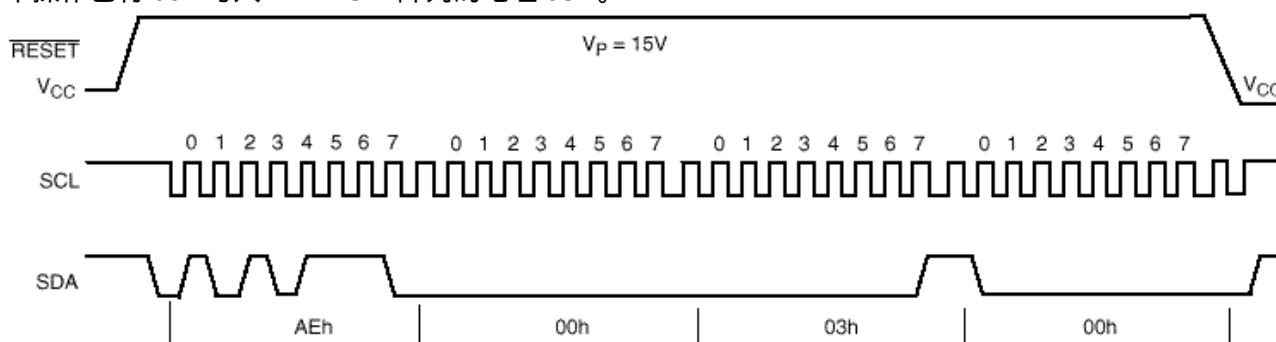


图 6 重新设置 V_{TRIP} 电平序列（ $V_{CC} > 3V$ ）

2.17 串行通信

2.17.1 接口协议

器件支持双向总线协议。该协议定义向总线发送数据的任何器件为发送器，而接收数据的器件为接收器。控制发送的器件称为主机而被控制的器件称为从机。主机总是启动数据的传送，并提供用于发送和接收操作的时钟。所以，本系列器件在所有的应用中用作从器件。

2.17.2 时钟和数据

在 SDA 线上的数据只有当 SCL 为低（LOW）时才能改变状态。当 SCL 为高（HIGH）时改变 SDA 状态被用于表示“开始”（start）和“停止”（stop）条件，见图 7 和图 8。

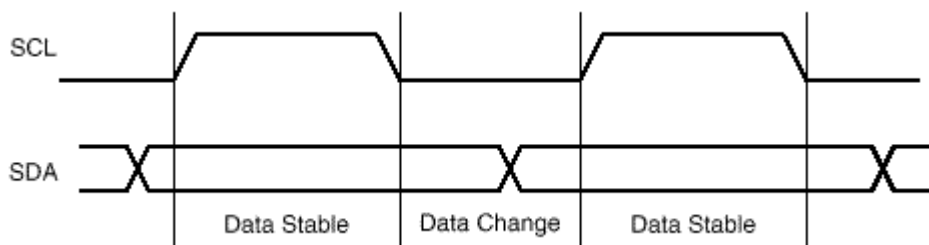


图 7 在 SDA 总线上有效的数据变化

2.17.3 “开始”条件

所有的命令由“开始”条件引导，它是当 SCL 为高时 SDA 由高至低变化。器件不断地监视 SDA 和 SCL 线上的开始条件，并且在该条件被满足以前不响应任何命令，见图 8。

2.17.4 “停止”条件

所有的通信必须由停止条件来终止，它是当 SCL 为高时 SDA 由低至高变化。停止条件也用于在一次读序列之后将器件置于电源等待方式。在发送器件已经释放总线后才可以发出一个停止条件。

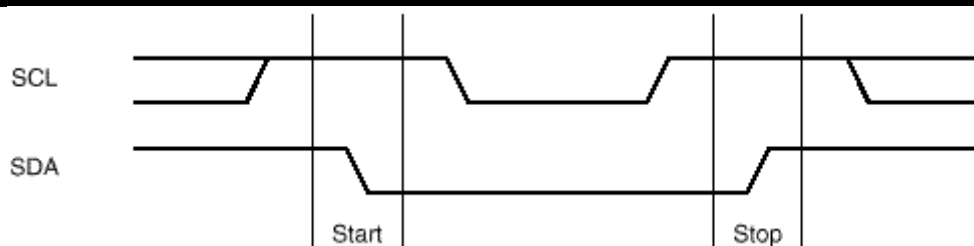


图 8 有效的“开始”和“停止”条件

2.17.5 应答

应答是一个用来表示数据传送成功的软件协议。发送器件（无论是主机或从机）在发送 8 位后将释放总线。在第九个时钟周期中，接收器将 SDA 线拉低作为对接收到 8 位数据的应答，请参见图 9。

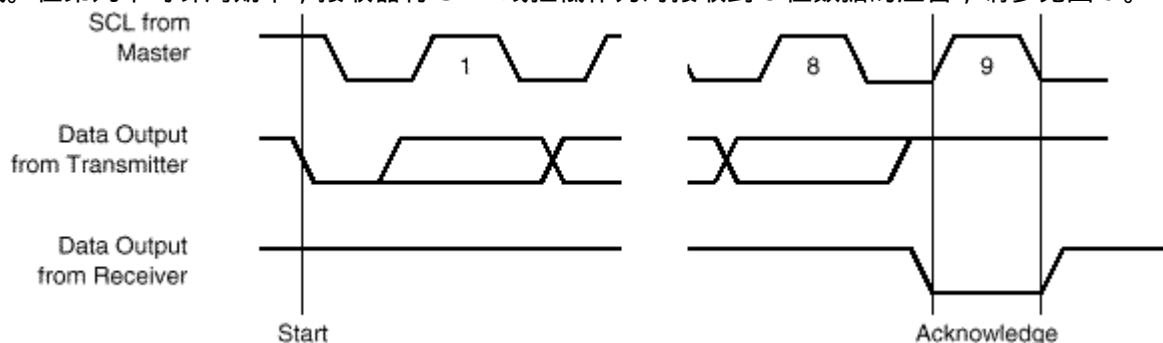


图 9 接收器发出的应答

在器件辨识了开始条件以及如果在从地址字节中包含了正确的器件标识符和选择位后，将用一个应答来作为响应。如果选择一次写操作，在接收了每 8 位序列以后器件将以一个应答来作为响应。器件将会对所有收到的数据和地址字节作出应答，除非：

- 从地址字节的器件标识符和/或选择位是不正确的
- 在写保护寄存器中的 WEL 位为低，而要写数据字节时
- 状态寄存器写操作时有第二个数据字节（只允许一个数据字节）

在读方式，器件将在发送 8 位数据后释放 SDA 线，然后监视该线上的应答信号。如果检测到一个应答并且主机没有产生“停止”条件，则器件将继续发送数据。如果没有检测到应答则器件将终止进一步的数据发送。主机这时必须立即发出一个停止条件，以便使器件返回等待方式并使器件处于一种已知的状态。

2.18 写操作

2.18.1 字节写

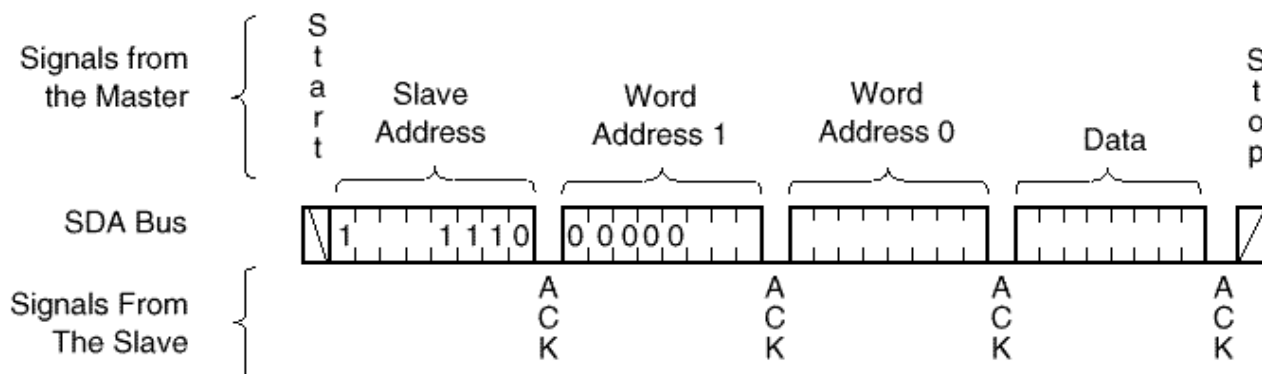


图 10 字节写序列

要进行一次写操作，器件需要从地址字节和字地址字节。这使得主机可以访问 CCR 阵列中的任何一个字。（注意：在写 CCR 之前，主机必须先向状态寄存器写 02h，然后 06h 以便能写操作。见“2.12 向时钟/控制寄存器写”节中的说明。）收到每个地址字节后，X1228 响应一个应答。在两个地址字节都

收到之后，X1228 等待 8 位数据。在收到 8 位数据之后，X1228 再响应一个应答。然后主机通过产生一个停止条件来终止传送。X1228 接着开始一次将数据写入非易失性存储器的内部写周期。在内部写周期时，器件的输入是被禁止的，所以器件将不响应从主机来的任何请求。SDA 输出端这时处于高阻抗状态，见图 10。

向存储器的保护块写入是无效的，但仍会收到一个应答。在写命令结束时，X1228 将不启动一次内部写操作。

2.18.2 页面写

X1228 具有页面写操作。它可以以字节写操作同样的方式启动，但是在第一个数据字节传送之后不结束写周期，主机可以发送多于 63 个字节至存储器阵列和多于 7 个字节至时钟/控制寄存器。（注意：在向 CCR 写入之前，主机必须以两个前导的操作写 02h，然后 06h 至状态寄存器以便使能写操作。见“2.12 向时钟/控制寄存器写”节中的说明。）

在收到每个字节后，X1228 响应一个应答，而内部将地址加一。当计数器达到该页的末尾时，它自动的“返回”到该页的首地址。这意味着主机可从某一页的任何位置开始向存储器阵列写 64 个字节或向 CCR 写 8 个字节。如果主机从存储器某页的地址 41 开始写入 30 个字节，则前 23 个字节写在地址 41 至 63，而后 7 个字节写在 0 至 6。最后，地址计数器将指向该写入页的地址 7（见图 11）。如果主机要写多于 1 页的最大字节数，则前面已写入的数据将被新写入的数据覆盖，一次一个字节。

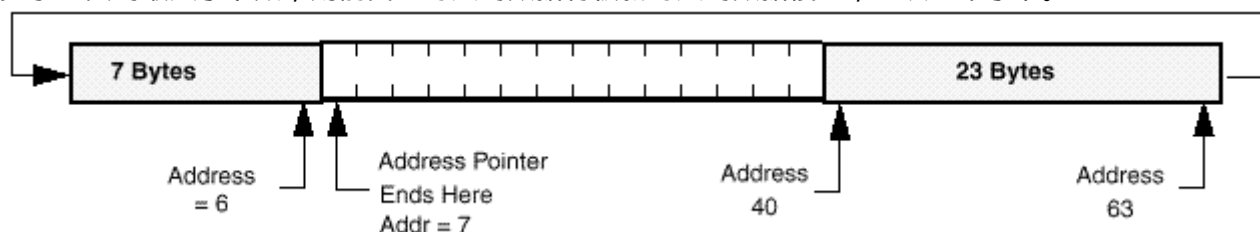


图 11 从地址 41 开始写 30 个字节至一个 64 字节的存储器页

主机通过发出停止条件来终止数据字节的传送，这引起 X1228 启动非易失性写周期。同字节写操作一样，所有的输入都被禁止直到内部写周期完成。关于地址、应答和数据传送序列请参见图 12。

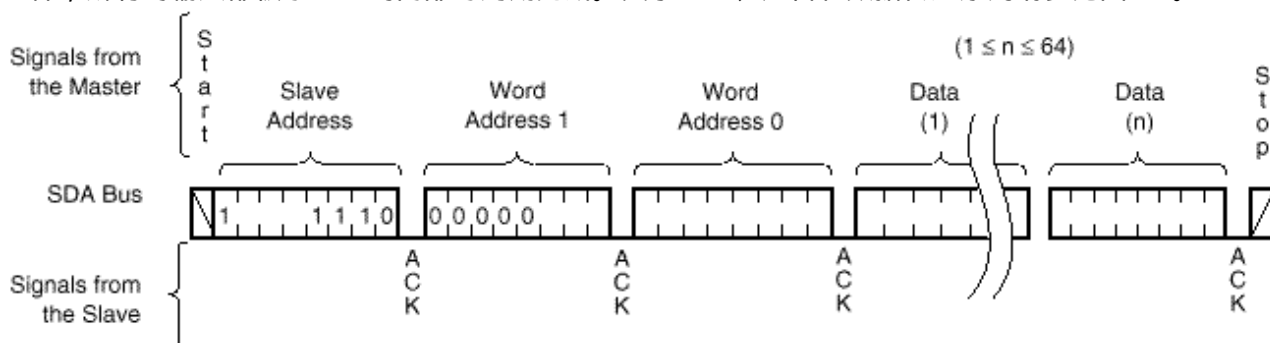


图 12 页面写序列

2.18.3 停止和写方式

主机至少在送出一个完全的数据字节和收到相关的 ACK 信号以后，才可以送出停止来终止写操作。如果在数据字节的中间或在一个完整的字节和 ACK 之前发生一个停止条件，则 X1228 将自动复位而不完成写操作。陈列的内容不受影响。

2.18.4 应答查询

在非易失性写周期时禁止输入通常要用 5ms 写周期时间。一旦发出停止条件表示主机字节写操作结束时，X1228 即开始内部非易失性写周期。应答查询即可立即开始。为了做到这点，主机发出一个开始条件跟随一个用来写或读操作的从地址字节。如果 X1228 仍然忙于非易失性写周期，则将不返回回答（ACK）。当 X1228 已经完成写操作，将返回一个 ACK，而主机即可进行读或写操作。请参见图 13 中的流程图。

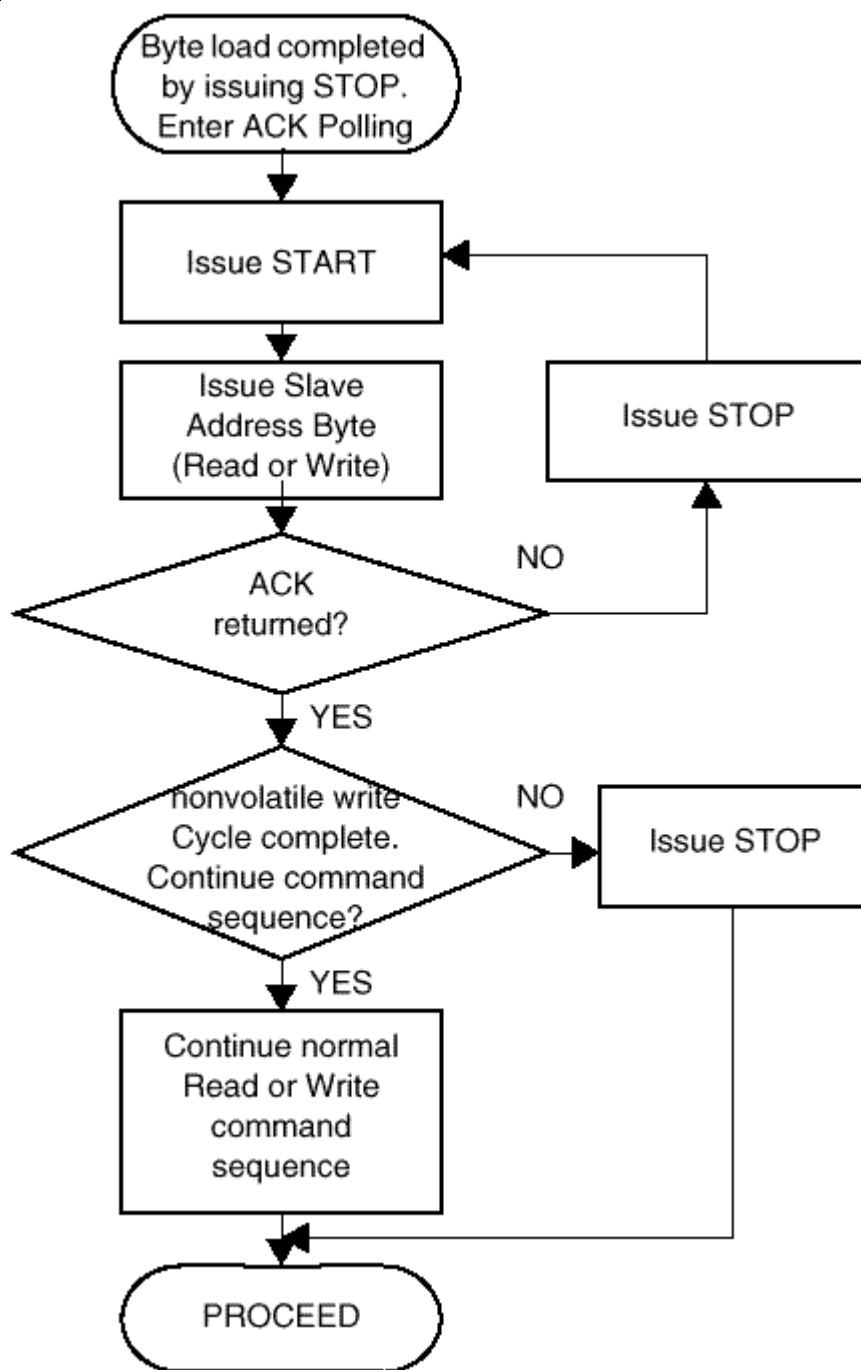


图 13 应答查询序列

2.19 读操作

有三种基本的读操作：当前地址读、随机读和序列读。

2.19.1 当前地址读

X1228 内部有一个地址计数器，它保持的地址是最后一次读出的字节的地址加一。所以如果最后一次读的地址是 n ，下一次读操作将访问地址 $n+1$ 。在上电时，16 位地址被初始化为 0h。这样，在上电复位之后立即进行的当前地址读可以从第一个地址开始下载存储器的全部内容。在收到将 $R/\overline{W}$ 位设置为 1 的地址字节后，X1228 发出一个应答，然后发送 8 位数据。主机在第九时钟时不响应一个应答而是发出一个停止条件来终止读操作。见图 14 中关于地址，应答和数据传送序列。

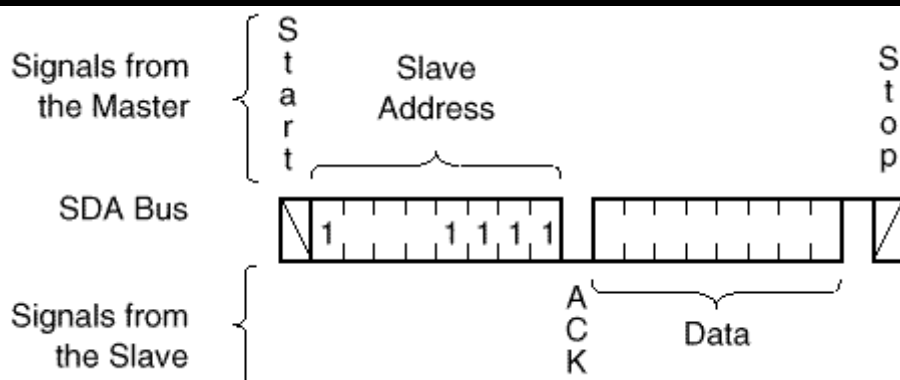


图 14 当前地址读序列

必须注意：读操作的第九个时钟周期并不是“不必关心”的。为了终止读操作，主机必须在第九周期发出停止条件或者将 SDA 线拉高，然后再发停止条件。

2.19.2 随机读

随机读操作允许主机访问 X1228 中的任何地址。在发出将 $R/\bar{W}$ 位置 1 的从地址字节之前，主机必须首先完成一次“伪”写操作。

主机发出开始条件和从地址字节，收到一个应答，然后发出字地址字节。在收到每个字地址字节的应答后，主机立即发出另一个开始条件和将 $R/\bar{W}$ 位置 1 的从地址字节。之后器件发出一个应答接着就是 8 位数据。主机要终止读操作时就不响应一个应答而发一个停止条件。关于地址、应答和数据传送序列请参见图 15。

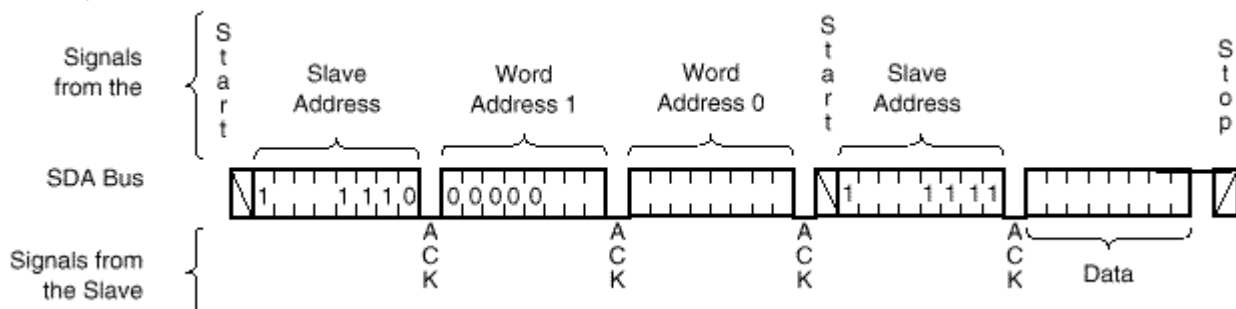


图 15 随机地址读序列

有一种类似的操作称为“设置当前地址”，器件设置地址后在图 15 中第二个开始条件处主机再发一个停止条件。停止条件后 X1228 即进入等待方式，并且直到在检测到一个开始条件前对总线上所有的活动都不理睬。这个操作在地址计数器中加载了新的地址。下一次当前地址读操作将从新的加载地址读出。这种读操作对主机知道它所需读出的下一个地址但数据尚未准备好的情况是有用的。

2.19.3 系列读

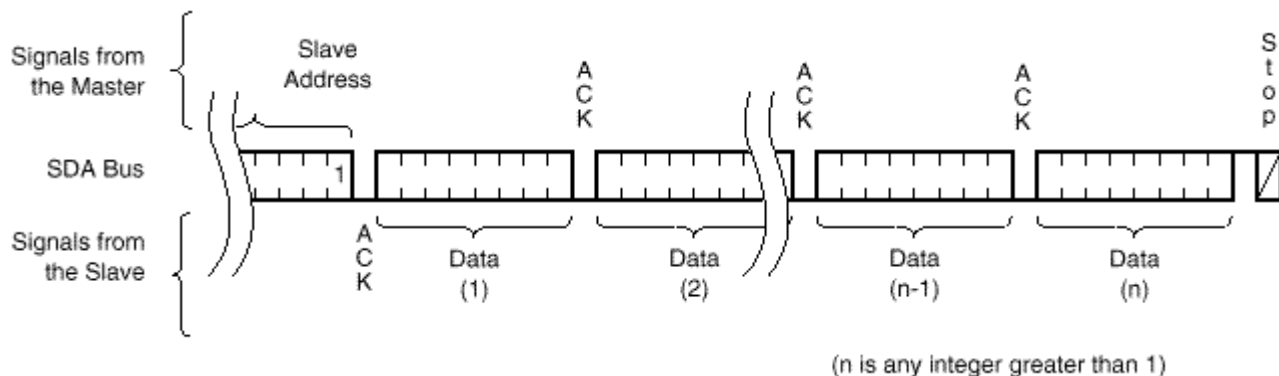


图 16 系列读序列

系列读可以由当前地址读或是随机地址读任一种方法来启动。第一个数据字节可以用其中一种方式发送；但是现在主机响应一次应答，以表示它需要随后的数据。器件对每一个接收到的应答继续输出数据。主机若要终止读操作，则不响应应答而发出一个停止条件。

数据输出是顺序的，如从地址 n 输出数据后面跟着从地址 $n+1$ 输出数据。用于读操作的地址计数器逐次加 1，通过所有的页和行地址，可以在一次操作中将全部存储器的内容系列地读出。在地址空间的终端，计数器“返回”到地址空间的开始端，X1228 继续在收到每个应答时输出数据。关于应答和数据传送序列请参见图 16。

2.20 器件寻址

主机在发出开始条件后必须跟着输出一个从地址字节。从地址字节的前 4 位规定了访问 EEPROM 阵列还是访问 CCR。“1010”表示访问 EEPROM 阵列，而“1101”表示访问 CCR。从地址字节的位 3 至位 1 规定了器件的选择位，它们是“111”。从地址字节的最后一位定义了要完成的操作。当 $R/\overline{W}$ 位为 1 时，选择了读操作；为 0 时选择写操作，见图 17。

从 SDA 总线输入了整个的从地址字节之后，X1228 将器件标识符及器件选择位与“1010111”或“1101111”比较。如果比较正确，器件输出一个应答至 SDA 线。

在从地址字节之后跟随一个两字节的字地址。这个字地址可以由主机提供也可以从内部计数器获得。在上电时内部地址计数器被设置为地址 0h，因此 EEPROM 阵列的当前地址读从地址 0 开始。当需要时，如同随机读那样，主机必须如图 17 所示提供两字节的字地址。

在随机读操作时，“伪”写操作中的从地址字节，必须与“读操作”时的从地址字节一致。即如果是从阵列中随机读，则在两种情况下的从地址字节必须为 1010111x。同样的，如果是对 CCR 的随机读，则两种从地址字节必须为 1101111x。

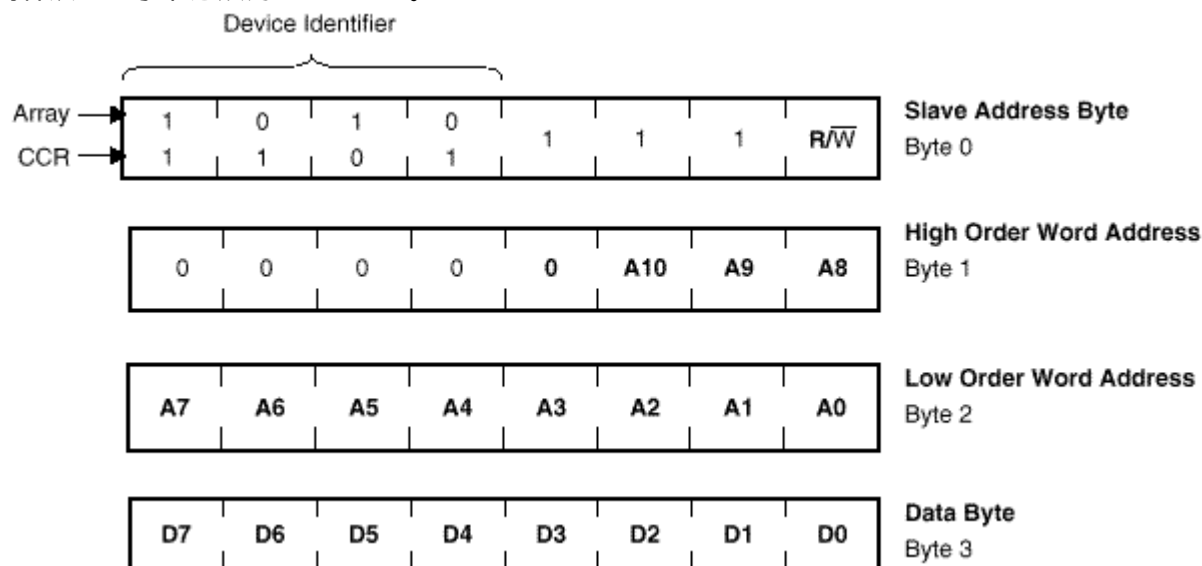


图 17 从地址、字地址和数据字节

三、特性

3.1 极限参数

工作温度	- 65°C 至+135°C
储存温度	- 65°C 至+150°C
任一引脚上的电压（相对于地）	- 1.0V 至 7.0V
DC 输出电流	5mA
引线温度（焊接，10 秒）	300°C

注：强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限条件下或在任何其它超出推荐工作条件所示参数的情况下器件能有效地工作。延长在极限参数条件下的工作时间会影响器件的可靠性。

3.2 直流工作特性

(温度 = - 40°C 至 +85°C , 除非另有说明。)

Symbol	Parameter	Conditions	Min.	Typ.	Max.	Unit	Notes
V_{CC}	Main Power Supply		2.7		5.5	V	
V_{BACK}	Backup Power Supply		1.8		5.5	V	
V_{CB}	Switch to Backup Supply		$V_{BACK} - 0.2$		$V_{BACK} - 0.1$	V	4
V_{BC}	Switch to Main Supply		V_{BACK}		$V_{BACK} + 0.1$	V	4
I_{CC1}	Active Supply Current	$V_{CC} = 2.7V$			400	μA	1, 5, 8, 15
		$V_{CC} = 5.5V$			800	μA	
I_{CC2}	Program Supply Current (nonvolatile)	$V_{CC} = 2.7V$			1.5	mA	2, 5, 8, 15
		$V_{CC} = 5.5V$			3.0	mA	
I_{CC3}	Main Timekeeping Current	$V_{CC} = 2.7V$			1.5	μA	3, 8, 9, 15
		$V_{CC} = 5.5V$			1.5	μA	
I_{BACK1}	Backup Timekeeping Current	$V_{BACK} = 1.8V$		0.9	1.2	μA	3, 7, 10, 15
		$V_{BACK} = 5.5V$			1.5	μA	
I_{LI}	Input Leakage Current				10	μA	11
I_{LO}	Output Leakage Current				10	μA	11
V_{IL}	Input LOW Voltage		-0.5		$V_{CC} \times 0.2$ or $V_{BACK} \times 0.2$	V	4, 14
V_{IH}	Input HIGH Voltage		2		$V_{CC} + 0.5$ or $V_{BACK} + 0.5$	V	4, 14
V_{HYS}	Schmitt Trigger Input Hysteresis	V_{CC} related level	$.05 \times V_{CC}$ or $.05 \times V_{BACK}$			V	14
V_{OL}	Output LOW Voltage	$V_{CC} = 2.7V$			0.4	V	12
		$V_{CC} = 5.5V$			0.4	V	
V_{OH}	Output high Voltage	$V_{CC} = 2.7V$	1.6			V	13
		$V_{CC} = 5.5V$	2.4			V	

注：(1) 在“开始”条件后器件进入激活状态并保持激活 9 个时钟周期；如果在从地址字节中的器件选择位不正确或在读或写操作的“停止”条件后 200ns

(2) 在写操作的“停止”条件后 200ns 器件进入编程状态并要持续 t_{wc}

(3) 在任何“停止”条件后器件进入计时状态 200ns，除非启动一次非易失性写周期；“停止”条件后启动一次非易失性写周期 t_{wc} ；在“开始”条件后若在从地址字节中未跟随正确的器件选择位则计时 9 个时钟周期

(4) 仅供参考，未测试

(5) $V_{IL} = V_{CC} \times 0.1$ ， $V_{IH} = V_{CC} \times 0.9$ ， $f_{SCL} = 400kHz$ ， $SDA = \text{开路}$

(6) $V_{IL} = V_{CC} \times 0.1$ ， $V_{IH} = V_{CC} \times 0.9$ ， $f_{SCL} = 400kHz$ ， $f_{SDA} = 400kHz$ ， $V_{CC} = 1.22 \times V_{CCmin}$

(7) $V_{CC} = 0V$

(8) $V_{BACK} = 0V$

(9) $V_{SDA} = V_{SCL} = V_{CC}$ ，其它 = GND 或 V_{CC}

(10) $V_{SDA} = V_{SCL} = V_{BACK}$ ，其它 = GND 或 V_{BACK}

(11) $V_{SDA} = GND$ 至 V_{CC} ， $V_{CLK} = GND$ 或 V_{CC}

(12) $I_{OL} = 3.0mA$ (5V 时)，1.5mA (2.7V 时)

(13) $I_{OH} = -1.0mA$ (5V 时)，-0.4mA (2.7V 时)

(14) 门限电压基于较高的 V_{CC} 或 V_{BACK}

(15) 在 X1、X2 处用外部的 32.768kHz 方波振荡器驱动

(16) 用推荐的晶体和振荡器网络加在 X1 和 X2 (25°C)。周期性抽样，不是 100%测试

3.3 电容

($T_A=25^{\circ}\text{C}$, $f=1.0\text{MHz}$, $V_{CC}=5\text{V}$)

Symbol	Parameter	Max.	Unit	Test Conditions
$C_{OUT}^{(1)}$	Output Capacitance (SDA, $\overline{IRQ}$, $\overline{RESET}$)	8	pF	$V_{OUT} = 0\text{V}$
$C_{IN}^{(1)}$	Input Capacitance (SCL)	6	pF	$V_{IN} = 0\text{V}$

注：(1) 该参数周期性抽样，并非 100%测试

3.4 交流特性

3.4.1 交流测试条件

Input pulse levels	$V_{CC} \times 0.1$ to $V_{CC} \times 0.9$
Input rise and fall times	10ns
Input and output timing levels	$V_{CC} \times 0.5$
Output load	Standard output load

Equivalent AC Output Load Circuit for $V_{CC} = 5\text{V}$

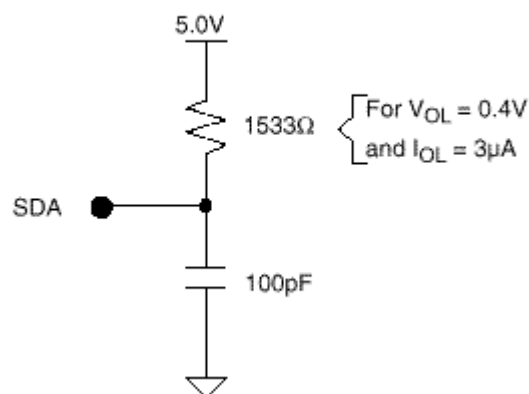


图 18 $V_{CC}=5.0\text{V}$, 测试器件时的标准负载

3.4.2 交流特性参数表

($T_A = -55^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{CC}=+2.7\text{V}$ 至 $+5.5\text{V}$, 除非另有规定。)

Symbol	Parameter	Min.	Max.	Unit
f_{SCL}	SCL Clock Frequency	0	400	kHz
t_{IN}	Pulse width Suppression Time at inputs	50		ns
t_{AA}	SCL LOW to SDA Data Out Valid	0.1	0.9	μs
t_{BUF}	Time the bus must be free before a new transmission can start	1.3		μs
t_{LOW}	Clock LOW Time	1.3		μs
t_{HIGH}	Clock HIGH Time	0.6		μs
$t_{SU:STA}$	Start Condition Setup Time	0.6		μs
$t_{HD:STA}$	Start Condition Hold Time	0.6		μs
$t_{SU:DAT}$	Data In Setup Time	100		ns
$t_{HD:DAT}$	Data In Hold Time	0		μs
$t_{SU:STO}$	Stop Condition Setup Time	0.6		μs
t_{DH}	Data Output Hold Time	50		ns
$t_R^{(2)}$	SDA and SCL Rise Time	$20 + .1C_b^{(3)}$	300	ns
$t_F^{(2)}$	SDA and SCL Fall Time	$20 + .1C_b^{(3)}$	300	ns
$C_b^{(2)}$	Capacitive load for each bus line		400	pF

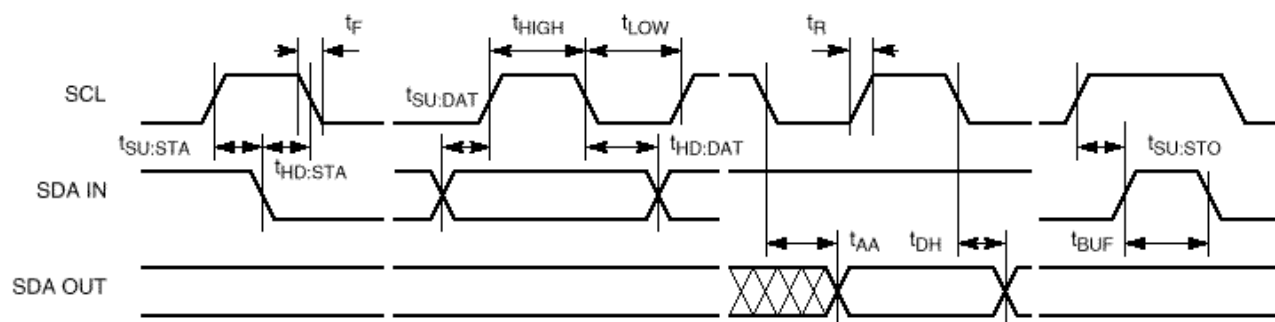
注：(1) 典型值是在 $T_A=25^{\circ}\text{C}$ 和 $V_{CC}=5.0\text{V}$ 时的值

(2) 该参数定期抽样而不是 100%测试

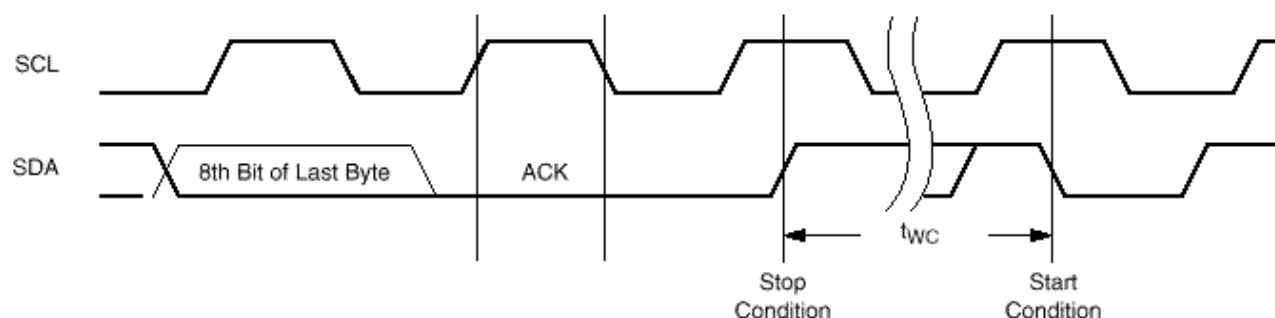
(3) C_b = 一根总线的总电容，单位 pF

3.5 时序图

3.5.1 总线时序



3.5.2 写周期时序



3.5.3 上电时序

Symbol	Parameter	Min.	Typ. ⁽²⁾	Max.	Unit
$t_{PUR}^{(1)}$	Time from Power Up to Read			1	ms
$t_{PUW}^{(1)}$	Time from Power Up to Write			5	ms

注：（1）由 V_{CC} 稳定开始直到规定的操作能够启动这段时间。这些参数定期抽样并非 100% 测试

（2）典型值是在 $T_A=25^{\circ}\text{C}$ 和 $V_{CC}=5.0\text{V}$ 时的值

3.5.4 非易失性写周期时序

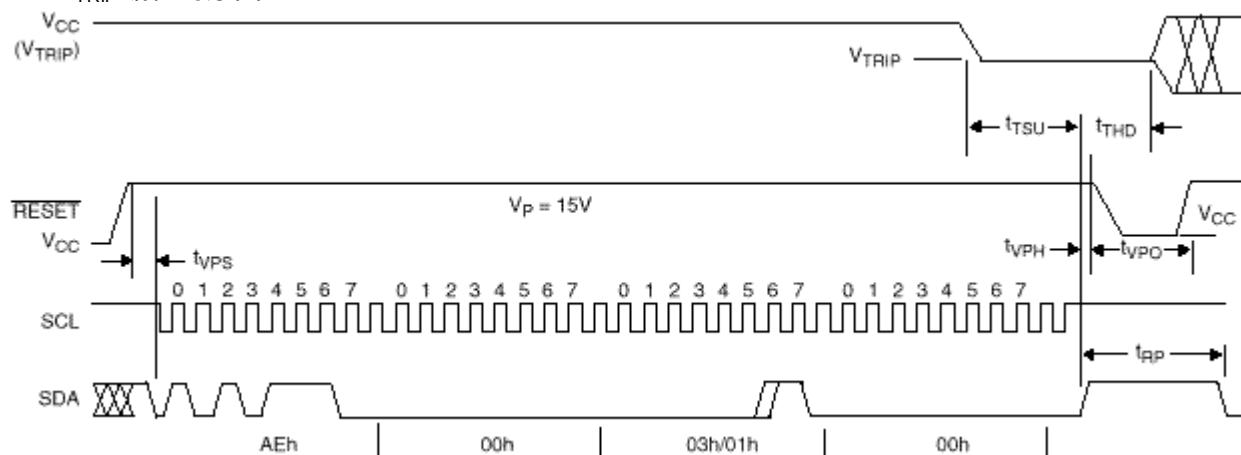
Symbol	Parameter	Min.	Typ. ⁽¹⁾	Max.	Unit
$t_{WC}^{(1)}$	Write Cycle Time		5	10	ms

注：（1） t_{wc} 是从有效的写序列结束时的停止条件至内部非易失性写周期结束之间所需的时间。对用户来说这是任何非易失性写允许的最小时间，除非使用应答查询

3.6 看门狗定时器/低电压复位工作特性

3.6.1 看门狗/低电压复位参数表

Symbol	Parameter	Min.	Typ.	Max.	Unit
V_{PTRIP}	Pre-Programmed Reset Trip Voltage X1228-4.5A X1228 X1228-2.7A X1228-2.7	4.49 4.25 2.76 2.57	4.68 4.38 2.85 2.65	4.77 4.51 2.94 2.73	V
t_{RPD}	V_{CC} Detect to $\overline{RST}$ LOW ($\overline{RST}$ HIGH)			500	ns
t_{PURST1}	Power Up Reset Time Out Delay	100	200	400	ms
t_F	V_{CC} Fall Time	10			μs
t_R	V_{CC} Rise Time	10			μs
t_{WDO}	Watchdog Timer Period: WD1=0, WD0=0 WD1=0, WD0=1 WD1=1, WD0=0	1.7 725 225	1.75 750 250	1.8 775 275	s ms ms
t_{RST1}	Watchdog Reset Time Out Delay	225	250	275	ms
t_{RSP}	2-Wire interface	1			μs
V_{RVALID}	Reset Valid V_{CC}	1.0			V

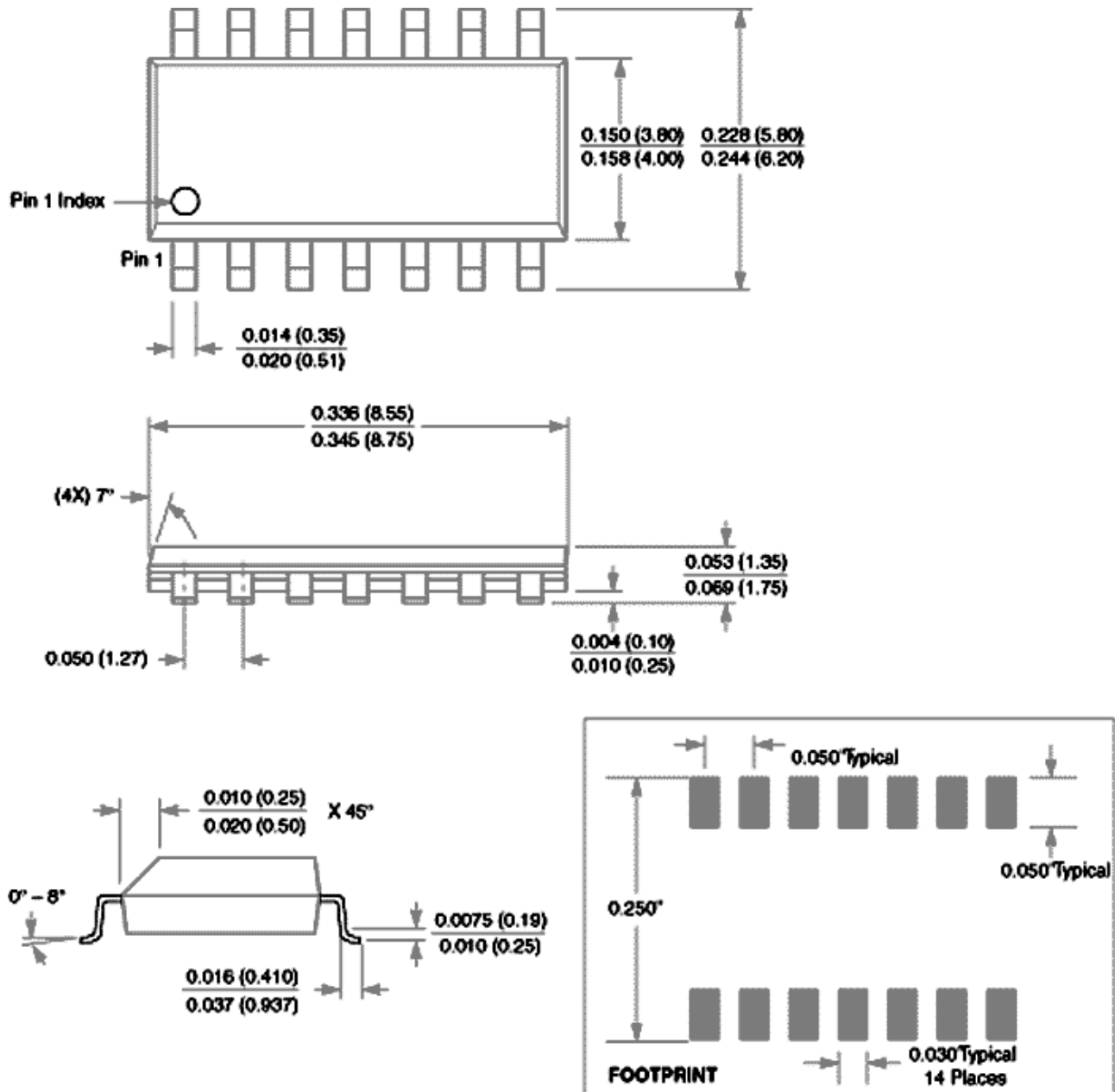
3.6.2 V_{TRIP} 编程时序图3.6.3 V_{TRIP} 编程参数

Parameter	Description	Min.	Max.	Unit
t_{VPS}	V_{TRIP} Program Enable Voltage Setup time	1		μs
t_{VPH}	V_{TRIP} Program Enable Voltage Hold time	1		μs
t_{TSU}	V_{TRIP} Setup time	1		μs
t_{THD}	V_{TRIP} Hold (stable) time	10		ms
t_{WC}	V_{TRIP} Write Cycle Time		10	ms
t_{VPO}	V_{TRIP} Program Enable Voltage Off time (Between successive adjustments)	0		μs
t_{RP}	V_{TRIP} Program Recovery Period (Between successive adjustments)	10		ms
V_p	Programming Voltage	14	15	V
V_{TRAN}	V_{TRIP} Programmed Voltage Range	1.7	5.0	V
V_{ta1}	Initial V_{TRIP} Program Voltage accuracy (V_{CC} applied— V_{TRIP}) (Programmed at 25°C.)	-0.1	+0.4	V
V_{ta2}	Subsequent V_{TRIP} Program Voltage accuracy [(V_{CC} applied— V_{ta1})— V_{TRIP} . (Programmed at 25°C.)]	-25	+25	mV
V_{tr}	V_{TRIP} Program Voltage repeatability (Successive program operations. Programmed at 25°C.)	-25	+25	mV
V_{tv}	V_{TRIP} Program variation after programming (0-75°C). (Programmed at 25°C.)	-25	+25	mV

四、封装信息

4.1 14 引脚塑料 SOIC 封装 Type S

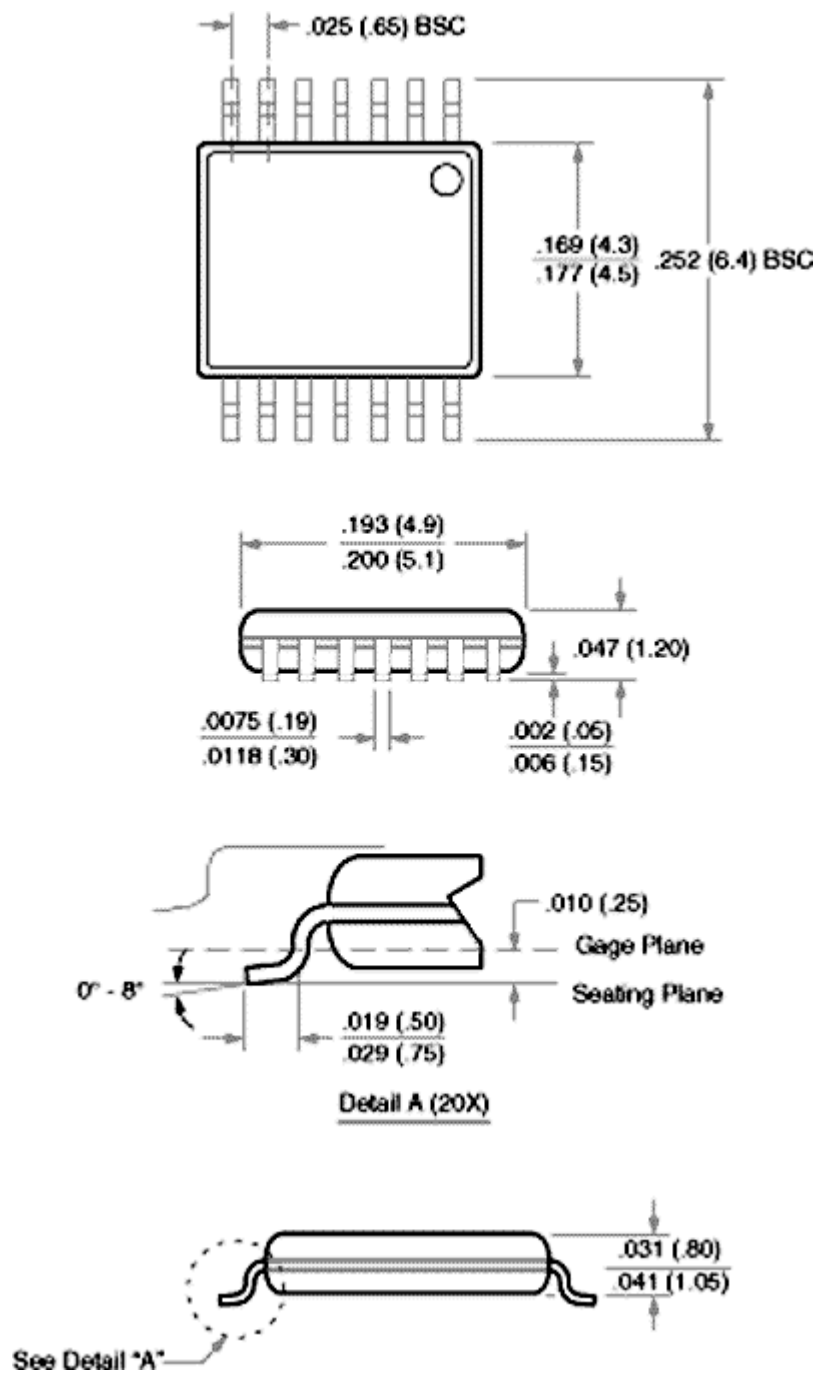
14-Lead Plastic Small Outline Gullwing Package Type S



NOTE: ALL DIMENSIONS IN INCHES (IN PARENTHESES IN MILLIMETERS)

4.2 14 引脚塑料 TSSOP 封装 Type V

14-Lead Plastic, TSSOP, Package Type V



NOTE: ALL DIMENSIONS IN INCHES (IN PARENTHESES IN MILLIMETERS)

五、订购信息

V _{CC} Range	V _{TRIP}	Package	Operating Temperature Range	Part Number
4.5–5.5V	4.63V ± 3%	14L SOIC	0–70°C	X1228S14-4.5A
			-40–85°C	X1228S14I-4.5A
4.5 – 5.5V	4.63V ± 3%	14L TSSOP	0–70°C	X1228V14-4.5A
			-40–85°C	X1228V14I-4.5A
4.5 – 5.5V	4.38V ± 3%	14L SOIC	0–70°C	X1228S14
			-40–85°C	X1228S14I
4.5 – 5.5V	4.38V ± 3%	14L TSSOP	0–70°C	X1228V14
			-40–85°C	X1228V14I
2.7 – 5.5V	2.85V ± 3%	14L SOIC	0–70°C	X1228S14-2.7A
			-40–85°C	X1228S14I-2.7A
2.7 – 5.5V	2.85V ± 3%	14L TSSOP	0–70°C	X1228V14-2.7A
			-40–85°C	X1228V14I-2.7A
2.7 – 5.5V	2.65V ± 3%	14L SOIC	0–70°C	X1228S14-2.7
			-40–85°C	X1228S14I-2.7
2.7 – 5.5V	2.65V ± 3%	14L TSSOP	0–70°C	X1228V14-2.7
			-40–85°C	X1228V14I-2.7