

The DATASHEET

China Service Center of RAMTRON

铁电存储器数据手册

www.ramtron.com.cn

www.huazhoucn.com

absorbed in ferroelectrics
professional technology and attentive service

FM3104/16/64/256

Integrated Processor Companion with Memory



特性

高集成度用于替换多个器件

- 串行非易失性存储器
- 实时时钟
- 低电压复位
- 看门狗计数器
- 早期电压失效告警/NMI
- 双 16 位事件计数器
- 串行数字标识

铁电非易失性 RAM

- 4Kb、16Kb、64Kb、256 Kb 版本
- 无限制的读写次数
- 10 年掉电数据保存期
- 无延时写操作

实时时钟/日历

- 备用电流低至 1UA
- 秒至年采用 BCD 格式编码
- 自动闰年调整
- 使用标准的 32.768KHZ 晶振 (6PF)
- 时钟软件校准
- 支持电池及电容后备

处理器辅助功能

- 电源及看门狗低有效复位输出
- 可编程低电压复位门限
- 手动复位
- 可编程看门狗计数器
- 电池后备的双事件计数器用于记录系统干扰或其它事件
- 比较器用于电源失效中断或者其它用途
- 带锁定的 64 位串行数字标识

快速的二线制串行接口

- 最高达 1M 总线时钟频率
- 支持以前的 100K&400K 总线速度
- 器件选择管脚用于最多四只芯片寻址
- RTC、监测控制功能统一通过进行二线制接口操作

方便使用的构造

- 操作电源范围 2.7V-5.5V
- 小封装 14 引脚 SOIC
- 低操作电流, 150UA 的静态工作电流
- -40℃ 至 +85℃ 温度操作范围

描述

FM31 系列产品是一族包含基于处理器系统的通用功能需求的集成器件, 主要功能包含各种容量大小的铁电非易失性存储器、实时时钟、低电压复位、看门狗计数器、非易失的事件计数器、可锁定的串行数字标识, 和一个通用的比较器, 用于电源失效中断输出或其它用途, 所有器件的操作电压范围为 2.7V-5.5V。

FM31 系列器件包含 4Kb、16Kb、64Kb、256 Kb 版本, 快速的写速度及无限制读写次数, 使得此存储器可以像一个外部 RAM 或传统的非易失性存储器那样使用, 相对于电池后备方式, 它是真正的非易失性存储器。

实时时钟以 BCD 码的形式提供时间及日期信息, 它可以永久地由后备电源供电, 后备

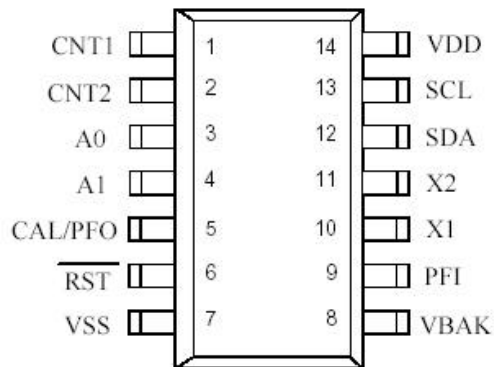
电源可以是电容, 也可以是电池。时钟使用 32.768K 晶振并可以通过软件校准以此提时钟的精确度。

处理器外围电路包含 CPU 通常需要的功能。系统监测功能包含一个由低电压状态或者看门狗超时控制的中断输出信号, 当 VDD 下降到可编程门限时, /RST 信号有效并在 VDD 返回到正常点后保持 100MS。可编程看门狗计数器可编程为 100MS 至 3 秒, 看门狗计数器功能是可选的, 但如果使能, 那么在超时前如果主处理器没有清狗则复位信号将保持 100MS 有效。一个内部标志位标明复位源。

通用比较器将一个外部引脚输入电压与 1.2V 内部参考电压进行比较, 这可用于产生电源失效中断, 但也可以用于其它用途。它还提供了一个以电池后备的事件计数器, 用于记录特定输入引脚的上升或下降沿的次数。

(NMI : No Mask Interpute 不可屏蔽中断)

Pin Configuration



Pin Name	Function
CNT1, CNT2	Event Counter Inputs
A0, A1	Device Select inputs
CAL/PFO	Clock Calibration and Early Power-fail Output
/RST	Reset Input/Output
PFI	Early Power-fail Input
X1, X2	Crystal Connections
SDA	Serial Data
SCL	Serial Clock
VBAK	Battery-Backup Supply
VDD	Supply Voltage
VSS	Ground

Ordering Information

Base Configuration	Memory Size	Operating Voltage	Reset Threshold	Ordering Part Number
FM31256	256Kb	2.7-5.5V	2.6V, 2.9, 3.9, 4.4V	FM31256-S
FM3164	64Kb	2.7-5.5V	2.6V, 2.9, 3.9, 4.4V	FM3164-S
FM3116	16Kb	2.7-5.5V	2.6V, 2.9, 3.9, 4.4V	FM3116-S
FM3104	4Kb	2.7-5.5V	2.6V, 2.9, 3.9, 4.4V	FM3104-S

Other memory configurations may be available. Please contact the factory for more information.

(Edition V1.1 By:Tiger ShenZhen huazhou science and technology co.,ltd)

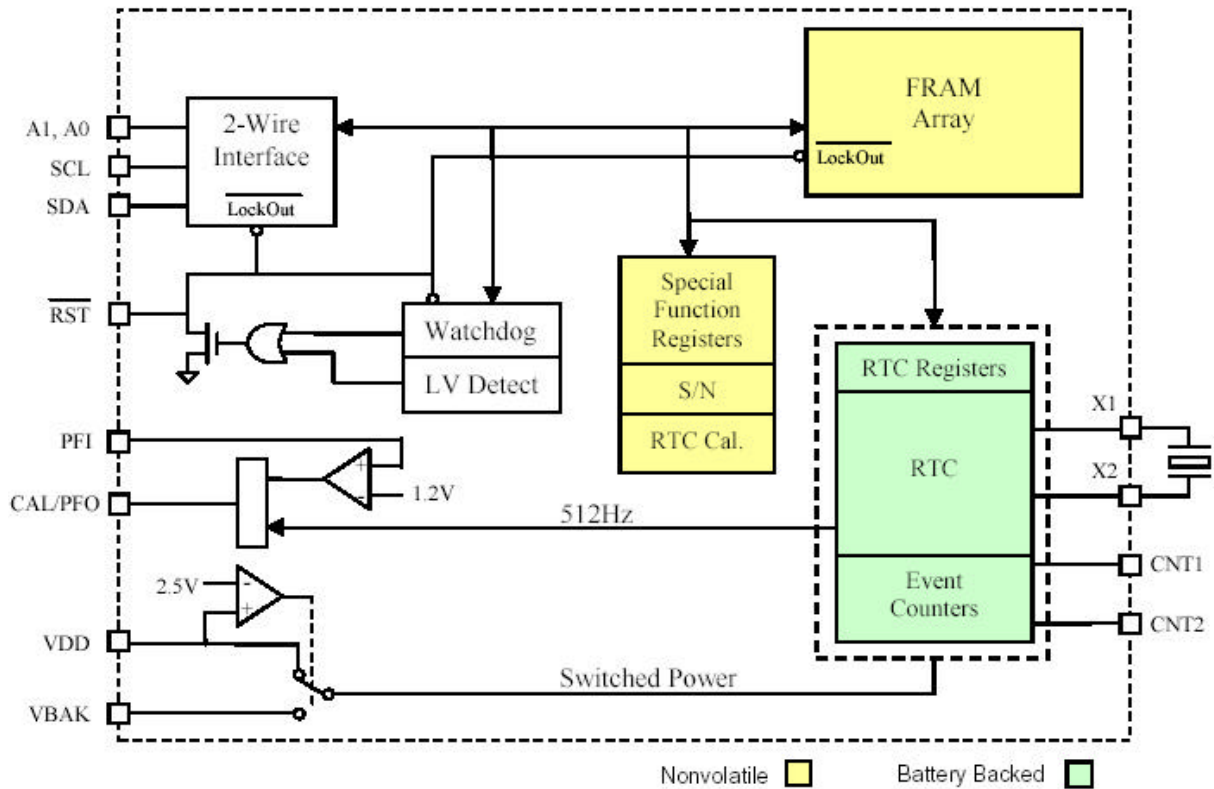


Figure 1. Block Diagram

管脚描述

引脚名称	类型	引脚描述
A1-A0	输入	器件选择输入，用于对一个串行总线上的多个存储器进行寻址，为了选中相应的器件，这两个引脚上的值必须与包含在器件地址中的相应位一致，此引脚内部下拉。
CIN2-CIN1	输入	计数器输入。在相应 CIN 引脚上的信号边沿，这些电池后备的计数器增一，信号极性可编程。
CAL/PFO	输出	在校准模式，输出 512HZ 的方波信号用于时钟校准，在正常操作模式，作为比较器输出。
X1,X2	I/O	连接 32.768HZ 的晶振
/RST	I/O	具有弱上拉的低电平有效的复位输出。亦可用于手动复位输入
SDA	I/O	串行数据、地址。二线接口中的双向信号线。开漏输出，可用于与二线总线上其它器件进行“线或”。此引脚输入具有施密特触发器用于提高抗干扰性能，输出具有下降沿斜率控制。必须外加上拉电阻。
SCL	输入	串行时钟。二线接口中的串行时钟。下降沿数据移出，上升沿数据移入。此端口具有施密特触发器用于提高抗干扰性能。
PFI	输入	比较器输入。此引脚不可以悬空。
VBAK	电源	后备电源 (3V), 如果 VDD<3.6V 同时后备电源没有使用，那么这个管脚必须连接至 VDD, 如果 VDD>3.6V 同时后备电源没有使用，那么这个管脚悬空，同时 VBC 位必须置位。
VDD	电源	电源
VSS	电源	地

概述

FM31XX 系列包含串行非易失性存储器、实时时钟以及处理器伴侣。此伴侣集成了处理器监视器、模拟比较器、非易失性记数器和一个串行数字标识。FM31XX 在一个封装中通过通用接口集成了这些丰富而又截然不同的功能。虽然是单片集成电路，但这个产品由两个逻辑部件组成，第一部分是存储器，另一部分包含了所有其它的功能。这种产品是二线接口非易失性存储器，包含一个标准的器件标识值。实时时钟和监视功能通过它们自己的器件标识进行访问，这样就可以在读时钟时保持最近操作的内存地址。时钟及监视功能通过 25 个特殊功能寄存器进行控制，某些特定功能比如实时时钟以及事件记数器等是通过后备电源保持，当电源跌落到一定值以后可以用电池或者电容作为后备电源。详细的功能模块将在下面描述。

内存操作

FM31XX 系统产品提供了不同的内存容量，包括 4Kb,16Kb,64Kb 以及 256Kb。该系统产品软件兼容，所有版本使用一致的两字节地址操作内存，这使得低容量的产品与独立的类似器件有所区别，但这却使整个系列产品具有独立性。内存以字节为单位，比如 4Kb 存储器是 512 字节，256Kb 存储器是 32768 字节，存储器采用铁电技术制造，因此它可以以二线制总线时钟速度进行读写操作，而且写操作没有任何延时。与其它的非易失性存储器技术不同，它同时提供了无限次的读写次数。二线制接口协议将在下面详细描述。

内存可以通过软件写保护，寄存器 0BH 的 WP0 WP1 位控制内存保护设置，这一点将在下表中描述。在此设置基础上，被保护的地址不能写入，二线接口也不会应答任何试图写入被保护地址的数据，此特殊功能寄存器将在下面详细描述。



Figure 2. Low Voltage Reset

内存保护地址	WP1	WP0
None	0	0
Bottom 1/4 (from 0000h)	0	1
Bottom 1/2 (from 0000h)	1	0
Full array	1	1

处理器辅助功能

除了非易失性存储器以外，FM31XX 系列包含了一个高度集成的处理器外围辅助功能，它包括了一个低电压复位，一个可编程看门狗，两个可电池后备的事件记数器，用于电源失效或其它用途的比较器，和一个 64 位的串行数字标识。

处理器监测

监测器为主处理器提供了两个基本功能：早期电源失效检测和防止软件死锁的看门狗记数器，/RST 引脚提供了一个处理器复位信号用于管理系统的电源周期及软件运行完整性。它是带有弱上拉的开漏输出，这样就允许其它复位信号与此引脚“线或”连接在一起。当电源电压在预编程动作点以上时，/RST 引脚通过弱上拉连接至 VDD，当电源跌落到预编程动作点（VTP）以下时，/RST 引脚被拉低，这将一直保持为低电平直到电源电压太低以至不能维持电路运行，这就是 VRST 值。当电源电压上升至 VTP 以上时，/RST 引脚将继续维持低电平大约 100ms 左右时间（ T_{RPU} ），以便在可靠的电压水平提供足够的复位时间。当 T_{RPU} 时间满足后，/RST 引脚将恢复弱上拉状态。当 /RST 有效时，即使有操作正在进行，串行总线的操作也将被封锁。位 VTP1 和 VTP0 控制低电压复位动作点，它们位于寄存器 09H 的位 1 和位 0，下图图例示了对应于低电压时的复位操作。

VTP	VTP1	VTP0
2.6V	0	0
2.9V	0	1
3.9V	1	0
4.4V	1	1

(Edition V1.1 By:Tiger ShenZhen huazhou science and technology co.,ltd)

看门狗计数器同样能产生一个有效复位信号，看门狗计数器是一个自由运行可编程计数器，它通过一个 5 位非易失性寄存器以 100ms 步长编程为 100ms 至 3 秒超时周期，所有的可编程值为最小设置，并根据操作参数随温度的变化而变化，对应于看门狗计数器的操作，它有两个其它的控制位，一个是看门狗使能位 (WDE)，一个是看门狗复位控制位 (WR)，只有看门狗使能并且计数器超时后，复位信号才有效。复位信号有效后，看门狗计数器在复位脉冲的上效沿自动复位。如果看门狗没有使能，那么计数器依旧在运行，但不会影响复位端的输出。如果计数器的超时值设定为最大值 (11111b)，那么计数器停止运行，用以节省电源。第二个控制位是一个半长字节用以复位看门狗计数器，以阻止复位信号的产生，注意，如果看门狗计数器的超时值改变，那么必须将看门狗计数器复位。

看门狗计数器超时值位于寄存器 0AH 的位 4-0 中，看门狗使能位是位 7。通过向寄存器 09H 的低四位写入 1010b 从而使看门狗计数器复位，写入正确的值也会使计数器装载新的超时值，写入错误的值将没有任何作用。注意看门狗计数在使能之前处于自由运行状态，用户必须像上述描述的那样将它复位，以此保证在使能后提供完整的超时时间值。当 VDD 低于 VTP 时，看门狗停止运行。下表描述了看门狗的控制位。

看门狗超时值	WDT4.0	0AH	bits 4-0
看门狗使能	WDE	0AH	bit 7
看门狗复位	WR3-0	09H	bits 3-0

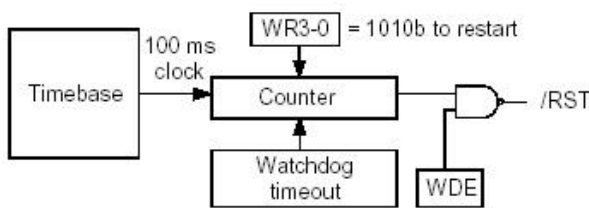


Figure 3. Watchdog Timer

手动复位

/RST 引脚是一个双向引脚，它允许 FM31XX 过滤并切换到一个手动复位开关，/RST 引脚检测一个外部的低电平信号，它将 /RST 引脚拉低至低电平并保持 100ms 作为回应。

注意：/RST 引脚已经具有内部弱上位，不需要额外的外部元件。

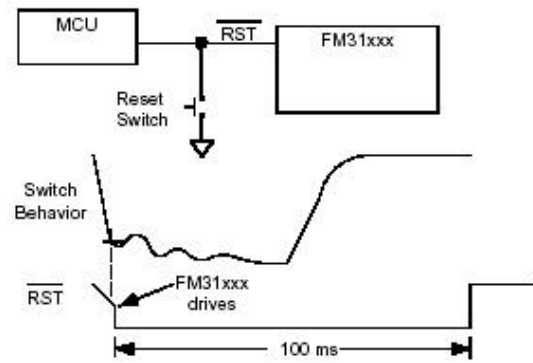


Figure 4. Manual Reset

复位标志

当一个复位信号产生时，一个标志将被设置用以标明复位源，低电压复位由 POR 标明，位于寄存器 09H 的位 6，看门狗复位由 WTR 标明，位于寄存器 09H 的位 7，手动复位对寄存器没有影响。因此没有标明复位源的复位即为手动复位。注意标志位对应于复位源由内部自动设置，但它必须由用户清除，在读寄存器，内部两个标志可能都被设置，所以应由用户在软件中对这两位同时判断。

电源失效比较器

在电源电压跌落至数据表规定范围以外前，电源电压失效早期告警能够很好地通知处理器进行处理。这个比较器能够产品电源失效中断 (NMI)，这通过将 PFI 引脚经过电阻分压后与电源前端连接实现，应用示范图列于下面。比较器将 PFI 引脚电压与片上 1.2V 参考电压进行比较，当 PFI 输入端的电压跌落低于这个极限值时，比较器将驱动 CO 引脚为低电平状态，比较器具有 300Mv 的迟滞以减小噪音灵敏度。

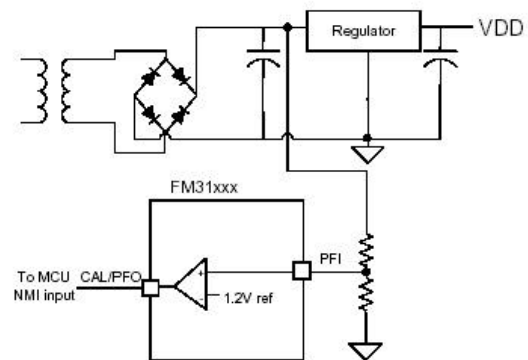


Figure 5. Comparator as Early Power-Fail Warning

比较器是一个通用功能部件，它的应用不仅仅限于 NMI 功能。

比较器没有集成特殊功能寄存器，除了它和 CAL 共用输出引脚。当通过设置 CAL 位（寄存器 00H 的第 2 位）进入时钟校准模式时，CAL/PFO 管脚将输出 512Hz 的方波信号，同时比较器输出将被忽略，因为大多数用户仅在制造过程中调用校准模式，所以这不会影响系统应用过程中比较器的使用。

注意：PFI 引脚输入最高电压为 3.75V，低于通常使用情况。

事件计数器

FM31XX 系列有两个电池后备的事件计数器，输入管脚 CN1 和 CN2 可编程为边沿触发，每个计数器为 16 位，当预编程的边沿极性出现时，相应的寄存器将增一。计数器 1 位于寄存器 0DH 和 0EH，计数器 2 位于寄存器 OFH 和 10H，任何时候，当 $VDD > VTP$ 时，寄存器值可以被读出，当后备电源有效时，寄存器的值依然可以递增。读计数时，将 RC 位设置为 1，位于 0CH 的 bit 3，这将获取四个计数寄存器的镜像值，以使数值保持稳定，即使在读操作时计数正在进行。计数寄存器可以通过软件写入，这样允许系统对计数器清除或者初始化。计数器在写操作期间被冻结。通过设置 CC 位（0CH），这两个计数器可以迭加成一个 32 位计数器，当采用这种模式时，CN1 管脚的输入将引起计数器递增，CN2 在这种方式下无效。

事件计数器的控制位于寄存器 0CH，计数器 1 的极性控制位 C1P 是位 0，计数器 2 的极性控制位 C2P 是位 1，迭加控制位 CC 是位 2，读控制位是位 3。

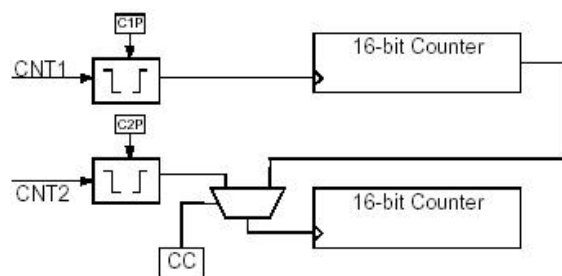


Figure 6. Event Counter

串行标识

FM31XX 提供了一个 64 位的串行标识区，这是一个可写入的非易失性内存块，一旦串行标识被设置后，用户可以将它锁定。这 8 个字节的数据以及锁定位都是通过处理器伴侣器件标识访问，因此串行标识区与内存区是截然分开的。串行标识区可以被无限次的写入，因此这些位置也是通用的内存，然而一旦锁定位设置后，串行标识将不能被改变，锁定位也不能被撤销。一旦锁定后，串行标识只可以被系统读出。

系统标识位于寄存器 11H 至 18H，锁定位 SNL，位于寄存器 0BH 位 7，设置 SNL 位为 1 将使串行标识寄存器不能被写入，同时 SNL 位也不能被清除。

实时时钟操作

实时时钟（RTC）可以用电池或者电容作为后备电源，它提供了软件校准功能以便提供更高的精度。

实时时钟包括一个晶振，时钟分频器和供用户访问的寄存器系统。它分割 32.768Hz 的时基信号以提供一秒（1Hz）的分辨率，静态寄存器为用户提供了对时间的读写访问，寄存器包括秒、分钟、小时、星期、日期、月、年。下面的方块图图示了 RTC 的功能。

时间寄存器通过位于 00H 中的 R、W 位与时间内核同步。将 R 位从 0 改变为 1 时，时间信息从内核传入保持寄存器中以供用户读取，如果 R 位被设置时内核时间更新正在进行，那么在时间更新结束后才装载用户寄存器，用户寄存器将被冻结同时也不能被更新，直到 R 位重新设置为 0。

R 位用于读时间。

设置 W 位为 1 将使用户寄存器被冻结，将它清除为 0 使得用户寄存器中的值被装载进时间内核。W 位用于设置新的时间值，用户必须确保不将非法值，比如 0FFH，写入用户寄存器，除了寄存器被冻结期间以外，时间值可以被连续更新。

后备电源

实时时钟通常都需要永久电源操作，当基本电源失效时，VDD 管脚的电压将下降，当 VDD 低于 2.5V 时，实时时钟（包括事件计数器）将切换至后备电源工作方式，在这种方式下时钟的工作电流极低以此延长电池或者电容的工作寿命，

不管怎样，在铁电存储器中集成实时时钟的一个优点就是：即使没有后备电源，存储器区域中的数据也不会丢失

当电池用于后备电源时，电源必须在插入电池前提供，以防止电池电量消耗，一旦电源加载，电池插入后，电池后备电流保证低于 IBAK。

涓流充电

为了使用电容作为后备电源，VBAK 管脚可以有选择地提供涓流充电电流。当 VBC 位

设置为 1 时，(此位位于 0BH 的位 2)，VBAK 管脚提供大约 4uA 的充电电流，直到 VBAK 管脚电压达到 VDD 或者 3.75V。在 3V 系统中，在没有外部二极管和电阻充电情况下，电容电压一直充到 VDD，在 5V 系统中，它提供了同样的便利性，同时防止 VBAK 超过数据表规定的最大值。

注意：当系统中使用锂电池时，必须清除 VBC 为 0 以阻止电池充电，VBAK 电路内部使用了 1K 系列电阻作为保险部件。

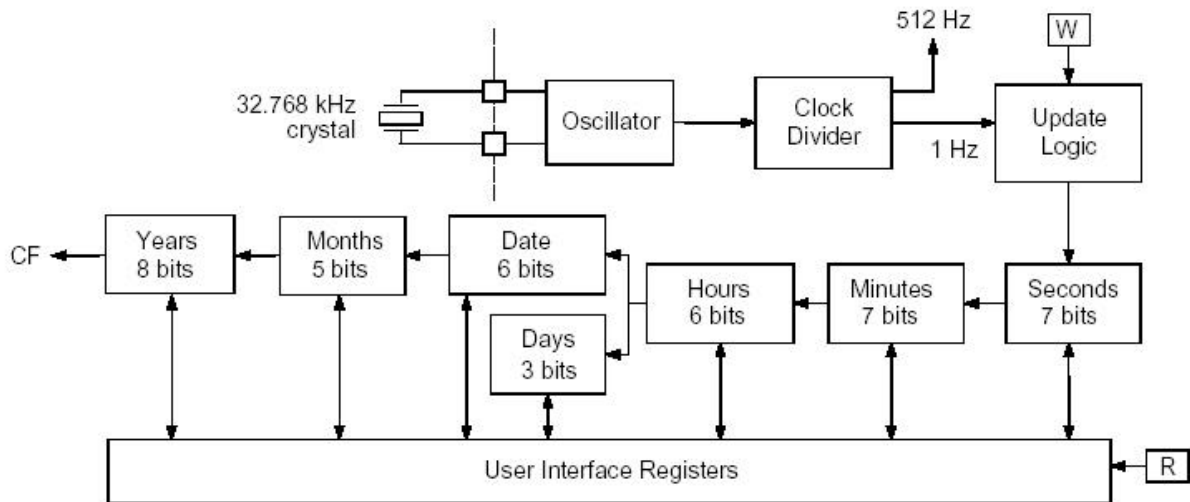


Figure 7. Real-Time Clock Core Block Diagram

时钟校准

当寄存器 00H 中的 CAL 位设置为 1 时，时钟进入校准模式。当进入校准模式后，CAL/PFO 输出管脚用于校准功能，比较器输出暂时无效。时钟校准操作通过由于晶振频率依依偏移存在而对计数器进行数据修正进行的。在 CAL 模式，CAL/PFO 管脚输出 512Hz 的方波，任何有规则的偏离 512Hz 的频率误差都被转换成时钟误差，用户将此误差转换成 PPM 格式，并将适当的修正值写入校准寄存器。时钟校准有关的因素列在下表中，正 PPM 误差需要负调整以减少脉冲，

负 PPM 误差需要正调整以增加脉冲。正 PPM 调整需要将 CALS 位设置为 1，负 PPM 调整将 CLAS 位设置为 0。校准以后，在校准温度下时钟的最高精度可以达到 ± 2.17 ppm 或者每月 ± 0.09 分钟。

校准设置存储在 FRAM 中，因此即使后备电源失效数据也不会丢失，设置值位于寄存器 01H 的 CAL.4-0，此值仅在 CAL 位设置为 1 时才可以进行写入，为了退出校准模式，用户必须将 CAL 位设置为 0，此时 CAL/PFO 管脚回复成比较器输出功能。

Calibration Adjustments

Positive Calibration for slow clocks: Calibration will achieve +/- 2.17 PPM after calibration					
	Measured Frequency Range		Error Range (PPM)		Program Calibration Register to:
	Min	Max	Min	Max	
0	512.0000	511.9989	0	2.17	000000
1	511.9989	511.9967	2.18	6.51	100001
2	511.9967	511.9944	6.52	10.85	100010
3	511.9944	511.9922	10.86	15.19	100011
4	511.9922	511.9900	15.20	19.53	100100
5	511.9900	511.9878	19.54	23.87	100101
6	511.9878	511.9856	23.88	28.21	100110

7	511.9856	511.9833	28.22	32.55	100111
8	511.9833	511.9811	32.56	36.89	101000
9	511.9811	511.9789	36.90	41.23	101001
10	511.9789	511.9767	41.24	45.57	101010
11	511.9767	511.9744	45.58	49.91	101011
12	511.9744	511.9722	49.92	54.25	101100
13	511.9722	511.9700	54.26	58.59	101101
14	511.9700	511.9678	58.60	62.93	101110
15	511.9678	511.9656	62.94	67.27	101111
16	511.9656	511.9633	67.28	71.61	110000
17	511.9633	511.9611	71.62	75.95	110001
18	511.9611	511.9589	75.96	80.29	110010
19	511.9589	511.9567	80.30	84.63	110011
20	511.9567	511.9544	84.64	88.97	110100
21	511.9544	511.9522	88.98	93.31	110101
22	511.9522	511.9500	93.32	97.65	110110
23	511.9500	511.9478	97.66	101.99	110111
24	511.9478	511.9456	102.00	106.33	111000
25	511.9456	511.9433	106.34	110.67	111001
26	511.9433	511.9411	110.68	115.01	111010
27	511.9411	511.9389	115.02	119.35	111011
28	511.9389	511.9367	119.36	123.69	111100
29	511.9367	511.9344	123.70	128.03	111101
30	511.9344	511.9322	128.04	132.37	111110
31	511.9322	511.9300	132.38	136.71	111111

Negative Calibration for fast clocks: Calibration will achieve +/- 2.17 PPM after calibration

	Measured Frequency Range		Error Range (PPM)		Program Calibration Register to:
	Min	Max	Min	Max	
0	512.0000	512.0011	0	2.17	000000
1	512.0011	512.0033	2.18	6.51	000001
2	512.0033	512.0056	6.52	10.85	000010
3	512.0056	512.0078	10.86	15.19	000011
4	512.0078	512.0100	15.20	19.53	000100
5	512.0100	512.0122	19.54	23.87	000101
6	512.0122	512.0144	23.88	28.21	000110
7	512.0144	512.0167	28.22	32.55	000111
8	512.0167	512.0189	32.56	36.89	001000
9	512.0189	512.0211	36.90	41.23	001001
10	512.0211	512.0233	41.24	45.57	001010
11	512.0233	512.0256	45.58	49.91	001011
12	512.0256	512.0278	49.92	54.25	001100
13	512.0278	512.0300	54.26	58.59	001101
14	512.0300	512.0322	58.60	62.93	001110
15	512.0322	512.0344	62.94	67.27	001111
16	512.0344	512.0367	67.28	71.61	010000
17	512.0367	512.0389	71.62	75.95	010001
18	512.0389	512.0411	75.96	80.29	010010
19	512.0411	512.0433	80.30	84.63	010011
20	512.0433	512.0456	84.64	88.97	010100
21	512.0456	512.0478	88.98	93.31	010101
22	512.0478	512.0500	93.32	97.65	010110
23	512.0500	512.0522	97.66	101.99	010111
24	512.0522	512.0544	102.00	106.33	011000
25	512.0544	512.0567	106.34	110.67	011001
26	512.0567	512.0589	110.68	115.01	011010
27	512.0589	512.0611	115.02	119.35	011011
28	512.0611	512.0633	119.36	123.69	011100
29	512.0633	512.0656	123.70	128.03	011101
30	512.0656	512.0678	128.04	132.37	011110
31	512.0678	512.0700	132.38	136.71	011111

寄存器列表

系统与 RTC 及处理器伴侣的接口使用独立的两线制器件标识，通过 25 个特殊功能寄存器进行控制，接口协议将在下面描述，特殊功能寄存器包含时钟数据、控制位、标志位，下表对每个寄存器进行简要描述。

Register Map Summary Table

Nonvolatile = Battery-backed =

Address	Data									Function	Range
	D7	D6	D5	D4	D3	D2	D1	D0			
18h	Serial Number Byte 7									Serial Number 7	FFh
17h	Serial Number Byte 6									Serial Number 6	FFh
16h	Serial Number Byte 5									Serial Number 5	FFh
15h	Serial Number Byte 4									Serial Number 4	FFh
14h	Serial Number Byte 3									Serial Number 3	FFh
13h	Serial Number Byte 2									Serial Number 2	FFh
12h	Serial Number Byte 1									Serial Number 1	FFh
11h	Serial Number Byte 0									Serial Number 0	FFh
10h	Counter 2 MSB									Event Counter 2 MSB	FFh
0Fh	Counter 2 LSB									Event Counter 2 LSB	FFh
0Eh	Counter 1 MSB									Event Counter 1 MSB	FFh
0Dh	Counter 1 LSB									Event Counter 1 LSB	FFh
0Ch					RC	CC	C2P	C1P		Event Count Control	
0Bh	SNL	-	-	WP1	WP0	VBC	VTP1	VTP0		Companion Control	
0Ah	WDE	-	-	WDT4	WDT3	WDT2	WDT1	WDT0		Watchdog Control	
09h	WTR	POR	LB	-	WR3	WR2	WR1	WR0		Watchdog Restart/Flags	
08h	10 years				years					Years	00-99
07h	0	0	0	10 mo		months				Month	1-12
06h	0	0	10 date			date				Date	1-31
05h	0	0	0	0	0	day				Day	1-7
04h	0	0	10 hours			hours				Hours	0-23
03h	0	10 minutes			minutes				Minutes	0-59	
02h	0	10 seconds			seconds				Seconds	0-59	
01h	/OSCEN	reserved	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0		CAL/Control	
00h	reserved	CF	reserved	reserved	reserved	CAL	W	R		RTC Control	

18H	串行数字标识 字节 7							
	D7	D6	D5	D4	D3	D2	D1	D0
	SN.63	SN.62	SN.61	SN.60	SN.59	SN.58	SN.57	SN.56
串行数字标识的最高位字节, SNL=0 时可进行读写操作, SNL=1 时只读, 掉电非易失								
17H	串行数字标识 字节 6							
	D7	D6	D5	D4	D3	D2	D1	D0
	SN.55	SN.54	SN.53	SN.52	SN.51	SN.50	SN.49	SN.48
串行数字标识的第 6 位字节, SNL=0 时可进行读写操作, SNL=1 时只读, 掉电非易失								
16H	串行数字标识 字节 5							
	D7	D6	D5	D4	D3	D2	D1	D0
	SN.47	SN.46	SN.45	SN.44	SN.43	SN.42	SN.41	SN.40
串行数字标识第 5 位字节, SNL=0 时可进行读写操作, SNL=1 时只读, 掉电非易失								
15H	串行数字标识 字节 4							
	D7	D6	D5	D4	D3	D2	D1	D0
	SN.39	SN.38	SN.37	SN.36	SN.35	SN.34	SN.33	SN.32
串行数字标识第 4 位字节, SNL=0 时可进行读写操作, SNL=1 时只读, 掉电非易失								
14H	串行数字标识 字节 3							
	D7	D6	D5	D4	D3	D2	D1	D0
	SN.31	SN.30	SN.29	SN.28	SN.27	SN.26	SN.25	SN.24
串行数字标识第 3 位字节, SNL=0 时可进行读写操作, SNL=1 时只读, 掉电非易失								
13H	串行数字标识 字节 2							
	D7	D6	D5	D4	D3	D2	D1	D0
	SN.23	SN.22	SN.21	SN.20	SN.19	SN.18	SN.17	SN.16
串行数字标识第 2 位字节, SNL=0 时可进行读写操作, SNL=1 时只读, 掉电非易失								
12H	串行数字标识 字节 1							
	D7	D6	D5	D4	D3	D2	D1	D0
	SN.15	SN.14	SN.13	SN.12	SN.11	SN.10	SN.9	SN.8
串行数字标识第 1 位字节, SNL=0 时可进行读写操作, SNL=0 时只读, 掉电非易失								
11H	串行数字标识 字节 0							
	D7	D6	D5	D4	D3	D2	D1	D0
	SN.7	SN.6	SN.5	SN.4	SN.3	SN.2	SN.1	SN.0
串行数字标识第 0 位字节, SNL=0 时可进行读写操作, SNL=1 时只读, 掉电非易失								
10H	计数器 2 的高位字节							
	D7	D6	D5	D4	D3	D2	D1	D0
	C2.15	C2.14	C2.13	C2.12	C2.11	C2.10	C2.9	C2.8
事件计数器 2 高位字节, 在计数器 2 低位字节溢出时递增, 电池后备, 可读写								
0FH	计数器 2 的低位字节							
	D7	D6	D5	D4	D3	D2	D1	D0
	C2.7	C2.6	C2.5	C2.4	C2.3	C2.2	C2.1	C2.0
事件计数器 2 低位字节, 在预编程的 CIN2 管脚输入信号边沿事件发生或者当 CC=1 时计数器 1 的最高位溢出时递增, 电池后备, 可读写。								
0EH	计数器 1 的高位字节							
	D7	D6	D5	D4	D3	D2	D1	D0
	C1.15	C1.14	C1.13	C1.12	C1.11	C1.10	C1.9	C1.8

	事件计数器 1 高位字节, 在计数器 1 低位字节溢出时递增, 电池后备, 可读写							
0DH	计数器 1 的低位字节							
	D7	D6	D5	D4	D3	D2	D1	D0
	C1.7	C1.6	C1.5	C1.4	C1.3	C1.2	C1.1	C1.0
	事件计数器 1 低位字节, 在预编程的 CIN1 管脚输入信号边沿事件发生时递增, 电池后备, 可读写。							
0CH	事件计数器控制寄存器							
	D7	D6	D5	D4	D3	D2	D1	D0
				RC	CC	C2P	C1P	
RC	读计数器, 当设置此位为 1 时, 将获取四个计数器寄存器的镜像值以用于读取, 而不用关心记数正在进行, RC 位会被自动清除。							
CC	计数器叠加控制位。当 CC=0 时, 事件计数器根据各自的 C1P 和 C2P 设置的边沿触发特性独立操作, 当 CC=1 时, 计数器叠加组成一个 32 位计数器, 计数器 2 的寄存器作计数器的高 16 有效位, CIN1 作为控制输入, 当 CC=1 时, C2P 无效, 此位电池后备, 可读可写。							
C2P	当 C2P=0 时, CIN2 输入下降沿有效, C2P=1 时, 上升沿有效, 当 CC=1 时 C2P 无效, 此位电池后备, 可读可写。							
C1P	当 C2P=0 时, CIN2 输入下降沿有效, C2P=1 时, 上升沿有效, 此位电池后备, 可读可写。							
0BH	伴侣控制							
	D7	D6	D5	D4	D3	D2	D1	D0
	SNL			WP1	WP0	VBC	VTP1	VTP0
SNL	串行数字标识锁定位。设置此位为 1 使寄存器 11H-18H 及 SNL 位只读, 一旦 SNL 位设置为 1, 将不能被清除, SNL 位写入 0 无效, 此位非易失, 可读可写。							
WP1-0	写保护。这些位控制内存的写保护, 掉电非易失, 可读可写							
	写保护地址				WP1	WP0		
	无保护				0	0		
	低 1/4 (从地址 0 开始)				0	1		
	低 1/2 (从地址 0 开始)				1	0		
所有地址				1	1			
VBC	后备电源充电控制, 设置此位为 1, VBAK 管脚上将有 4uA 的充电电流, 设置为 0 时禁止此功能, 掉电非易失, 可读可写							
VTP1-0	VTP 选择。这些位控制低电压复位动作值, 掉电非易失, 可读可写。							
	VTP			VTP1	VTP0			
	2.6V			0	0			
	2.9V			0	1			
	3.9V			1	0			
4.4V			1	1				
0AH	看门狗控制寄存器							
	D7	D6	D5	D4	D3	D2	D1	D0
	WDE			WDT4	WDT3	WDT2	WDT1	WDT0
WDE	看门狗使能。当 WDE=1 时, 看门狗计数器可以使 /RST 信号有效, 当 WDE=0 时, 看门狗计数器运行时, 对 /RST 管脚没有影响。必须注意, 由于看门狗记数处于自由运行状态, 用户在使能看门狗计数器前必须复位此计数器, 这将提供一个完整的超时时间段。此位非易失, 可读可写。							

WDT4-0	看门狗超时时间值，最小的看门狗超时值最少间隔为 100MS，新的看门狗超时值通过向 WR3-0 写入 1010B 复位计数器时装入，此值掉电非易失，可读可写。					
	Watchdog timeout	WDT4	WDT3	WDT2	WDT1	WDT0
	Invalid – default 100 ms	0	0	0	0	0
	100 ms	0	0	0	0	1
	200 ms	0	0	0	1	0
	300 ms	0	0	0	1	1
					
	2000 ms	1	0	1	0	0
	2100 ms	1	0	1	0	1
	2200 ms	1	0	1	1	0
					
	2900ms	1	1	1	0	1
	3000ms	1	1	1	1	0
	禁止计数器	1	1	1	1	1

09H	看门狗复位&标志寄存器							
	D7	D6	D5	D4	D3	D2	D1	D0
	WTR	POR	LB		WR3	WR2	WR1	WR0
	WTR	看门狗计数器复位标志。当看门狗有溢出时，/RST 信号有效，WTR 位将设置为 1，此位必须由用户清除。请注意：用户清除标志后，如果两个复位源信号同时发生，WTR 和 POR 位都被设置。此位可读可写。						
	POR	上电复位。当 VDD<VTP 时，/RST 信号有效，POR 位将被设置为 1，此位必须由用户清除，请注意：用户清除标志后，如果两个复位源信号同时发生，WTR 和 POR 位都被设置。此位可读可写。						
	LB	低后备电源电压，上电时，如果 VBAK 管脚端电压低于实时时钟及计数器的启动电压，那么此位将被置为 1，用户在系统初始化阶段必须将此位清零，电池后备，可读/可写（内部自动设置，用户仅能清零）						
	WR3-0	看门狗复位。当向 WR3-0 写入 1010B 时重置看门狗计数器，在这个操作中高半位字节是不关心的，向 WR3-0 写入 1010B 以外的数据是无效的，这将允许用户设置或清除 WTR 和 POR 标志位时不会影响看门狗计数器，此位仅可以写。						
	08H	时钟记录-年						
D7		D6	D5	D4	D3	D2	D1	D0
10 year.3		10 year.2	10 year.1	10 year.0	year.3	year.2	year.1	year.0
包含年的低两位 BCD 码，低半位字节为年的个位，高半位字节为年的十位，每个半位字节的范围为 0-9，寄存器值的范围是 0-99								
07H	时钟记录-月							
	D7	D6	D5	D4	D3	D2	D1	D0
	0	0	0	10 Month	Month.3	Month.2	Month.1	Month.0
	包含月的 BCD 码，低半位字节为月的个位，范围为 0-9，高半位字节为月的十位，范围为 0-1，寄存器值的范围是 1-12							
06H	时钟记录-日							
	D7	D6	D5	D4	D3	D2	D1	D0
	0	0	10 date.1	10 date.0	date.3	date.2	date.1	date.0

	记录月中日期的 BCD 码，低半位字节为日的个位，范围为 0-9，高半位字节为日的十位，范围为 0-3，寄存器值的范围是 1-31							
05H	时钟记录-星期							
	D7	D6	D5	D4	D3	D2	D1	D0
	0	0	0	0	0	day.2	day.1	day.0
	低半字节记录星期值，星期值是 1-7 的循环记数，超过 7 后自动返回到 1，用户必须正确指定星期值，因为这个值没有和日期值关联。							
04H	时钟记录-小时							
	D7	D6	D5	D4	D3	D2	D1	D0
	0	0	10 hours.1	10 hours.0	hours.3	hours.2	hours.1	hours.0
	以 24 小时制 BCD 码格式记录的小时值，低半位字节为小时的个位，范围为 0-9，高半位字节为小时的十位，范围为 0-2。寄存器值的范围是 0-23							
03H	时钟记录-分钟							
	D7	D6	D5	D4	D3	D2	D1	D0
	0	10 min.2	10 min.1	10 min.0	min.3	min.2	min.1	min.0
	BCD 码格式记录的分钟值，低半位字节为分钟的个位，范围为 0-9，高半位字节为分钟的十位，范围为 0-5。寄存器值的范围是 0-59							
02H	时钟记录-秒							
	D7	D6	D5	D4	D3	D2	D1	D0
	0	10 sec.2	10 sec.1	10 sec.0	sec.3	sec.2	sec.1	sec.0
	BCD 码格式记录的秒值，低半位字节为秒的个位，范围为 0-9，高半位字节为秒的十位，范围为 0-5。寄存器值的范围是 0-59							
01H	控制位-非易失							
	D7	D6	D5	D4	D3	D2	D1	D0
	/OSCEN	Reserved	CALS	CAL.4	CAL.3	CAL.2	CAL.1	CAL.0
/OSCEN	振荡使能，当设置为 1 时，振荡器停止，当设置为 0 时，振荡器运行。使振荡器停止运行有助节省电池能量，在没有电池后备上电时，该位设置为 1。电池后备，可读/可写							
Reserved	没有使用，必须设置为 0。							
CALS	校准符号位，决定当前校准是减时基还是加时基。这一位位于 FRAM 中，有关校准在第七而描述。可读/可写							
CAL.4-0	这五位控制时钟的校准值，这些位在 FRAM 中。可读/可写							
00H	标志/控制							
	D7	D6	D5	D4	D3	D2	D1	D0
	Reserved	CF	Reserved	Reserved	Reserved	CAL	W	R
CF	世纪溢出标志。当年寄存器中的值从 99 变为 00 时，此只读位置 1，这表示开始了一个新的世纪，比如时间从 1999 到 2000 或者从 2099 到 2100，用户根据需要记录新的世纪信息。当此寄存器被读时此位自动清零。仅读，电池后备。							
CAL	校准模式。当此位设置为 1 时，时钟进入校准模式，当 CAL 设置为 0 时，时钟进入正常操作模式，同时 CAL/CO 管脚由比较器控制。可读可写。							
W	写时间。当此位设置为 1 时冻结时间保持寄存器的更新，用户可以写入新的更新值，当此位设置为 0 时，时间寄存器的值转入时间计数器中。							

R	读时间。设置此位为 1，从时钟计数器中拷贝静态时间值并将它放置于时间寄存器中，然后用户就可以读取而不用关心在读期间时间值更新进而引起系统错误。R 位从 0 变为 1 将引起时间保持寄存器的捕捉，因此此位必须在重读前返回为 0。
Reserved	保留位，没有使用，必须设置为 0。

两线制接口

FM31XX 使用大部分用户都很熟悉的两线制接口，这个芯片是非常独特的，因为它在一个芯片中集成了两个功能不同的部件，每个部件都可以被独立访问。虽然是单片集成电路，但系统软件可出把它当成两个独立产品，一个是存储器，它拥有从机地址 1010B，并像其它独立器件一样操作；第二个是实时时钟和处理器伴侣，它拥有唯一的从机地址 1101B。

按照约定，一般把数据传送到总线上器件定义为发送器，接受数据的器件为接受器，控制总线的称为主机。主机为所有操作产生时钟，所有在总线上被控制的称为从机。FM31XX 永远都是从机。

二线制协议即是总线上的所有的操作都是由 SDA 和 SCL 两个脚位的状态来确定的，共有四个状态：开始，停止，数据以及应答，下图描述了四个状态的时序图。详细时序在电气特性章节描述。

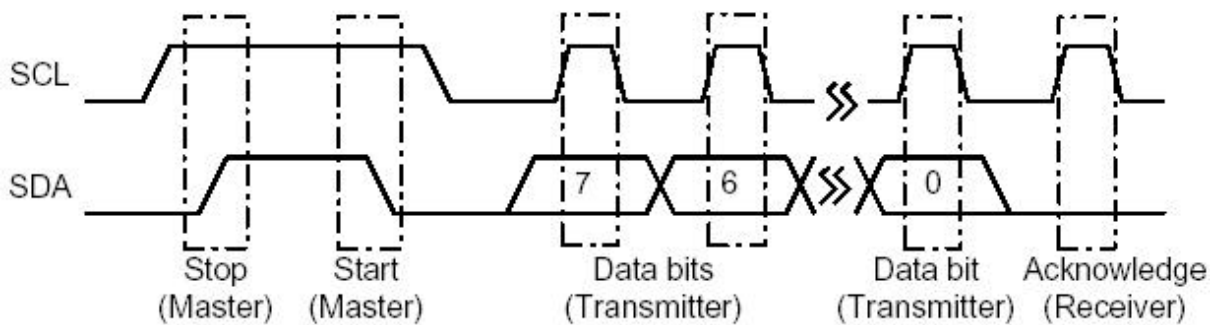


Figure 8. Data Transfer Protocol

开始

当主机把 SDA 从高电平拉为低电平 同时 SCL 信号为高电平时被认为是开始信号，所有的读写操作均由开始信号开始。任何时候发布一个开始信号，一个进行中的操作都会被中止。使用开始信号中止一个操作的同时，FM31XX 也会处于开始一个新操作的就绪状态。

在操作过程中，如果电压降低到 VTP 以下时，任何进行中的传输都会中止，FM31XX 执行新操作前，系统必须发布一个开始信号。

停止

当主机把SDA从低电平拉为高电平，同时SCL信号为高电平时认为是停止信号，FM31XX所进行的所有操作都必须以此信号结束，如果一个操作还未完成而此时出现了一个停止信号，那么这个操作将被中止。为了发布停止信号，主机必须控制SDA总线。

数据/地址传送

所有数据传送（包括地址）都发生在SCL为高电平的时候，除了以上两种情况外，SDA信号在SCL为高电平时不能改变。

应答

在任何传送中，应答信号出现在第8位数据位被传送之后，在这个状态下，发送方应该释放SDA信号以便由接收方驱动。接受方驱动SDA为低电平，以应答收到一个字节数据。如果接收方没有发出应答信号，那么这是一个无应答状态，操作将被中止。

有两个明显的理由使得接收方没有发出应答信号，第一是数据传送失败，在这种状态下，无应答会中止当前操作以便器件被重新寻址，这允许在发生通讯错误时恢复最后一个传送字节。

第二种情况也是最常见情况，接收方有意不做应答以便结束操作。举例说，在读操作中，只要接收方发出应答信号（以及时钟信号），FM31XX会继续把数据发送到总线上，当读操作结束时，接收方不应答最后传送的字节。如果接收方应答最后传送的字节，那么FM31XX在下一个时钟来临时会试图继续驱动总线，而此时主机正在发送一个新的命令，比如停止信号。

从机地址

FM31XX在开始信号后，接受的第一个字节是从机地址，如下图所示，从机地址包括部件类型、器件选择地址，还有一位是读写控制位。

FM31XX有两个器件地址（器件类型标识ID）对应于两个不同的部件，为了访问存储器，从机地址的位7-4是必须被设置成1010B。另外一个逻辑部件是实时时钟、及处理器伴侣，为了访问这个部件，从机地址的位7-4是必须被设置成1101B，总线传输从机地址时，不会对内存产生任何影响，图8及图9图示了这两种从机地址。

器件选择位允许多个相同的器件挂在同一个两线制总线上。器件选择位（位2-1）总线上四个器件中的一个，它们必须与地址管脚上的值一致，位0是读写控制位，此位为1表明一个读操作，为0表明一个写操作。

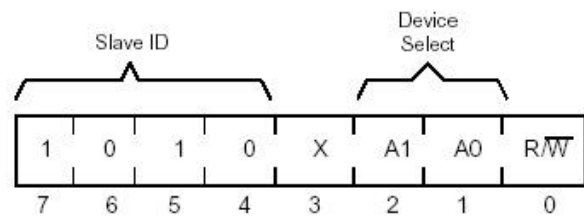


Figure 9. Slave Address - Memory

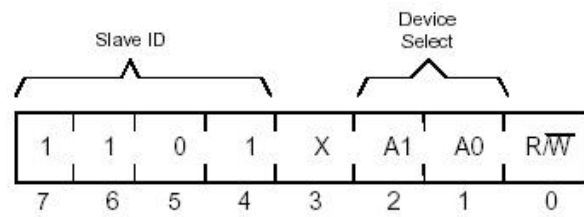


Figure 10. Slave Address - Companion

地址概述

内存

FM31XX 对从机地址应答后，主机用写操作发布内存地址，内存地址需要两个字节，这对此系列所有型号都一样，因此 FM31XX 的 4Kb 和 16Kb 地址配置与独立器件是不一样的，但是这有助于整个系列的软件兼容性。

第一个字节是地址的高位字节，对于一个指定容量的存储器，没有用到的地址位不用关心，但必须设置为 0 出保证软件向上兼容，紧接着高位字节的是地址的低位字节，它包含剩余的 8 位地址，

地址由内部锁存，每次内存访问都将使锁存的地址自动递增，当前地址就是锁存器中锁存的地址，或者是最近写入的值，或者是上次内存访问的地址值，只要 VDD>VTP 或直到新值被写入，当前地址会一直被保留。访问时钟不会影响到当前地址值。读操作总是使用当前地址，一个随机的读操作可以通过一个地址写入操作来实现。

每个字节传输完成后，在应答之前，FM31XX 的内部地址递增，这样就允许连续的字节访问而不需要额外的寻址。当到达最后一个地址出后，地址锁存器会翻转到 0000H，一个读写操作中，连续访问的字节数没有限制。

地址概述-实时时钟&外围伴侣

实时时钟及处理器伴侣与存储器操作有点相似，不同的是它仅使用一位字节地址。地址 00H-18H 对应特殊功能寄存器，试图对高于 18H 以上的地址进行操作是错误的，此时 FM31Xx 将返回一个无应答信号并中止接口操作。

数据传输

当地址传输结束以后，主机与 FM31XX 之间的数据传输开始，对于读操作，FM31XX 将 8 位数据放

到总线上，然后等待主机的应答，当收到应答后，FM31XX 会将下一个地址单元的内容放到总线上，如果没有收到应答，FM31XX 将结束读操作。对于一个写操作，FM31XX 从主机接收 8 位数据，然后发送应答，所有的数据传输都以最高有效位在前的方式进行。

内存写操作

所有的内存写操作都是先发送器件地址，然后是内存地址，主机通过设置器件地址字节的最低位为 0 声明一个写操作，传输结束后，主机向 FM31XX 发送数据的每个字节，同时 FM31XX 产生应答信号，任何数量的连续字节可出被写入，如果到达最后地址，地址计数器将翻转到 0000H，写操作发生在一个字节的第八位传输结束以后。图 9 和图 10 图示了一个单字节读及写操作。

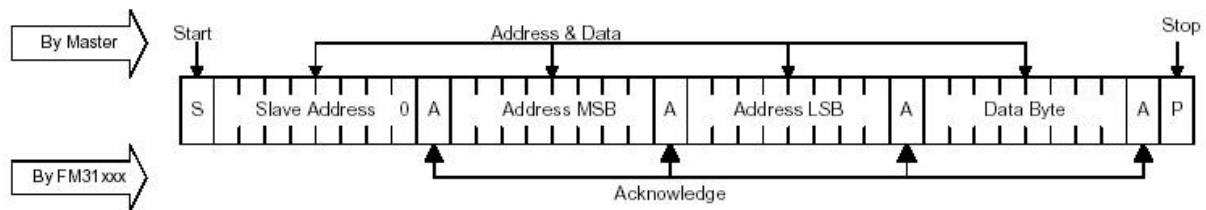


Figure 11. Single Byte Memory Write

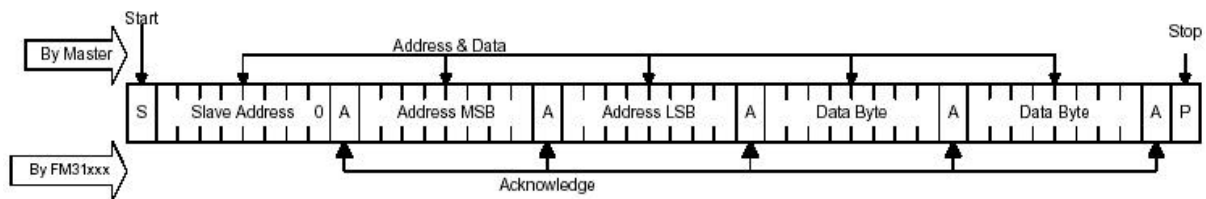


Figure 12. Multiple Byte Memory Write

内存读操作

有两种基本类型的读操作：当前地址读操作和随机地址读操作。对当前地址进行读操作时，FM31XX使用内部地址锁存器的内容作为操作的低8位地址。对随机地址进行读操作时，用户执行相应操作以设置地址锁存器的值为指定值。

当前地址&顺序连读操作

FM31XX使用内部锁存器提供当前读操作的地址，当前地址读操作使用在地址锁存器中已存在的值作为读操作起始地址。系统可以紧跟着上一次操作立即开始读操作。

执行当前地址读操作，主机提供最低有效位置1的从机地址。这声明了一个读操作。收到完整的从机地址后，FM31XX从下一个时钟开始从当前地址移出数据，当前地址是锁存在内部锁存器中的地址。

从当前地址开始，主机能随意读任意字节数，这样，顺序连读即是多个数据传输的当前地址读，每传输一个字节，内部地址计数器将递增。

每次主机应答一个字节后，表明FM31XX将读出下一个连续字节。

有四种方式可以正确的终止读操作，失败地终止读操作就很有可能会造成总线竞争，四种正确操作方法如下：

- 1、主机在第9个时钟不发应答信号，在第十个时钟发出停止信号。这将在下面图示说明，这也是首选的方法。
- 2、主机在第9个时钟不发应答信号，在第十个时钟发出开始信号。
- 3、主机在第9个时钟发出停止信号。
- 4、主机在第9个时钟发出开始信号。

如果内部地址到达最后一个地址，下一个读周期将翻转到000H。图12和13图示了正确的当前地址读操作。

选择（随机）读

有一个简单的方法让用户选择一个随机地址作为读操作的起始地址，这需要由用户用写操作的前三个字节去设置内部地址锁存器。

执行一个选择性读操作，主机送出从机地址的同时，将最低位设置为0，这样就指定了一个写操作。根据写数据协议，主机随后送出地址字节，

并被装进从机的内部地址寄存器，FM31XX 应答地址字节后，主机发出开始信号，这样就中止了写操作，同时主机将从机地址的最低位设置为1以开始一个读操作，这样读操作就变成对当前地址的读操作了。图14图示了正确的选择性读操作。

实时时钟/处理器伴侣写操作

实时时钟及处理器伴侣写操作与存储器写操作类似，不同的是它使用不同的器件标识，同时只需要一位内存地址，而不是两位。图15图示了单字节的写操作。

实时时钟/处理器伴侣读操作

与读操作类似，写操作从发布从机地址开始，为了执行一个寄存器读操作，主机发布一个最低有效位设置为1的从机地址，这表明将要执行读操作。当收到完整的从机地址后，在下一个时钟，FM31XX从当前地址的寄存器移出数据，与存储器的地址一样，寄存器的地址自动递增，对当前地址寄存器的读操作与存储器的当前地址读操作很类似，不同的是具有不同的器件标识。

FM31XX有两个独立的地址锁存器，一个用于保存存储器地址，另一个用于保存寄存器地址，这样就允许在修改一个地址锁存器内容时，不会影响另一个地址锁存器的内容。比如，系统可出中断对存储器的读操作，而对时钟进行快速访问，然后内存读操作可以从前面的地址继续执行，而不需要提供一个新的内存地址，然而，执行连续写操作依然需要提供新的内存地址。

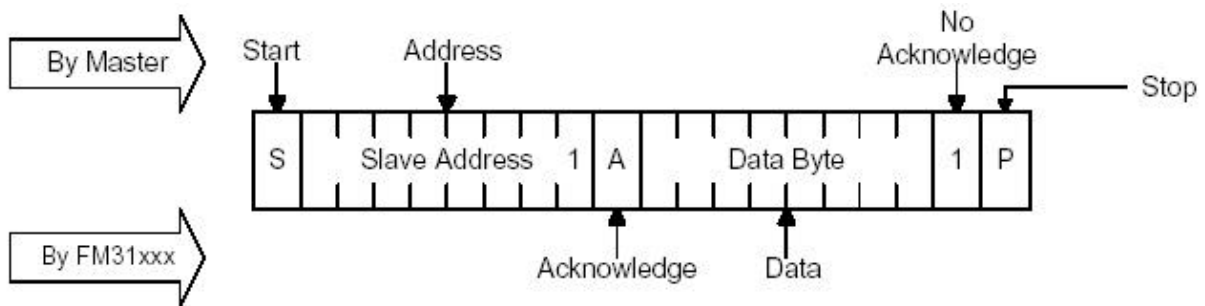


Figure 13. Current Address Memory Read

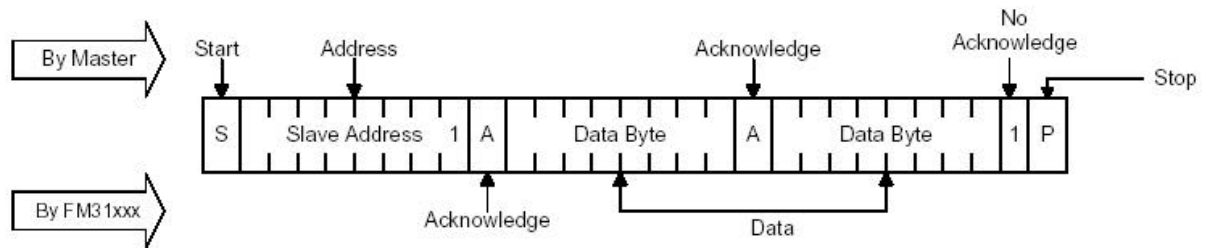


Figure 14. Sequential Memory Read

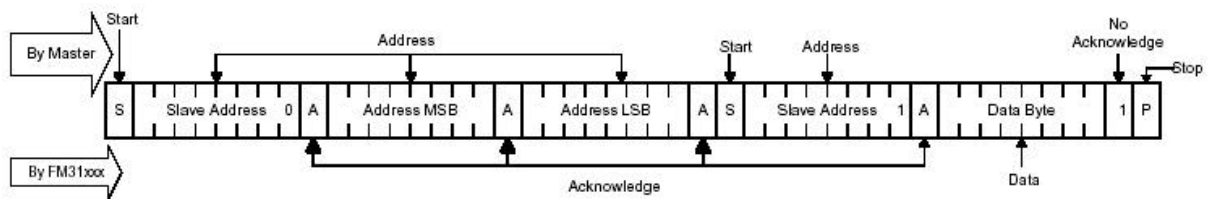


Figure 15. Selective (Random) Memory Read

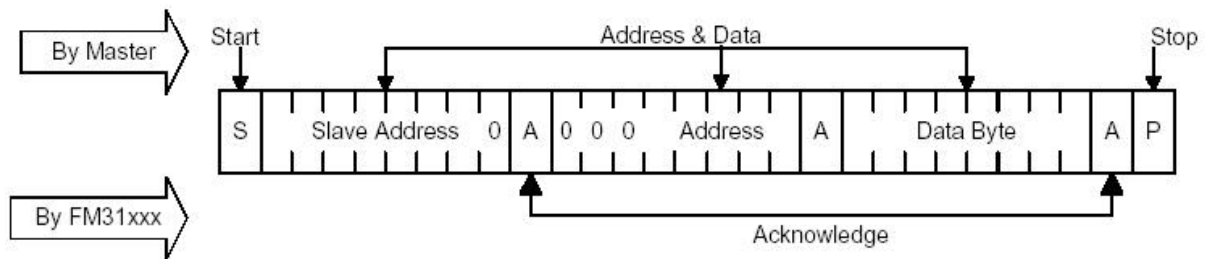


Figure 16. Byte Register Write

* Although not required, it is recommended that A5-A7 in the Register Address byte are zeros in order to preserve compatibility with future devices.

(Edition V1.1 By:Tiger ShenZhen huazhou science and technology co.,ltd)

电气特性
Absolute Maximum Ratings

Symbol	Description	Ratings
V_{DD}	Power Supply Voltage with respect to V_{SS}	-1.0V to +7.0V
V_{IN}	Voltage on any signal pin with respect to V_{SS}	-1.0V to +7.0V and $V_{IN} \leq V_{DD} + 1.0V$ except SCL, SDA
V_{BAK}	Backup Supply Voltage	-1.0V to +4.5V
T_{STG}	Storage Temperature	-55°C to +125°C
T_{LEAD}	Lead Temperature (Soldering, 10 seconds)	300° C

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only, and the functional operation of the device at these or any other conditions above those listed in the operational section of this specification is not implied. Exposure to absolute maximum ratings conditions for extended periods may affect device reliability.

DC Operating Conditions ($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{DD} = 2.7\text{V}$ to 5.5V unless otherwise specified)

Symbol	Parameter	Min	Typ	Max	Units	Notes
V_{DD}	Main Power Supply	2.7		5.5	V	8
I_{DD}	V_{DD} Supply Current @ SCL = 100 kHz @ SCL = 400 kHz @ SCL = 1 MHz			500 900 1500	μA μA μA	1
I_{SB}	Standby Current			150	μA	2
V_{BAK}	RTC Backup Supply Voltage	2.0	3.0	3.75	V	10
I_{BAK}	RTC Backup Supply Current			1	μA	5
I_{BAKTC}	Trickle Charge Current	4.0		8.0	μA	11
V_{IPT}	Tolerance on V_{DD} trip point voltage	-50	-	+50	mV	6
V_{RST}	V_{DD} for valid /RST @ $I_{OL} = 80\ \mu\text{A}$ at V_{OL} $V_{BAK} > V_{BAK\ min}$ $V_{BAK} < V_{BAK\ min}$	0 1.6			V V	7
I_{LI}	Input Leakage Current			1	μA	3
I_{LO}	Output Leakage Current			1	μA	3
V_{IL}	Input Low Voltage All inputs except as listed CNT1-2 battery backed ($V_{DD} < 2.5\text{V}$) CNT1-2 ($V_{DD} > 2.5\text{V}$)	-0.3 -0.3 -0.3		0.3 V_{DD} 0.5 0.8	V V V	9
V_{IH}	Input High Voltage All inputs except as listed PFI (power fail input) CNT1-2 battery backed ($V_{DD} < 2.5\text{V}$) CNT1-2 $V_{DD} > 2.5\text{V}$	0.7 V_{DD} - $V_{BAK} - 0.5$ TBD		$V_{DD} + 0.5$ V_{BAK} $V_{BAK} + 0.5$ $V_{DD} + 0.5$	V V V V	
V_{OL}	Output Low Voltage ($I_{OL} = 3\ \text{mA}$)			0.4	V	
V_{OH}	Output High Voltage ($I_{OH} = -2\ \text{mA}$)	2.4			V	
R_{RST}	Pull-up resistance for /RST inactive	50		400	$\text{K}\Omega$	
R_{IN}	Input Resistance A1-A0 for $V_{IN} = V_{IL\ max}$ A1-A0 for $V_{IN} = V_{IH\ min}$ PFI input	20 1 1			$\text{K}\Omega$ $\text{M}\Omega$ $\text{M}\Omega$	
V_{HYS}	Power Fail Input (PFI) Hysteresis	100		400	mV	4

注意

- SCL toggling between $V_{DD} - 0.3\text{V}$ and V_{SS} , other inputs V_{SS} or $V_{DD} - 0.3\text{V}$
- All inputs at V_{SS} or V_{DD} , static. Stop command issued.
- V_{IN} or $V_{OUT} = V_{SS}$ to V_{DD} . Does not apply to A0, A1, PFI, or /RST pins.
- This parameter is characterized but not tested.
- $V_{BAK} = 3.0\text{V}$, $V_{DD} < 2.4\text{V}$, oscillator running, CNT1-2 at V_{BAK} .
- /RST is asserted active when $V_{DD} < V_{TP}$.

7. The minimum VDD to guarantee the level of /RST remains a valid VOL level.
8. Full complete operation. Supervisory circuits, RTC, etc operate to lower voltages as specified.
9. Includes /RST input detection of external reset condition to trigger driving of /RST signal by FM31xxx.
10. The VBAK trickle charger automatically regulates the maximum voltage on this pin for capacitor backup applications.
11. VBAK will source current when trickle charge is enabled (VBC bit=1), $V_{DD} > V_{BAK}$, and $V_{BAK} < V_{BAK\ max}$.

AC Parameters ($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{DD} = 2.7\text{V}$ to 5.5V , $C_L = 100\text{pF}$ unless otherwise specified)

Symbol	Parameter	Min	Max	Min	Max	Min	Max	Units	Notes
f_{SCL}	SCL Clock Frequency	0	100	0	400	0	1000	kHz	
t_{LOW}	Clock Low Period	4.7		1.3		0.6		μs	
t_{HIGH}	Clock High Period	4.0		0.6		0.4		μs	
t_{AA}	SCL Low to SDA Data Out Valid		3		0.9		0.55	μs	
t_{BUF}	Bus Free Before New Transmission	4.7		1.3		0.5		μs	
$t_{HD:STA}$	Start Condition Hold Time	4.0		0.6		0.25		μs	
$t_{SU:STA}$	Start Condition Setup for Repeated Start	4.7		0.6		0.25		μs	
$t_{HD:DAT}$	Data In Hold Time	0		0		0		ns	
$t_{SU:DAT}$	Data In Setup Time	250		100		100		ns	
t_R	Input Rise Time		1000		300		300	ns	1
t_F	Input Fall Time		300		300		100	ns	1
$t_{SU:STO}$	Stop Condition Setup Time	4.0		0.6		0.25		μs	
t_{DH}	Data Output Hold (from SCL @ VIL)	0		0		0		ns	
t_{SP}	Noise Suppression Time Constant on SCL, SDA		50		50		50	ns	

All SCL specifications as well as start and stop conditions apply to both read and write operations.

Supervisor Timing ($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{DD} = 2.7\text{V}$ to 5.5V)

Symbol	Parameter	Min	Max	Units	Notes
t_{RPU}	Reset active after $V_{DD} > V_{TP}$	100	200	ms	
t_{RNR}	$V_{DD} < V_{TP}$ noise immunity	10	25	μs	1
t_{VF}	Fall time of VDD from V_{TP} to 0V	100		μs	1,2
t_{VR}	Rise time of VDD from 0V to V_{TP}	100		μs	1,2
t_{WDP}	Pulse Width of /RST for Watchdog Reset	100	200	ms	
t_{WDOG}	Timeout of Watchdog	t_{DOG}	$2 * t_{DOG}$	ms	3
f_{CNT}	Frequency of Event Counters	0	10	MHz	

Data Retention ($T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{DD} = 2.7\text{V}$ to 5.5V)

Parameter	Min	Units	Notes
Data Retention	10	Years	

Capacitance ($T_A = 25^\circ\text{C}$, $f = 1.0\text{MHz}$, $V_{DD} = 3.0\text{V}$)

Symbol	Parameter	Max	Units	Notes
C_{IO}	Input/output capacitance	8	pF	1
C_{XTAL}	X1, X2 Crystal pin capacitance	12	pF	1, 4

注意

- 1 This parameter is characterized but not tested.
- 2 Slew rate for proper transition between the battery-backed and normal operation.
- 3 t_{DOG} is the programmed time in register 0Ah, $V_{DD} > V_{TP}$ and t_{RPU} satisfied.
- 4 The crystal attached to the X1/X2 pins must be rated as 6pF.

AC Test Conditions

Input Pulse Levels 0.1 V_{DD} to 0.9 V_{DD}
 Input rise and fall times 10 ns
 Input and output timing levels 0.5 V_{DD}

Equivalent AC Load Circuit

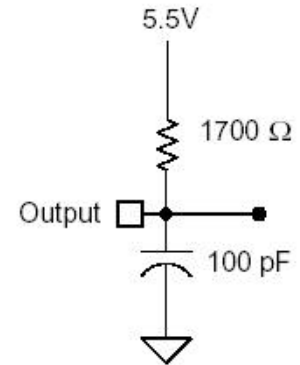
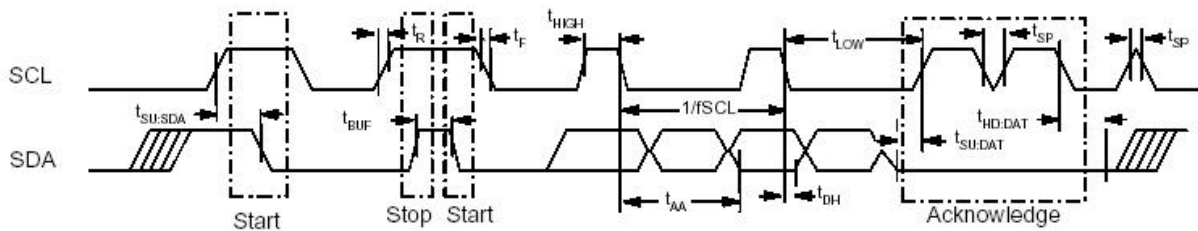


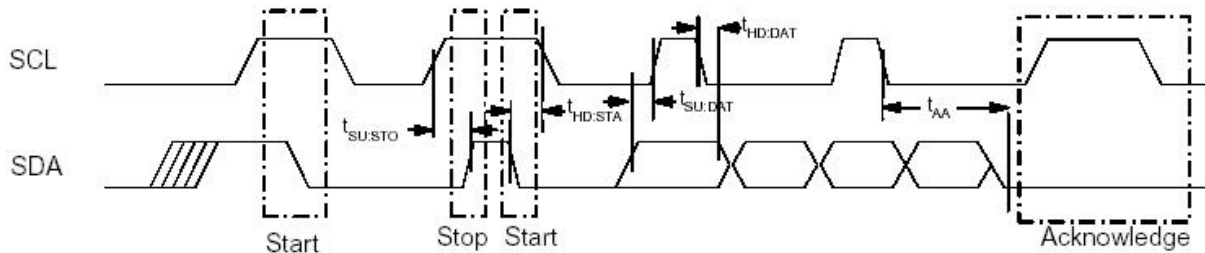
Diagram Notes

All start and stop timing parameters apply to both read and write cycles. Clock specifications are identical for read and write cycles. Write timing parameters apply to slave address, word address, and write data bits. Functional relationships are illustrated in the relevant data sheet sections. These diagrams illustrate the timing parameters only.

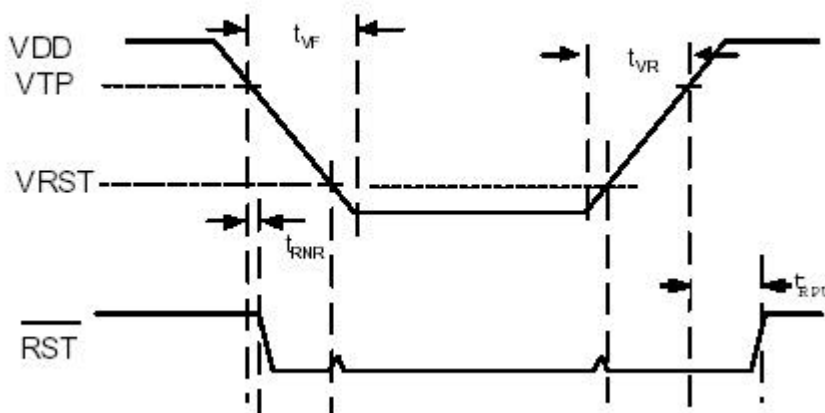
Read Bus Timing



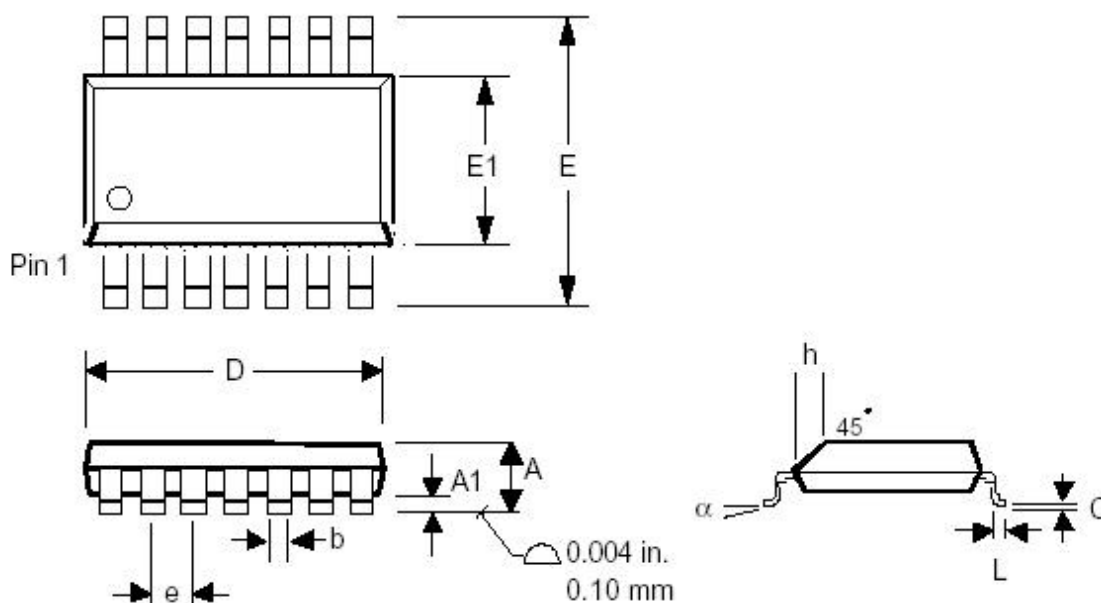
Write Bus Timing



/RST Timing



(Edition V1.1 By:Tiger ShenZhen huazhou science and technology co.,ltd)

14-pin SOIC (JEDEC Standard MS-012 variation AB)


Controlling dimensions in millimeters.

Conversions to inches are not exact.

Symbol	Dim	Min	Nom.	Max
A	mm in.	1.35 0.053	-	1.75 0.069
A1	mm in.	0.10 0.004	-	0.25 0.010
b	mm in.	0.33 0.013	-	0.51 0.020
D	mm in.	8.53 0.336	8.65 0.341	8.74 0.344
E	mm in.	5.80 0.228	6.00 0.236	6.20 0.244
E1	mm in.	3.73 0.147	-	3.99 0.157
e	mm in.		1.27 BSC 0.050 BSC	
h	mm in.	0.25 0.010	-	0.50 0.020
L	mm in.	0.51 0.020	-	0.76 0.030
α		0°	-	8°

Revision History

Revision	Date	Summary
0.2	5/22/03	Initial release.
0.21	11/25/03	Fixed package drawing dimensions.