

-48V 热插拔控制器

特征

- 允许在带电背板上安全拔插插板
- 可提供故障检测和精确定时所需的准确 ($<1.5\%$) 内部参考电压
- 可设定的返送电流限定值
- 可设定的电路断路器电流限定值
- 适用于所有故障的自动重新启动功能
- 可调节欠电压锁定阈值
- 可调节过电压保护阈值
- 可调节电源正常指示输出延迟时间
- 可对电源正常指示输出的极性进行配置
- 外部 N 沟道场效应管的低端驱动

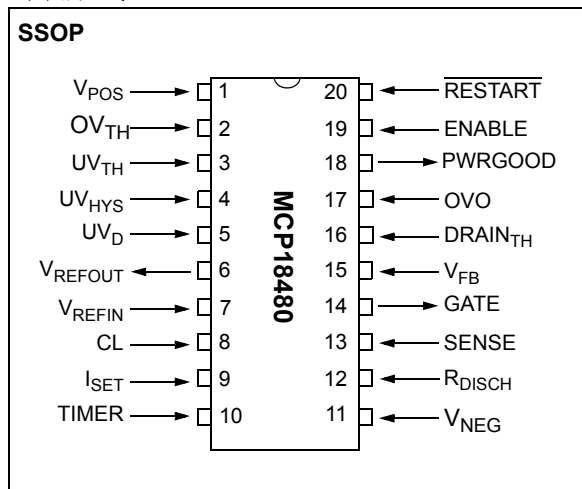
CMOS 技术

- 高电压运行
- 温度范围：工业级：-40°C 至 +85°C

封装

- 20 引脚 SSOP

封装形式



说明

MCP18480 为热插拔控制器，允许在 -48V 带电背板上安全拔插插板。

当将 PCB 插入带电背板时，由于电源旁路电容充电导致电源上出现高尖峰或瞬态电流。大瞬态电流会对接插件和电容造成损坏。同时高浪涌电流会拉低输入电压总线，从而使系统复位。

MCP18480 通过控制在背板上拔插插板时的电压变化率，来避免上述瞬态电流过冲。这样可以实现在背板上安全拔插插板，不会对接插件引脚以及输入大电解电容造成损坏，亦可避免造成背板上其它插板的误复位。

MCP18480 可用于以下应用领域：

- 通信线路卡
- 网络交换机
- 网络路由器和服务器
- 基站线路卡
- Power-Over-LAN
- Power-Over-MDI
- IP 电话交换机 / 路由器
- 中跨 Power-Over-MDI 设备

MCP18480 提供两种限流形式，即：

- 返送电流限制
- 电路断路器

返送电流限制电路采用外部检测电阻和与外部

MOSFET 漏极电压成正比的电压来实现限流保护。该保护措施确保 MOSFET 运行在其安全工作区 (SOA) 内。

如果器件电流维持在限流的时间超出设定的时间段，外部 N 沟道场效应管将关闭。用户可选择将器件配置为，在超过设定的延迟时间后器件自动重新启动。如果由于短路故障导致检测到的电流超出设定的事故电流限定阈值，器件将会断开电路断路器进入保护状态。

MCP18480

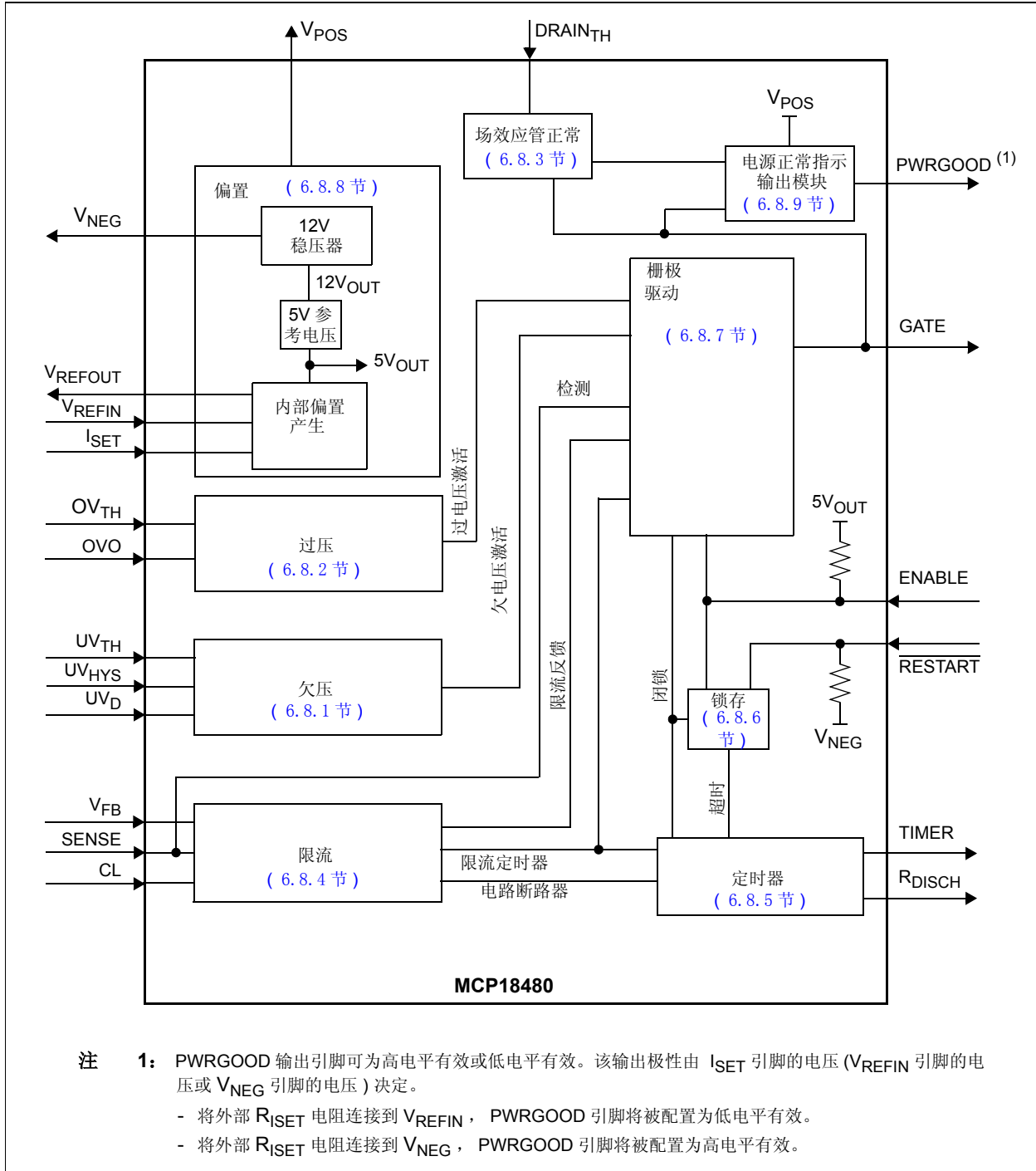
内部比较器用来实现调节欠压锁定 (UVLO) 阈值的滞后功能。当输入电压低于用户设定的过电压阈值并且高于用户设定的欠电压阈值时，外部 N- 沟道 MOSFET 处于导通状态。

PWRGOOD 引脚指示 MCP18480 的工作状态。当器件已完全上电且系统没有出现欠压、过压或电流限制等故障时，该引脚输出有效。

可通过外部电路将 PWRGOOD 配置为高电平有效或低电平有效，以实现与具有不同使能逻辑的外部电路（电源）接口。

MCP18480 的功能框图如下。

MCP18480 功能框图



1.0 电气特性

绝对最大额定值†

环境温度	–40°C 至 +85°C
储存温度	–65°C 至 +150°C
V _{POS} 引脚电压（相对于 V _{NEG} ）	–0.3V 至 +15.0V
DV _{TH} , UV _{TH} , V _{FB} , OVO 以及 UV _{HYS} 引脚电压（相对于 V _{NEG} ）	V _{NEG} – 0.3V 至 (V _{POS} + 0.3V)
V _{REFIN} , CL, SENSE, DRAIN _{TH} , ENABLE 和 RESTART 引脚电压（相对于 V _{NEG} ）	V _{NEG} – 0.3V 至 6V
总功耗 (注 1)	800 mW
V _{NEG} 引脚最大输出电流	80 mA
V _{POS} 引脚最大输入电流	50 mA
Gate 引脚的最大输出灌电流	80 mA
V _{REFOUT} 引脚的最大输出灌电流	5 mA
其它输出引脚的最大输出灌电流	25 mA

Gate 引脚的最大输出拉电流	200 µA
V _{REFOUT} 引脚的最大输出拉电流	5 mA
其他输出引脚的最大输出拉电流	25 mA
结—空气热阻系数, Θ_{JA} (20 引脚 SSOP 封装) 降额使用参数	108.1°C/W
结—器件外壳热阻系数, Θ_{JC} (20 引脚 SSOP 封装) 降额使用参数	32.2°C/W
引脚焊接温度, 10 秒	300°C

† 注意：如果器件运行条件超过上述各项最大额定值，可能对器件造成永久性损坏。上述数值仅是运行条件的极大值，我们不建议使器件在等于或超过上述最大额定值的条件下工作。器件长时间在最大额定条件下工作，其可靠性可能受到影响。

注 1：功耗采用以下公式计算：

$$P_{DIS} = V_{DD} \times \{I_{DD} - \Sigma I_{OH}\} + \Sigma \{(V_{DD} - V_{OH}) \times I_{OH}\} + \Sigma (V_{OL} \times I_{OL})$$

直流特性

电气参数：除非另外声明，否则工作温度为：–40°C ≤ T _A ≤ +85°C (工业级)。供电电流：5 mA ≤ I _{POS} ≤ 25 mA, R _{ISET} = 125 kΩ, C _{BYP} = 2 µF。							
参数编号	参数	符号	最小值	典型值 (1)	最大值	单位	条件
MD001	流入并联稳压器的电流，并联稳压器输出符合 MD001A 参数要求的 V _{POS} 输出电压	I _{POS1}	5	—	25	mA	ENABLE 引脚电压 = 5V
			5	—	25		ENABLE 引脚电压 = V _{NEG}
MD001A	V _{POS} 和 V _{NEG} 之间的稳定输出电压差	V _{POS}	10.4	12.0	13.4	V	见参数 MD001
MD002	V _{REFOUT} 引脚的输出电压	V _{REFOUT}	2.463	2.5	2.538	V	负载电流 = 50 µA
MD010	V _{GATE} 引脚的输出电压	V _{GATE}	V _{POS} – 2	V _{POS} – 1	V _{POS}	V	
MD011	I _{SET} 引脚电压	V _{ISET}	(V _{REFIN} /2) – 0.02	V _{REFIN} /2	(V _{REFIN} /2) + 0.02	V	
MD012A	SENSE 引脚的电压，用来触发限流模块	V _{SENSE}	40	50	60	mV	V _{FB} = V _{NEG}
MD012B			25	31.0	40	mV	V _{FB} = V _{NEG} + 0.25V
MD012C			7	12	17	mV	V _{FB} = V _{NEG} + 0.5V
MD013	欠电压阈值	UV _{TH}	V _{REFIN} – 0.03	V _{REFIN}	V _{REFIN} + 0.03	V	
MD014A	过电压阈值	上升	OV _{TH}	V _{REFIN} – 0.05	V _{REFIN}	V _{REFIN} + 0.05	V _{REFIN} = 2.5V
MD014B		下降	OV _{TH}	V _{REFIN} – 0.035	V _{REFIN} – 0.02	V _{REFIN} – 0.005	V _{REFIN} = 2.5V
MD015	DRAIN 引脚输入阈值电压	V _{DTH}	90	100	130	mV	

注 1：典型值栏中的数据基于 +25°C 时的特性。数据仅供设计参考，未经测试。

2：负电流定义为引脚的拉电流。

3：所有电压都以 V_{NEG} 引脚电压为参考零电位。

MCP18480

直流特性（续）

电气参数：除非另外声明，否则工作温度为： $-40^{\circ}\text{C} \leq T_{\text{A}} \leq +85^{\circ}\text{C}$ (工业级)。供电电流： $5\text{ mA} \leq I_{\text{POS}} \leq 25\text{ mA}$, $R_{\text{ISET}} = 125\text{ k}\Omega$, $C_{\text{BYP}} = 2\text{ }\mu\text{F}$ 。								
参数编号	参数		符号	最小值	典型值 ⁽¹⁾	最大值	单位	条件
MD020	DRAIN 引脚电流		I_{DRAIN}	—	—	0.1	μA	DRAIN_{TH} 引脚电压 = V_{NEG}
MD021	SENSE 引脚电流		I_{SENSE}	—	—	0.1	μA	
MD022	GATE 引脚电流	拉电流	I_{GATE}					SENSE 引脚电压 = V_{NEG} GATE 引脚电压 = $V_{\text{NEG}} + 4\text{V}$ $V_{\text{FB}} = V_{\text{NEG}}$ $V_{\text{FB}} = V_{\text{NEG}} + 500\text{ mV}$
MD022A				-30	-50	-75	μA	
MD022B		灌电流	I_{GATE}	-9	-17	-33	μA	任何故障条件
MD022C				31	49	72	mA	
MD023	UV _D 引脚电流		I_{UVD}	-7	-10	-15	μA	$\text{UV}_{\text{TH}} < V_{\text{REFIN}}$
MD024A	TIMER 引脚电流	拉电流	I_{TIMER}	-100	-160	-200	μA	$R_{\text{ISET}} = 125\text{ k}\Omega$, $V_{\text{REFIN}} = 2.5\text{V}$
MD024B		灌电流		52	78	104	nA	$R_{\text{ISET}} = 125\text{ k}\Omega$, $V_{\text{REFIN}} = 2.5\text{V}$ $R_{\text{DISCH}} = 1.6\text{ M}\Omega$
MD025	I_{SET} 引脚电流		I_{SET}	$V_{\text{ISET(MIN)}}$	—	$V_{\text{ISET(MAX)}}$	A	见 MD011
				$R_{\text{ISET(MAX)}}$		$R_{\text{ISET(MIN)}}$		

- 注
- 1: 典型值栏中的数据基于 $+25^{\circ}\text{C}$ 时的特性。数据仅供设计参考，未经测试。
 - 2: 负电流定义为引脚的拉电流。
 - 3: 所有电压都以 V_{NEG} 引脚电压为参考零电位。

直流特性（续）

电气参数：除非另外声明，否则工作温度为： $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ （工业级）。供电电流： $5\text{ mA} \leq I_{\text{POS}} \leq 25\text{ mA}$ ， $R_{\text{ISET}} = 125\text{ k}\Omega$ ， $C_{\text{BYP}} = 2\text{ }\mu\text{F}$ 。							
参数编号	参数	符号	最小值	典型值	最大值	单位	条件
MD030	输入低电平电压	V_{IL}					
MD031	ENABLE 引脚		V_{NEG}	—	0.8	V	
MD032	RESTART 引脚		V_{NEG}	—	0.8		
MD040	输入高电平电压	V_{IH}					
MD041	ENABLE 引脚		2.0	—	5.0	V	
MD042	RESTART 引脚		2.0	—	5.0	V	
MD050	UV_{HYS} 引脚的内阻	R_{UVHYS}	500	1200	2100	Ω	$V_{\text{UVTH}} < V_{\text{REFIN}}$, $I_{\text{UVHYS}} = 30\text{ }\mu\text{A}$
			50	100	—	$\text{M}\Omega$	$V_{\text{UVTH}} > V_{\text{REFIN}}$, $I_{\text{UVHYS}} = 30\text{ }\mu\text{A}$
MD060A	输入漏电流 (注 2, 3) OV_{TH} , UV_{TH} , V_{FB} , OVO 和 UV_{HYS} 引脚	I_{IL}	-1	—	+1	μA	$V_{\text{NEG}} \leq V_{\text{PIN}} \leq 11\text{V}$, 引脚处于高阻状态
MD060B	V_{REFIN} , CL , SENSE , DRAIN_{TH} , ENABLE 和 RESTART 引脚		—	—	± 1	μA	$V_{\text{NEG}} \leq V_{\text{PIN}} \leq 5\text{V}$, 引脚处于高阻状态
MD070	ENABLE 引脚禁止 MCP18480 工作的最小输入电流	I_{EN}	—	10	30	μA	$I_{\text{POS}} = 5\text{ mA}$, ENABLE 引脚电压 = 0.8V
MD080	PWRGOOD 引脚 输出低电平电压	V_{OL}	0	—	0.4	V	$I_{\text{OL}} = 5\text{ mA}$
MD090	PWRGOOD 引脚 输出高电平电压	V_{OH}	$0.8 V_{\text{POS}}$	$0.96 V_{\text{POS}}$	V_{POS}	V	$I_{\text{OH}} = 2\text{ mA}$, $7\text{ mA} \leq I_{\text{POS}} \leq 12\text{ mA}$
MD100	连接到 CL 引脚的内部比较器输入端失调电压	V_{CL}	-15	—	+15	mV	$V_{\text{FB}} = 0$

- 注 1：所有电压都以 V_{NEG} 引脚电压为参考零电位。
- 注 2：ENABLE 和 RESTART 引脚的漏电流主要取决于所加电压大小。表中参数为正常运行条件下的测量值。在不同的输入电压条件下，漏电流测量值可能更高。
- 注 3：负电流定义为流出引脚的电流。

MCP18480

1.1 时序参数符号说明和负载条件

时序参数符号采用以下格式建立：

1.1.1 时序条件

除非另外注明，表 1-2 中的温度和电压参数适用于所有时序规范。图 1-1 规定了 时序参数的负载条件。

表 1-1: 符号说明

1. TppS2ppS		2. TppS	
T			
F	频率	T	时间
E	出错		

小写字母 (pp) 表示器件引脚。

大写字母及其含义：

S			
F	下降	P	周期
FR	快速上升	R	上升
H	高电平	V	有效状态
I	无效状态 (高阻)	Z	高阻
L	低电平		

表 1-2: 交流温度和电压参数

交流特性	标准运行条件 (除非另外声明)
	运行温度范围：-40°C ≤ TA ≤ +85°C (工业级)
	VDD 工作电压范围在直流特性参数 1.0 节中介绍。

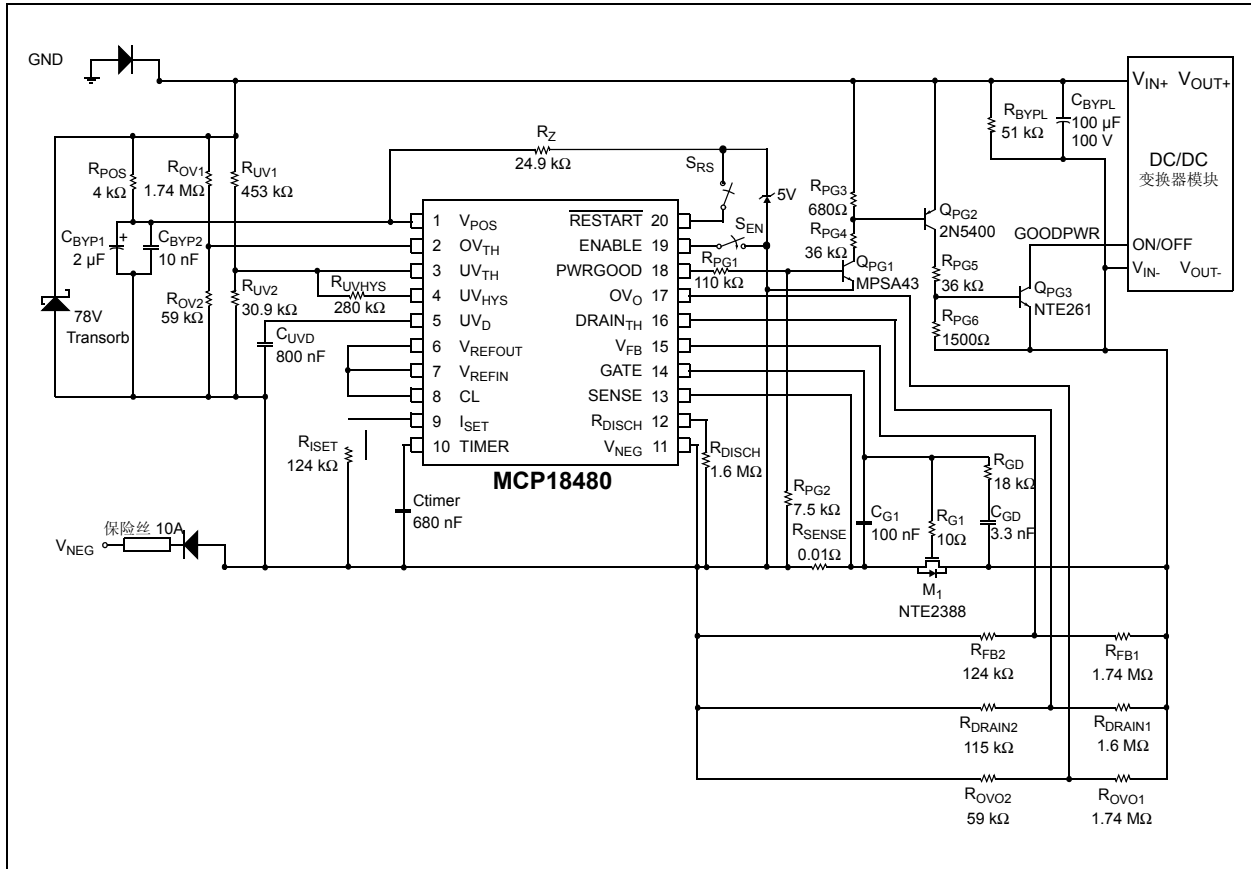


图1-1: 器件时序参数的负载条件

MCP18480

1.2 时序图和参数

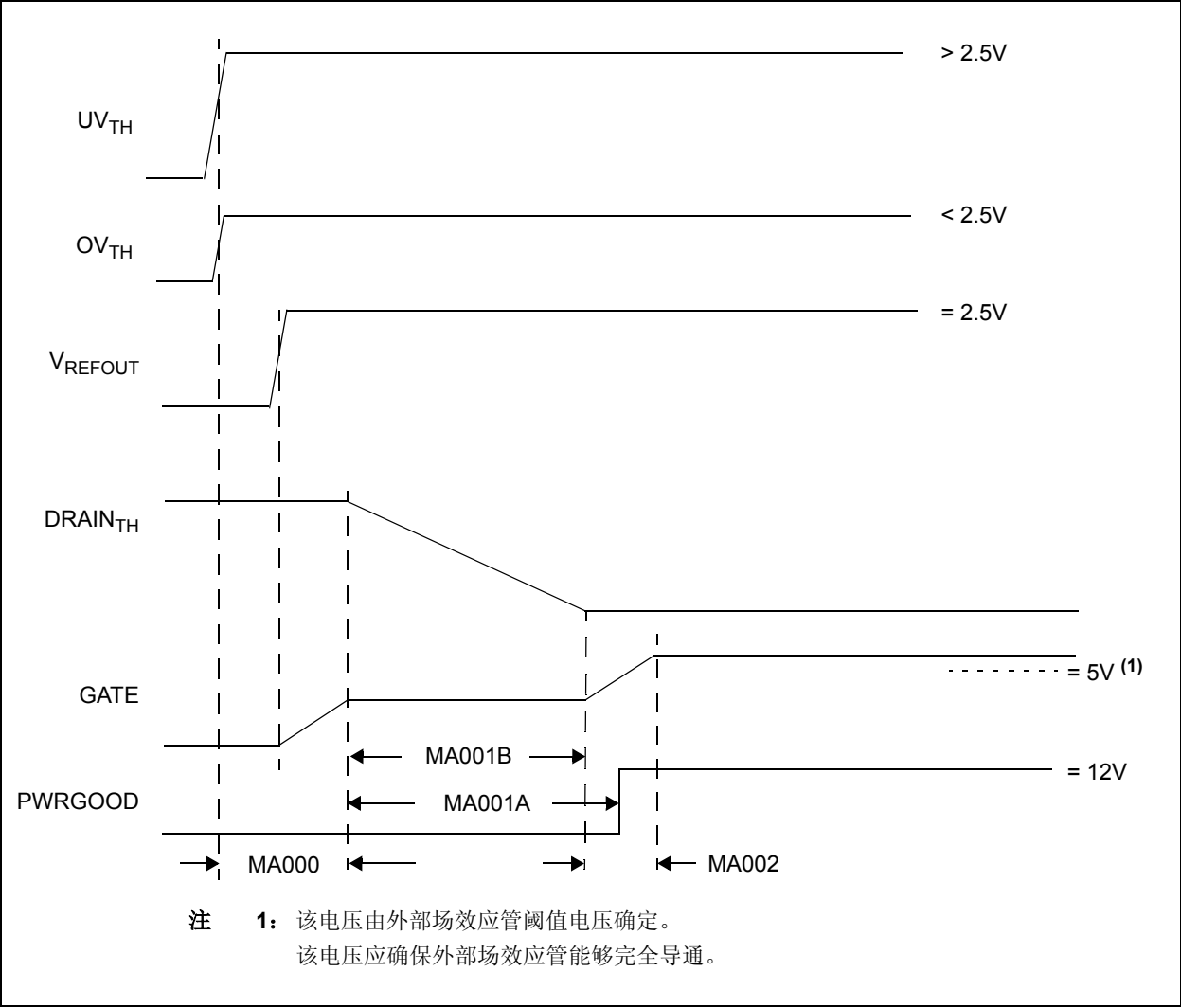


图 1-2: 启动波形。

表 1-3: 启动时序要求

参数编号	参数	符号	最小值	典型值	最大值	单位	条件
MA000	UV _{TH} /OV _{TH} 高电平 (V _{POS}) 至 DRAIN _{TH} 下降	T _{UVOVH2DTHF}	—	20.2	—	ms	
MA001A	DRAIN _{TH} 下降至 PWRGOOD 输出高电平	T _{DTHF2GATEPGH}	—	19.3	—	ms	
MA001B	DRAIN _{TH} 下降至 GATE 引脚电压快速上升	T _{DTHF2GATEFR}	—	13.1	—	ms	
MA002	GATE 引脚电压快速上升至外部 FET 完全导通	T _{GATEFR2FETE}	—	16.1	—	ms	

注: 其中最小值和最大值参数将在该数据手册的将来版本中提供。

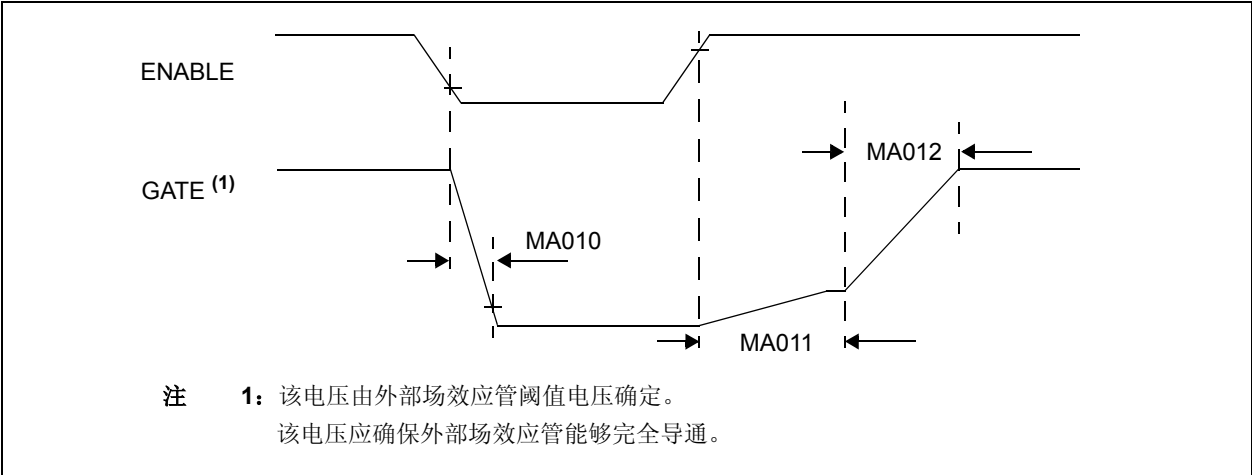


图1-3: ENABLE 引脚 – GATE 引脚波形。

表 1-4: ENABLE – GATE 时序要求

参数编号	参数	符号	最小值	典型值	最大值	单位	条件
MA010	ENABLE 低电平至 GATE 低电平	$T_{ENL2GATEL}$	—	23.6	—	μs	
MA011	ENABLE 高电平至 GATE 引脚电压快速上升	$T_{ENH2GATEFR}$	—	41	—	ms	
MA012	GATE 引脚电压快速上升至 GATE 高电平	$T_{GATEFR2GATEH}$	—	17.8	—	ms	

注：最小值和最大值参数将在该数据手册的将来版本中提供。

MCP18480

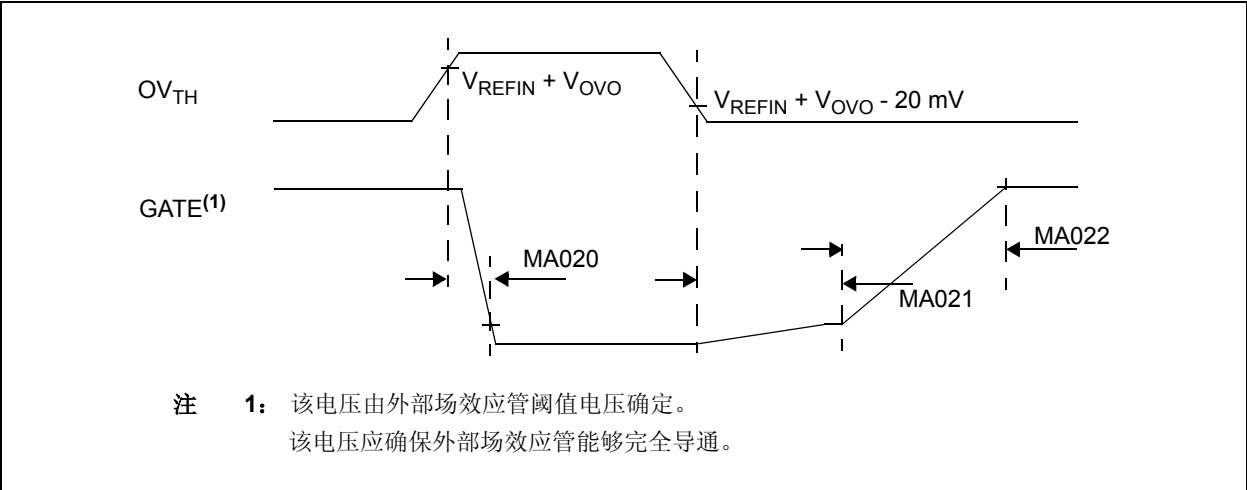


图 1-4: OV_{TH} — $GATE$ 波形。

表 1-5: OV_{TH} — $GATE$ 时序要求

参数编号	参数	符号	最小值	典型值	最大值	单位	条件
MA020	OV_{TH} 高电平至 $GATE$ 低电平	$T_{OVH2GATEL}$	—	58.4	—	μs	
MA021	OV_{TH} 低电平至 $GATE$ 引脚电压快速上升	$T_{OVL2GATEFR}$	—	40.8	—	μs	
MA022	$GATE$ 引脚电压快速上升至 $GATE$ 高电平	$T_{GATEFR2GATEH}$	—	17.8	—	ms	

注: 最小值和最大值参数将在该数据手册的将来版本中提供。

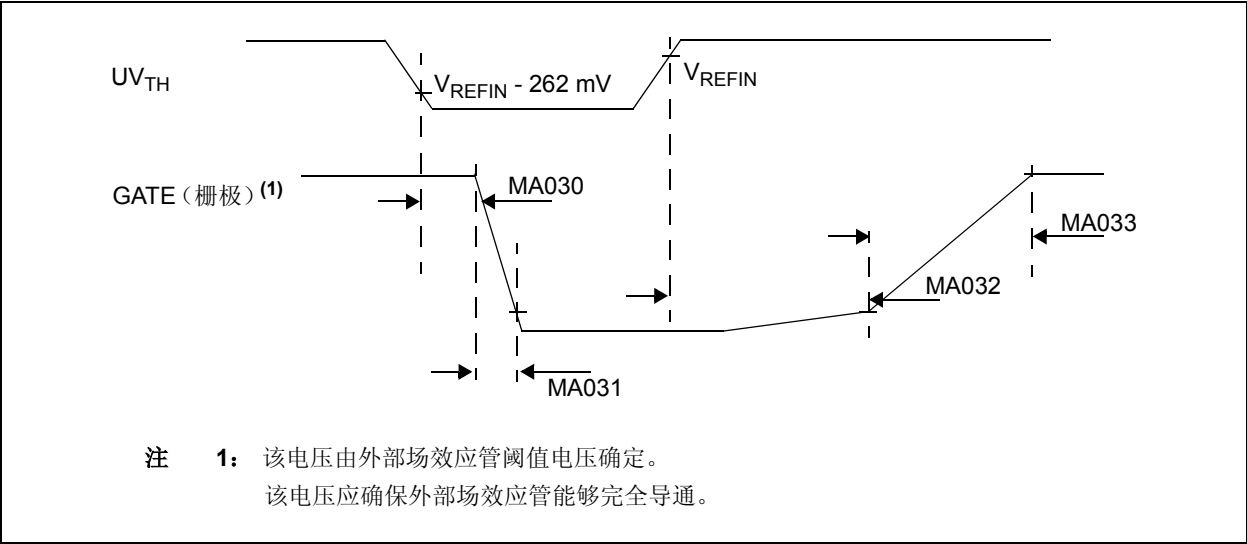


图 1-5: UV_{TH} — GATE 波形

表 1-6: UV_{TH} — GATE 时序要求

参数编号	参数	符号	最小值	典型值 (1)	最大值	单位	条件
MA030	UV_{TH} 低电平至 GATE 下降沿	$T_{UVL2_{GATE}F}$	—	108	—	μs	$C_{UVD} = 800\text{ nF}$
MA031	GATE 高电平至 GATE 低电平	$T_{GATEH2_{GATE}L}$	—	25.8	—	μs	
MA032	ENABLE 高电平至 GATE 快速上升	$T_{UVH2_{GATE}FR}$	—	40.4	—	ms	
MA033	GATE 快速上升至 GATE 高电平	$T_{GATEFR2_{GATE}H}$	—	58.4	—	ms	

注 1: 除非另外声明, 否则典型值栏中数据适用条件为 +25°C。
2: 最小值和最大值参数将在该数据手册的将来版本中提供。

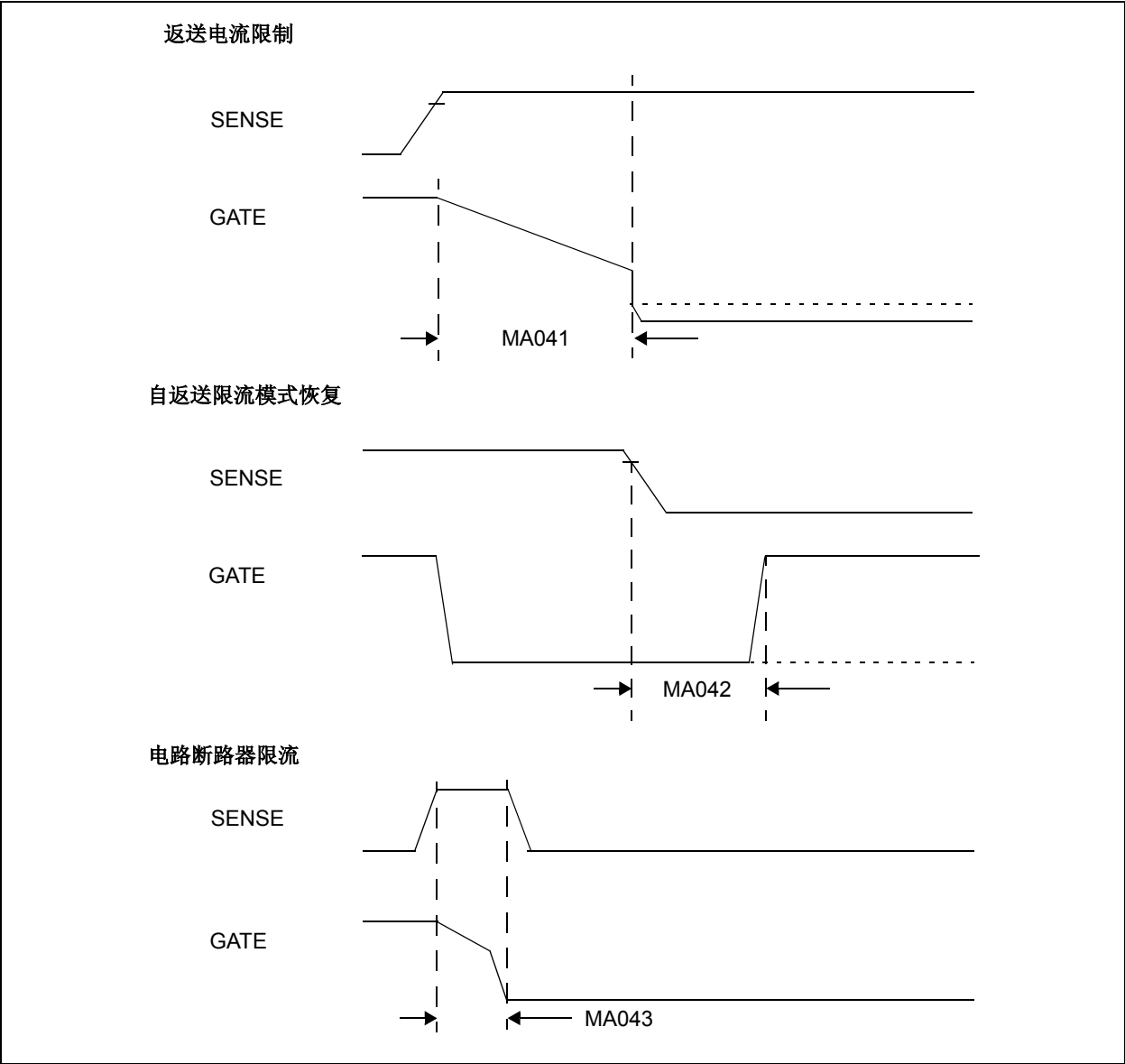


图 1-6: SENSE – GATE 波形

表 1-7: SENSE – GATE 时序要求

参数编号	参数	符号	最小值	典型值	最大值	单位	条件
MA041	GATE 限流至 GATE 关断时间	$T_{GATECL2GATEO}$	—	5.5	—	ms	$C_{TIMER} = 0.68 \mu F$ $R_{ISET} = 124 k\Omega$
MA042	自 GATE 限流模式恢复时间	T_{GATECL}	—	10.2	—	ms	$C_{TIMER} = 0.68 \mu F$ $R_{ISET} = 124 k\Omega$
MA043	SENSE 高电平至 GATE 关断时间	$T_{SENSEH2GATEO}$	—	3.6	—	ms	

注：最小值和最大值参数将在该数据手册的将来版本中提供。

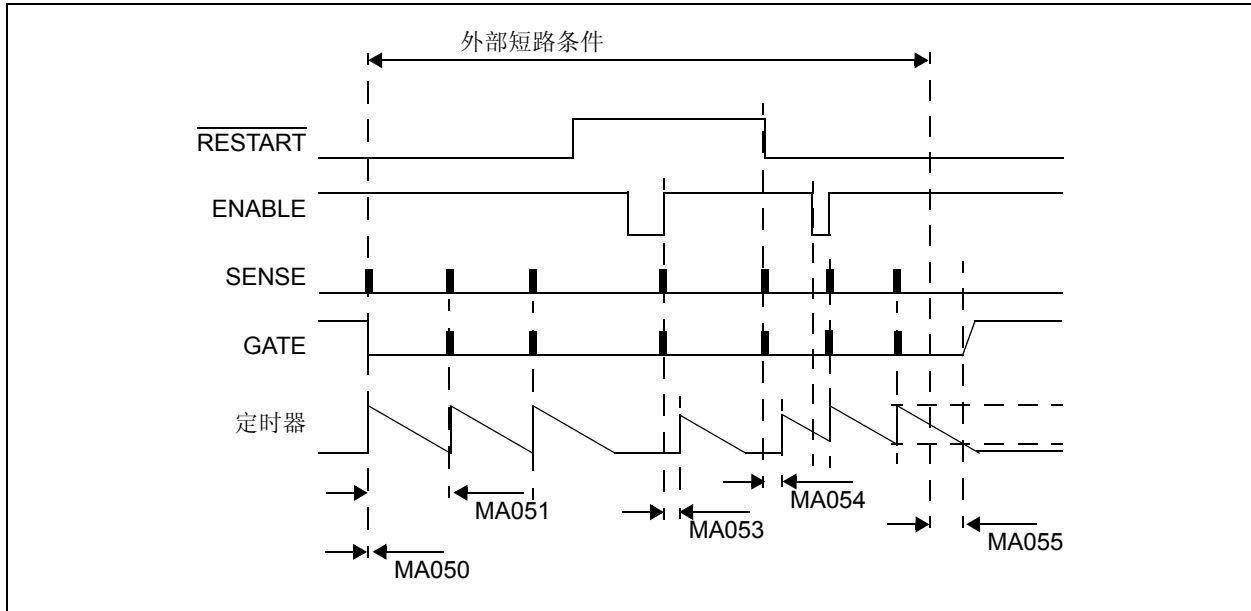


图 1-7: 电流限制波形

表 1-8: 电流限制时序要求

参数编号	参数	符号	最小值	典型值	最大值	单位	条件
MA050	外部短路事件发生至定时器周期开始	$T_{\text{SHORT2TIMER S}}$	—	171	—	mS	
MA051	定时器周期	$T_{\text{TIMER P}}$	—	5.8	—	sec	$C_{\text{TIMER}} = 0.68 \mu\text{F}$ $R_{\text{DISCH}} = 1.6 \text{ M}\Omega$
MA053	ENABLE 引脚高电平至定时器周期开始	$T_{\text{ENABLEH2TIMER S}}$	—	30.5	—	mS	$C_{\text{TIMER}} = 0.68 \mu\text{F}$ $R_{\text{DISCH}} = 1.6 \text{ M}\Omega$
MA054	RESTART 低电平至定时器周期开始	$T_{\text{RESTARTL2TIMER S}}$	—	30.9	—	mS	$C_{\text{TIMER}} = 0.68 \mu\text{F}$ $R_{\text{DISCH}} = 11.6 \text{ M}\Omega$
MA055	外部短路条件消除至定时器关闭 注 2	$T_{\text{NOSHORT2TIMER O}}$	—	5.8	—	sec	$C_{\text{TIMER}} = 0.68 \mu\text{F}$ $R_{\text{DISCH}} = 1.6 \text{ M}\Omega$

注 1: 最小值和最大值参数将在该数据手册的将来版本中提供。

注 2: 因为外部短路条件消除与定时器不同步, 因此将导致一个额外的定时器周期。定时器应在恢复正常运行状态前溢出。

MCP18480

注:

2.0 直流特性曲线

注： 以下图表是基于有限数量的样片的统计结果，仅供参考。其中所列的性能特性未经测试，我们不作任何保证。在一些图表中，所给出的数据可能超出规定的工作范围（如超出了规定的电源电压范围），因此不在保修范围之内。

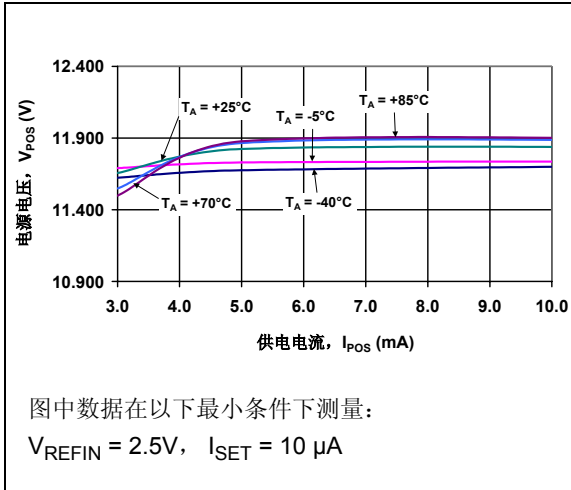


图2-1： 供电电流 (I_{POS}) — 电源电压 (V_{POS}) 曲线

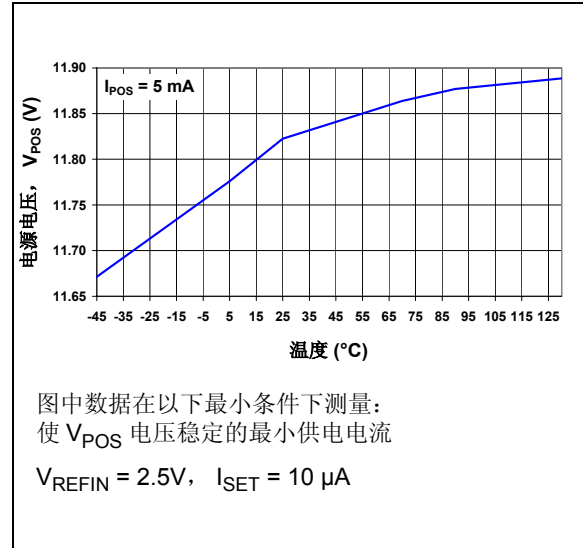
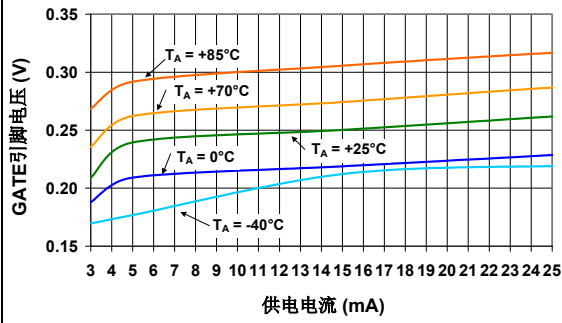


图2-2： 最小供电电流 — 温度曲线



图中数据在以下最小条件下测量:

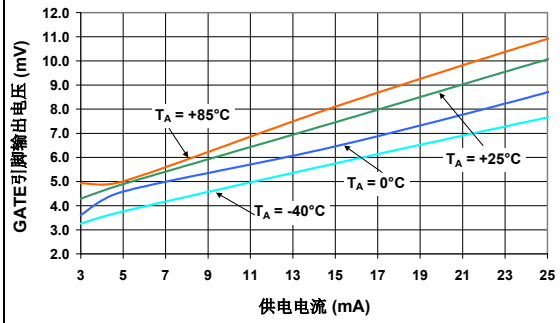
$$3 \text{ mA} \leq I_{POS} \leq 30 \text{ mA}$$

$$V_{REFIN} = 2.5\text{V}, I_{SET} = 10 \mu\text{A}$$

注 1:

$$\begin{aligned} V_{UVTH} &> V_{VREFIN} \\ V_{OVTH} &< V_{VREFIN} \\ V_{SENSE} &= V_{VNEG} \\ V_{VFB} &= V_{VNEG} \\ V_{DRAINTH} &= V_{VNEG} \\ V_{OVO} &= V_{VNEG} \\ V_{CL} &= V_{VREFIN} \\ V_{ENABLE} &= 5\text{V} \text{ (开路)} \\ V_{RESTART} &= V_{VNEG} \text{ (开路)} \end{aligned}$$

图 2-3: GATE 输出高电平电压 ($V_{POS} - V_{GATE}$) 与供电电流关系曲线 (I_{POS})



图中数据在以下最小条件下测量:

$$3 \text{ mA} \leq I_{POS} \leq 30 \text{ mA}$$

$$V_{REFIN} = 2.5\text{V}, I_{SET} = 10 \mu\text{A}$$

注 1:

$$\begin{aligned} V_{UVTH} &> V_{VREFIN} \\ V_{OVTH} &< V_{VREFIN} \\ V_{SENSE} &= V_{VNEG} \\ V_{VFB} &= V_{VNEG} \\ V_{DRAINTH} &= V_{VNEG} \\ V_{OVO} &= V_{VNEG} \\ V_{CL} &= V_{VREFIN} \\ V_{ENABLE} &= V_{VNEG} \\ V_{RESTART} &= V_{VNEG} \text{ (开路)} \end{aligned}$$

图 2-4: GATE 输出低电平电压 ($V_{GATE} - V_{NEG}$) 与供电电流关系曲线 (I_{POS})

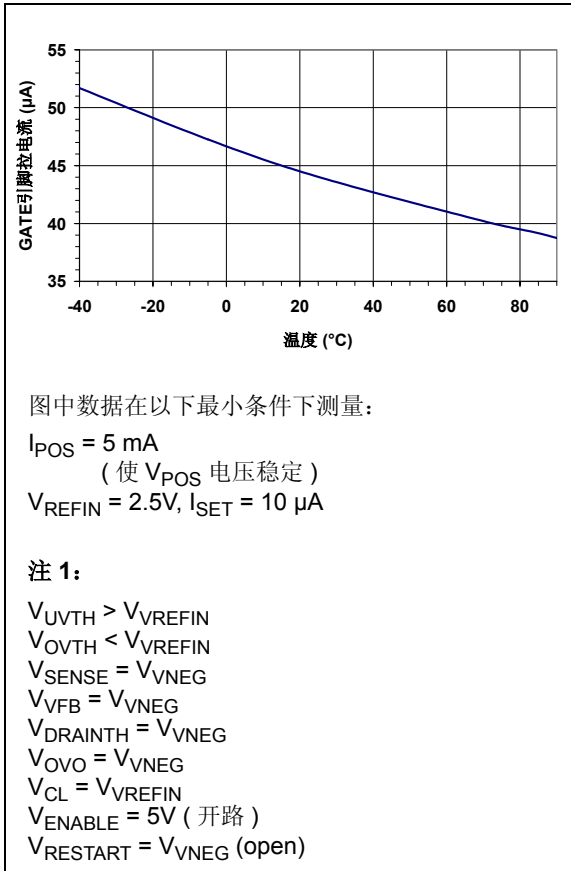


图2-5: GATE 引脚拉电流 — 温度曲线

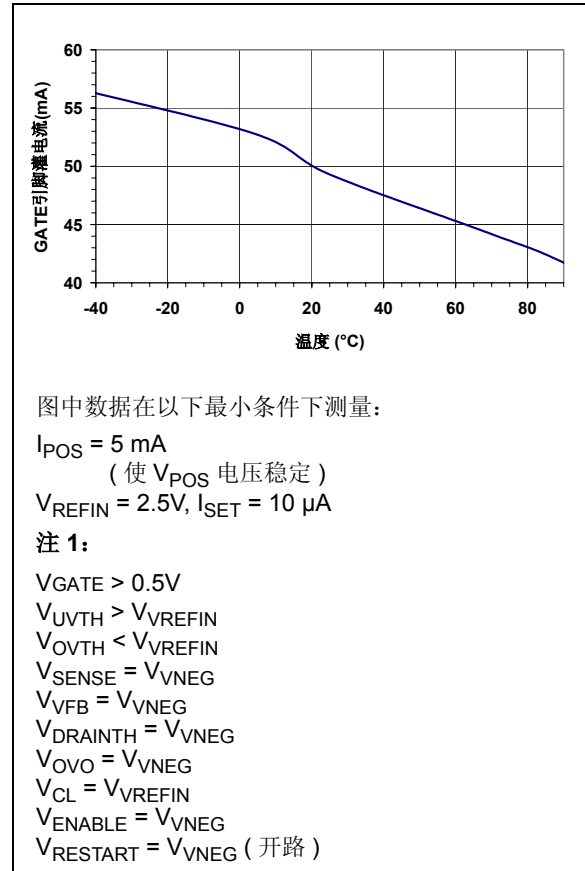
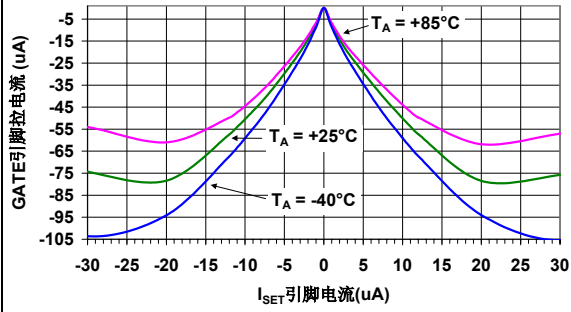


图2-6: GATE 引脚灌电流 — 温度曲线

MCP18480



图中数据在以下最小条件下测量:

$-50 \mu\text{A} < I_{SET} < 50 \mu\text{A}$ ($I_{SET} \neq 0$)

$I_{POS} = 5 \text{ mA}$
(使 V_{POS} 电压稳定)

$V_{REFIN} = 2.5\text{V}$

注 1:

$V_{GATE} > 0.5\text{V}$

$V_{UVTH} > V_{VREFIN}$

$V_{OVTH} < V_{VREFIN}$

$V_{SENSE} = V_{VNEG}$

$V_{VFB} = V_{VNEG}$

$V_{DRAINTH} = V_{VNEG}$

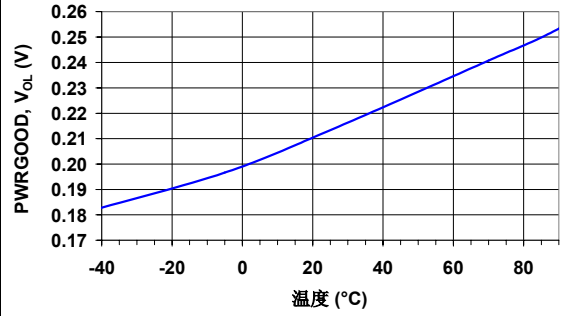
$V_{OVO} = V_{VNEG}$

$V_{CL} = V_{VREFIN}$

$V_{ENABLE} = 5\text{V}$ (开路)

$V_{RESTART} = V_{VNEG}$ (开路)

图 2-7: GATE 引脚拉电流 — I_{SET} 引脚电流曲线



图中数据在以下最小条件下测量:

$I_{LOAD} = 1 \text{ mA}$

$I_{POS} = 5 \text{ mA}$

(使 V_{POS} 电压稳定)

$V_{REFIN} = 2.5\text{V}$, $I_{SET} = 10 \mu\text{A}$

注 1:

$V_{UVTH} > V_{VREFIN}$

$V_{OVTH} < V_{VREFIN}$

$V_{SENSE} = V_{VNEG}$

$V_{VFB} = V_{VNEG}$

$V_{DRAINTH} = V_{VNEG}$

$V_{OVO} = V_{VNEG}$

$V_{CL} = V_{VREFIN}$

$V_{ENABLE} = 5\text{V}$ (开路)

$V_{RESTART} = V_{VNEG}$ (开路)

图 2-8: PWRGOOD 输出低电平电压 (V_{OL}) — 温度曲线

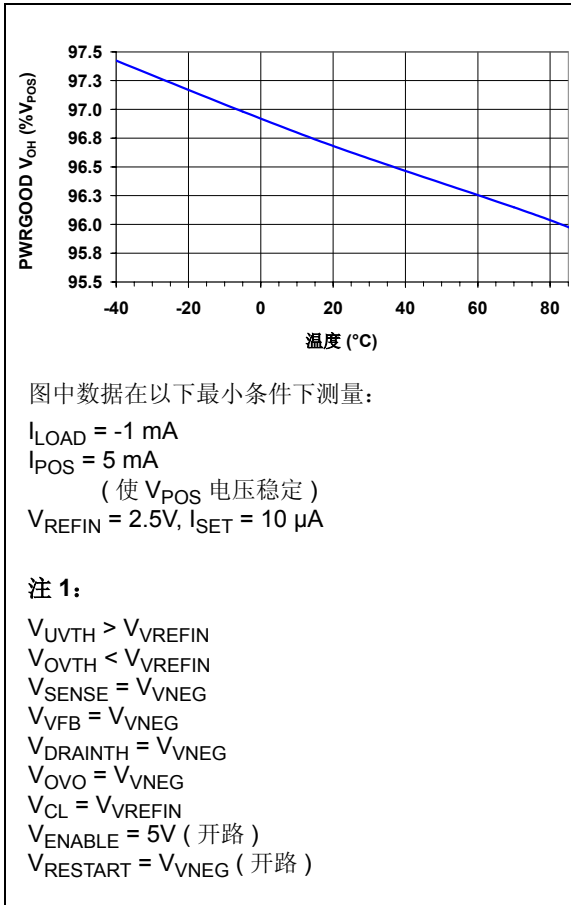


图 2-9: PWRGOOD 高电平输出电压 (V_{OH}) — 温度曲线

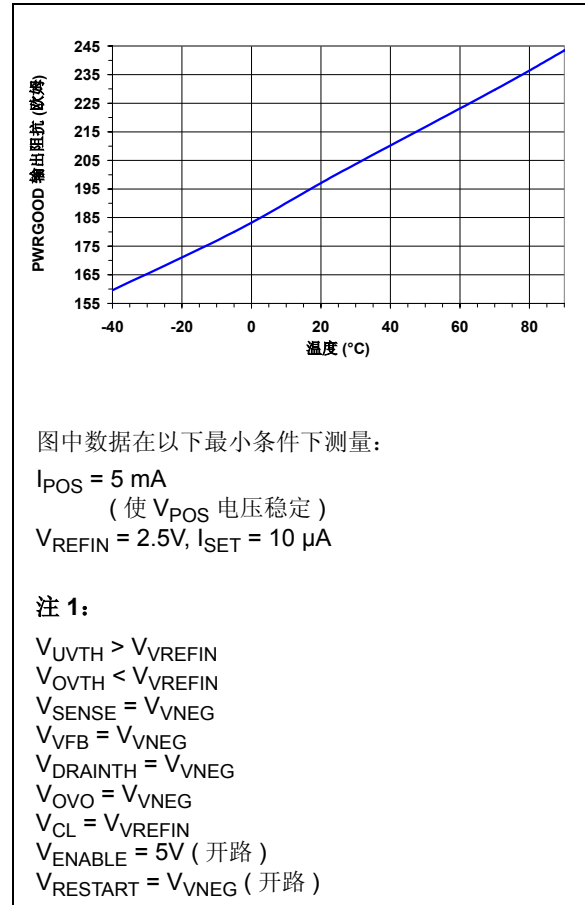


图 2-10: PWRGOOD 输出高阻抗 — 温度曲线

MCP18480

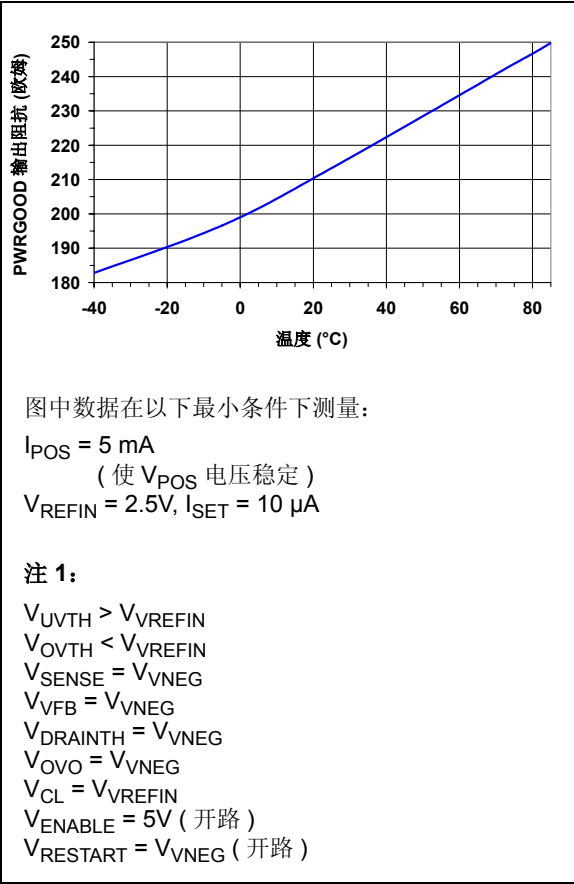


图 2-11: PWRGOOD 输出低阻抗—温度曲线

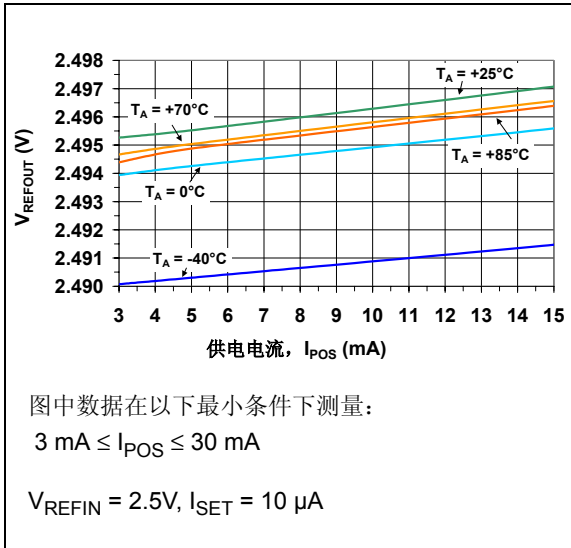


图 2-12: V_{REFOUT} — 供电电流 (I_{POS}) 曲线

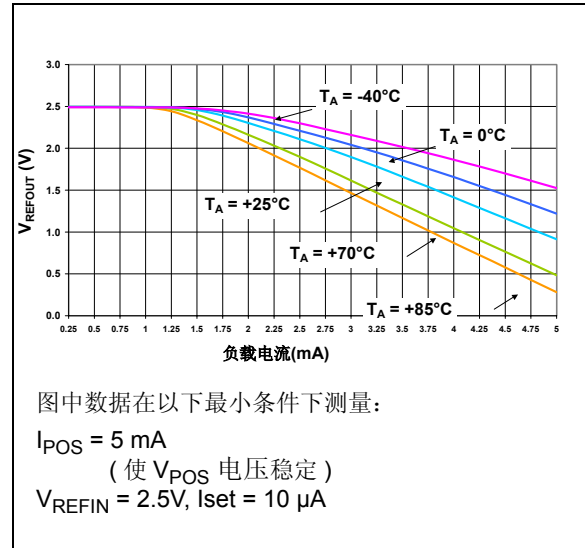
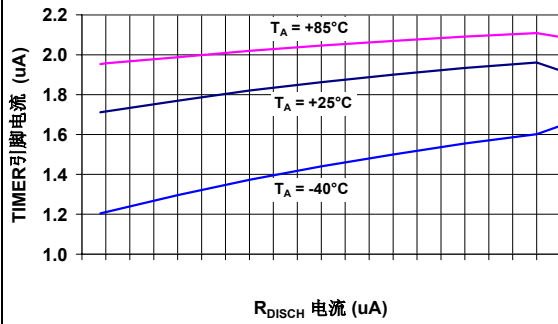


图 2-13: V_{REFOUT} — 负载电流曲线

MCP18480



图中数据在以下最小条件下测量:

$-50 \mu A < I_{SET} < 50 \mu A$ ($I_{SET} \neq 0$)

$I_{POS} = 5 \text{ mA}$

(使 V_{POS} 电压稳定)

$V_{REFIN} = 2.5 \text{ V}$

注 1:

$V_{UVTH} > V_{VREFIN}$

$V_{OVTH} < V_{VREFIN}$

$V_{SENSE} = V_{VNEG}$

$V_{VFB} = V_{VNEG}$

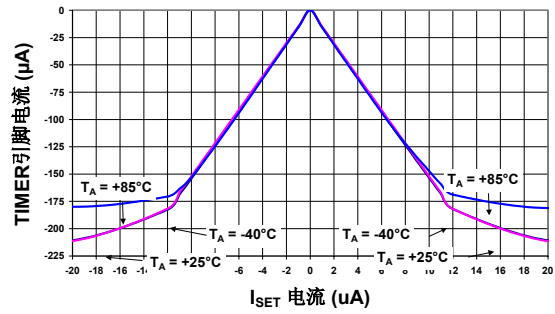
$V_{DRAINTH} = V_{VNEG}$

$V_{OVO} = V_{VNEG}$

$V_{CL} = V_{VREFIN}$

$V_{ENABLE} = 5 \text{ V}$ (开路)

图2-14: TIMER 引脚灌电流— R_{DISCH} 电流曲线



图中数据在以下最小条件下测量:

$-50 \mu A < I_{SET} < 50 \mu A$ ($I_{SET} \neq 0$)

$I_{POS} = 5 \text{ mA}$

(使 V_{POS} 电压稳定)

$V_{REFIN} = 2.5 \text{ V}$

注 1:

$V_{UVTH} > V_{VREFIN}$

$V_{OVTH} < V_{VREFIN}$

$V_{SENSE} \geq 100 \text{ mV}$

$V_{VFB} = V_{VNEG}$

$V_{DRAINTH} = V_{VNEG}$

$V_{OVO} = V_{VNEG}$

$V_{CL} = V_{VREFIN}$

$V_{ENABLE} = 5 \text{ V}$ (开路)

图2-15: TIMER 引脚拉电流— I_{SET} 电流曲线

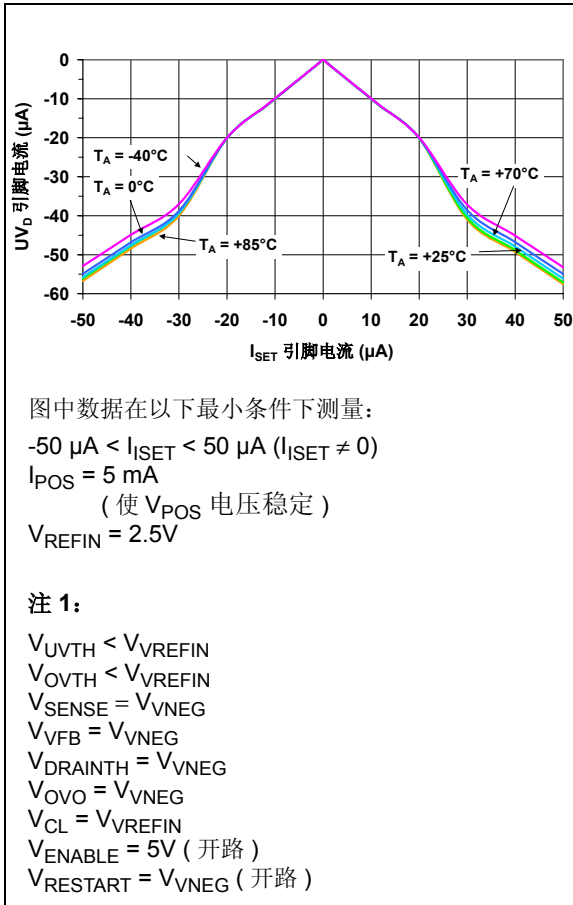


图2-16: UV_D 引脚电流— I_{SET} 引脚电流曲线

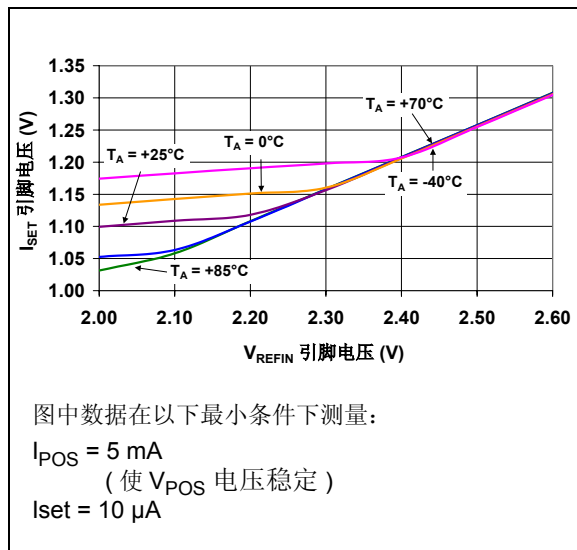


图2-17: I_{SET} 引脚电压— V_{REFIN} 引脚电压曲线

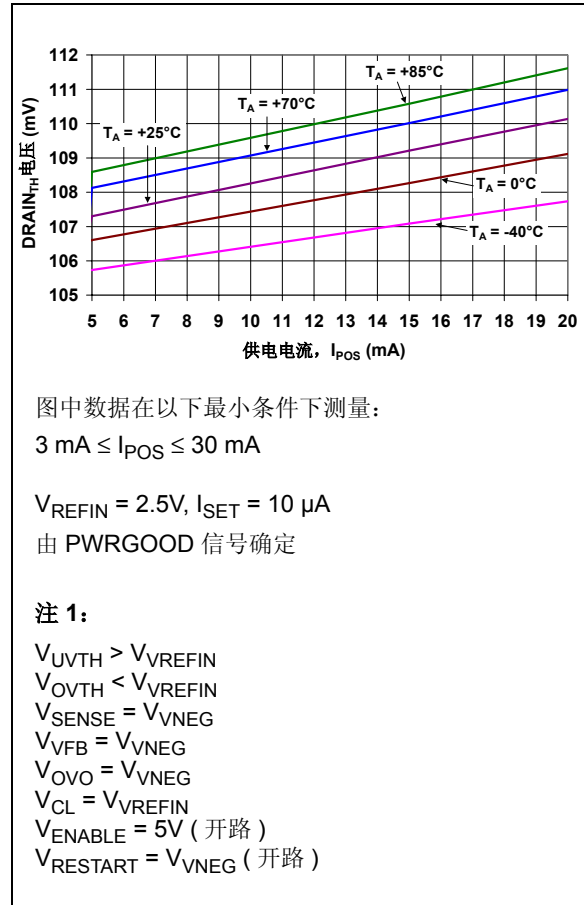
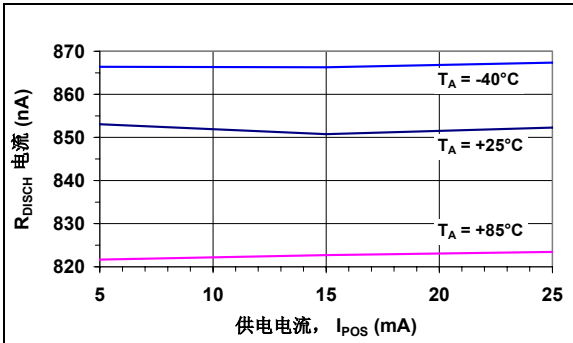


图2-18: $DRAINTH$ 阈值电压—供电电流 (I_{POS}) 曲线

MCP18480



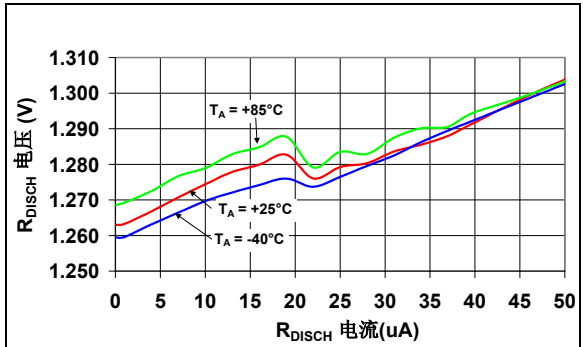
图中数据在以下最小条件下测量:

$I_{POS} = 5 \text{ mA}$
 (使 V_{POS} 电压稳定)
 $V_{REFIN} = 2.5\text{V}$, $I_{SET} = 10 \mu\text{A}$
 $R_{DISCH} = 16 \text{ M}\Omega$

注 1:

$V_{UVTH} > V_{VREFIN}$
 $V_{OVTH} < V_{VREFIN}$
 $V_{SENSE} = V_{VNEG}$
 $V_{VFB} = V_{VNEG}$
 $V_{DRAINTH} = V_{VNEG}$
 $V_{OVO} = V_{VNEG}$
 $V_{CL} = V_{VREFIN}$
 $V_{ENABLE} = 5\text{V}$ (开路)
 $V_{RESTART} = V_{VNEG}$ (开路)

图 2-19: R_{DISCH} 电流 — 供电电流 (I_{POS}) 曲线



图中数据在以下最小条件下测量:

$I_{POS} = 5 \text{ mA}$
 (使 V_{POS} 电压稳定)
 $V_{REFIN} = 2.5\text{V}$, $I_{SET} = 10 \mu\text{A}$
 I_{RDISH} 从 100 nA 增加至 $10 \mu\text{A}$ (以 500 nA 步长递增)

注 1:

$V_{UVTH} > V_{VREFIN}$
 $V_{OVTH} < V_{VREFIN}$
 $V_{SENSE} = V_{VNEG}$
 $V_{VFB} = V_{VNEG}$
 $V_{DRAINTH} = V_{VNEG}$
 $V_{OVO} = V_{VNEG}$
 $V_{CL} = V_{VREFIN}$
 $V_{ENABLE} = 5\text{V}$ (开路)

图 2-20: R_{DISCH} 电压 — R_{DISCH} 电流曲线

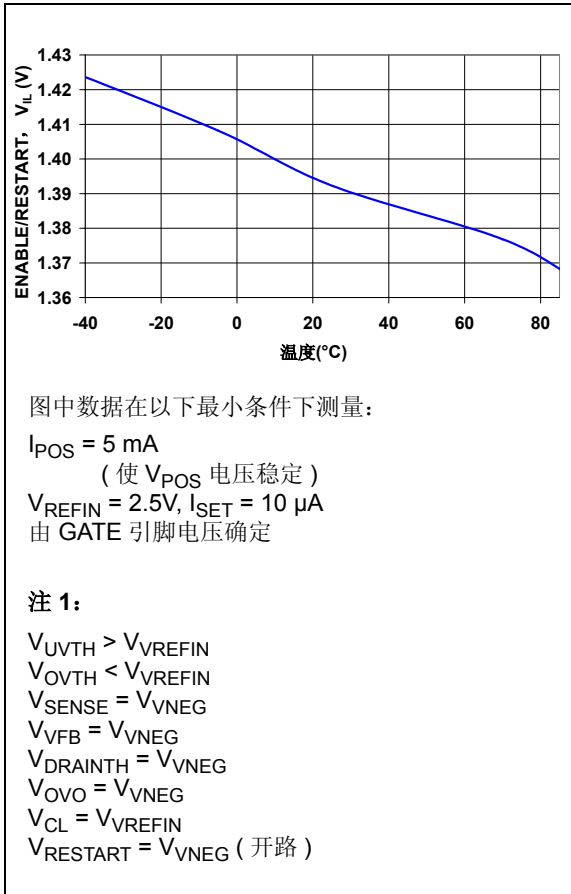
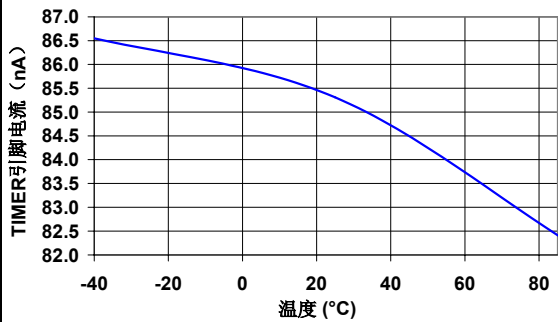


图 2-21: ENABLE/RESTART 引脚跳变点电压-温度曲线



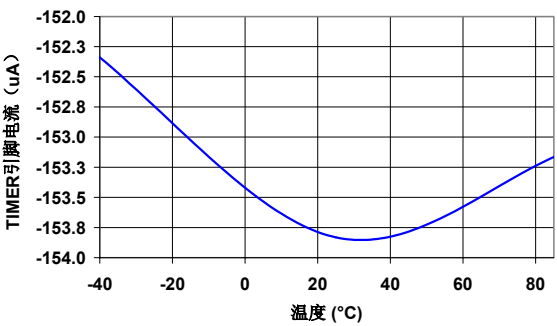
图中数据在以下最小条件下测量:

$R_{DISCH} = 16\text{ M}\Omega$
 $I_{POS} = 5\text{ mA}$
(使 V_{POS} 电压稳定)
 $V_{REFIN} = 2.5\text{V}$, $I_{SET} = 10\text{ }\mu\text{A}$
 $0.1\text{V} \leq V_{TIMER} \leq 1.25\text{V}$

注 1:

$V_{UVTH} > V_{VREFIN}$
 $V_{OVTH} < V_{VREFIN}$
 $V_{SENSE} = V_{NEG}$, 电流流入器件
 $V_{NEG} + 100\text{mV}$, 电流流出器件
 $V_{VFB} = V_{VNEG}$
 $V_{DRAINTH} = V_{VNEG}$
 $V_{OVO} = V_{VNEG}$
 $V_{CL} = V_{VREFIN}$
 $V_{ENABLE} = 5\text{V}$ (开路)
 $V_{RESTART} = V_{VNEG}$ (开路)

图 2-22: TIMER 引脚输出灌电流 - 温度曲线



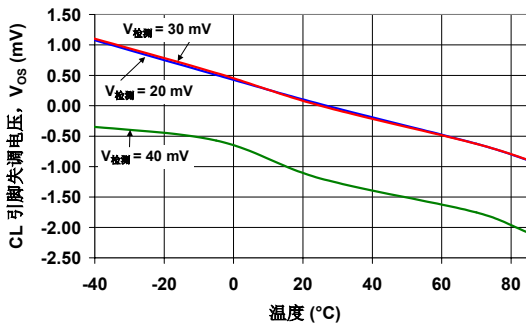
图中数据在以下最小条件下测量:

$R_{DISCH} = 16\text{ M}\Omega$
 $I_{POS} = 5\text{ mA}$
(使 V_{POS} 电压稳定)
 $V_{REFIN} = 2.5\text{V}$, $I_{SET} = 10\text{ }\mu\text{A}$
 $0.1\text{V} \leq V_{TIMER} \leq 1.25\text{V}$

注 1:

$V_{UVTH} > V_{VREFIN}$
 $V_{OVTH} < V_{VREFIN}$
 $V_{SENSE} = V_{NEG}$, 电流流入器件
 $V_{NEG} + 100\text{mV}$, 电流流出器件
 $V_{VFB} = V_{VNEG}$
 $V_{DRAINTH} = V_{VNEG}$
 $V_{OVO} = V_{VNEG}$
 $V_{CL} = V_{VREFIN}$
 $V_{ENABLE} = 5\text{V}$ (开路)
 $V_{RESTART} = V_{VNEG}$ (开路)

图 2-23: TIMER 引脚输出拉电流 - 温度曲线



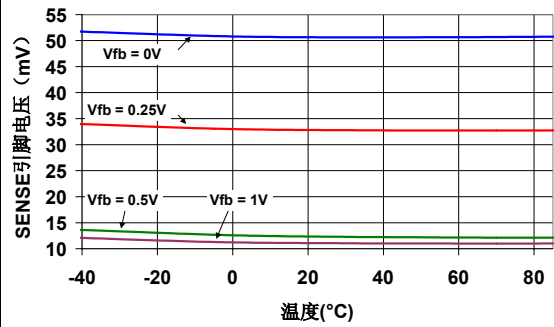
图中数据在以下最小条件下测量:

$I_{POS} = 5 \text{ mA}$
(使 V_{POS} 电压稳定)
 $V_{REFIN} = 2.5\text{V}$, $I_{SET} = 10 \mu\text{A}$

注 1:

$V_{UVTH} > V_{VREFIN}$
 $V_{OVTH} < V_{VREFIN}$
 $V_{SENSE} = 25\text{mV}$
 $V_{VFB} = V_{VNEG}$
 $V_{DRAINTH} = V_{VNEG}$
 $V_{OVO} = V_{VNEG}$
 $V_{CL} = V_{VREFIN}$
 $V_{ENABLE} = 5\text{V}$ (开路)
 $V_{RESTART} = V_{VNEG}$ (开路)

图 2-24: CL 引脚输入失调电压 — 温度曲线



图中数据在以下最小条件下测量:

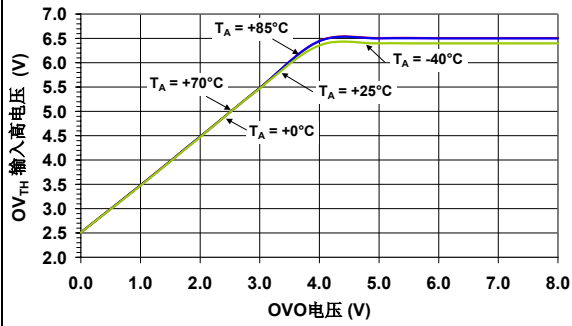
$I_{POS} = 5 \text{ mA}$
(使 V_{POS} 电压稳定)
 $V_{REFIN} = 2.5\text{V}$, $I_{SET} = 10 \mu\text{A}$
使用 TIMER 引脚作为输出指示

注 1:

$V_{UVTH} > V_{VREFIN}$
 $V_{OVTH} < V_{VREFIN}$
 $V_{VFB} = V_{VNEG}$, $V_{VNEG} + 250\text{mV}$,
 $V_{VNEG} + 500\text{mV}$, $V_{VNEG} + 1\text{V}$
 $V_{DRAINTH} = V_{VNEG}$
 $V_{OVO} = V_{VNEG}$
 $V_{CL} = V_{VREFIN}$
 $V_{ENABLE} = 5\text{V}$ (开路)

图 2-25: SENSE 引脚输入阈值电压 — 温度曲线

MCP18480



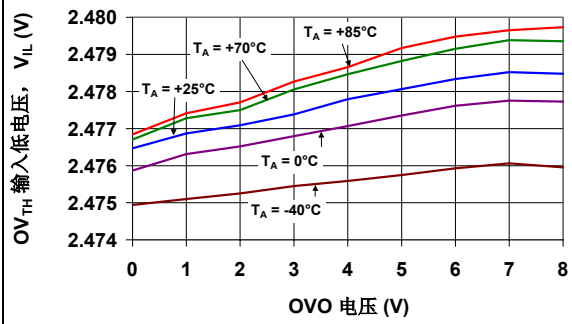
图中数据在以下最小条件下测量:

$I_{POS} = 5 \text{ mA}$
(使 V_{POS} 电压稳定)
 $OVO = V_{NEG}$ 至 $8V$
 $V_{REFIN} = 2.5V$, $I_{SET} = 10 \mu A$
使用 PWRGOOD 引脚作为输出指示

注 1:

$V_{UVTH} > V_{VREFIN}$
 $V_{SENSE} = V_{VNEG}$
 $V_{VFB} = V_{VNEG}$
 $V_{DRAINTH} = V_{VNEG}$
 $V_{CL} = V_{VREFIN}$
 $V_{ENABLE} = 5V$ (开路)
 $V_{RESTART} = V_{VNEG}$ (开路)

图 2-26: OV_{TH} 输入上升阈值电压 — OVO 电压曲线



图中数据在以下最小条件下测量:

$I_{POS} = 5 \text{ mA}$
(使 V_{POS} 电压稳定)
 $OVO = V_{NEG}$ 至 $8V$
 $V_{REFIN} = 2.5V$, $I_{SET} = 10 \mu A$
使用 PWRGOOD 引脚作为输出指示

注 1:

$V_{UVTH} > V_{VREFIN}$
 $V_{SENSE} = V_{VNEG}$
 $V_{VFB} = V_{VNEG}$
 $V_{DRAINTH} = V_{VNEG}$
 $V_{CL} = V_{VREFIN}$
 $V_{ENABLE} = 5V$ (开路)
 $V_{RESTART} = V_{VNEG}$ (开路)

图 2-27: OV_{TH} 输入下降阈值电压 — OVO 电压曲线

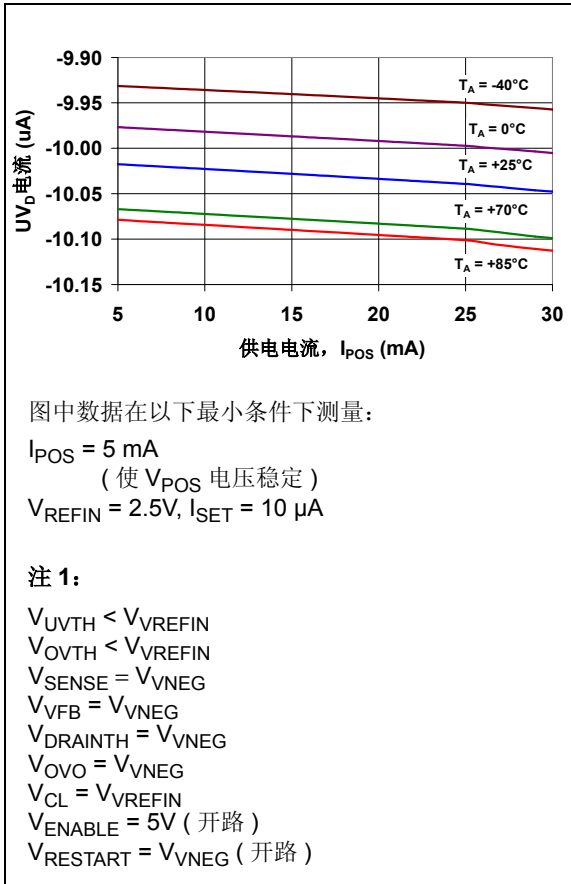


图 2-28: UV_D 电流 — 供电电流 (I_{POS}) 曲线

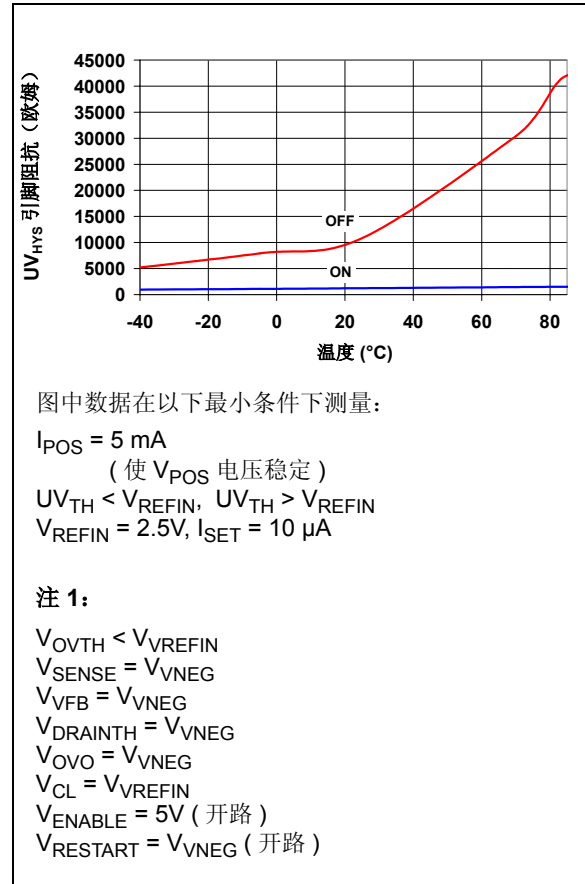


图 2-29: UV_{HYS} 引脚阻抗 — 温度曲线

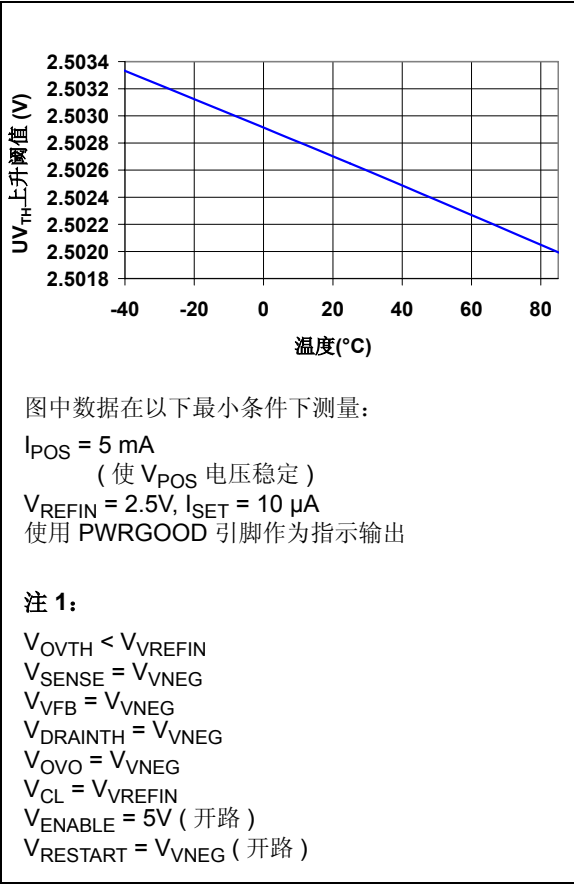


图 2-30: UV_{TH} 输入上升阈值电压 – 温度曲线

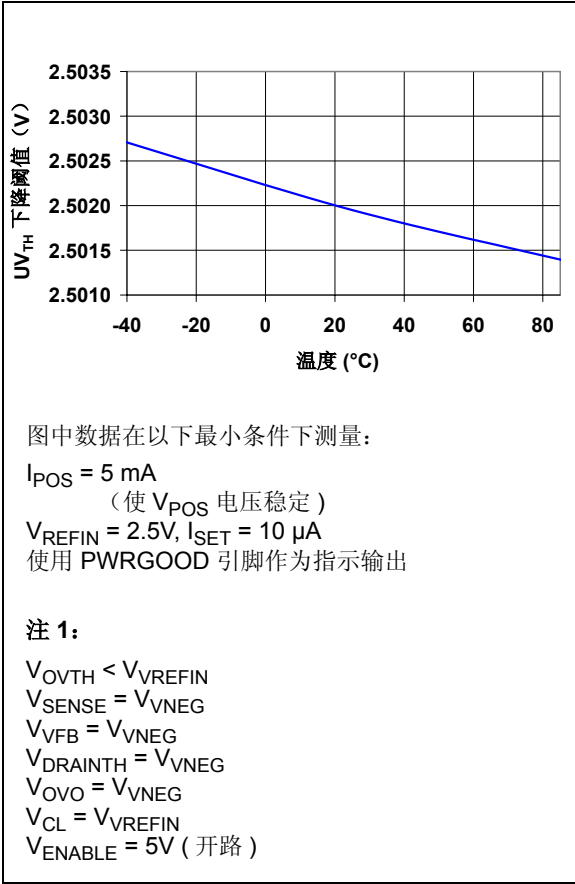


图 2-31: UV_{TH} 输入下降阈值电压 – 温度曲线

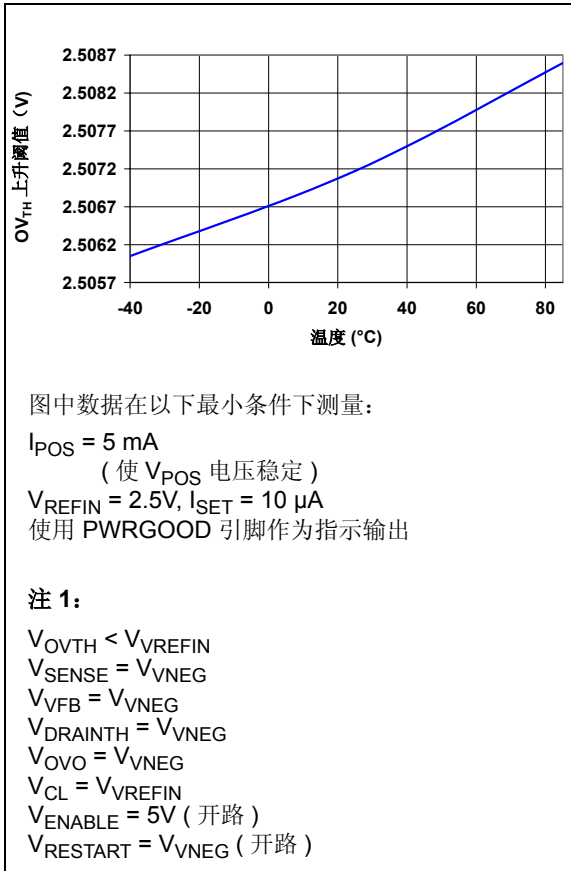


图2-32: OV_{TH} 输入上升阈值电压 - 温度曲线

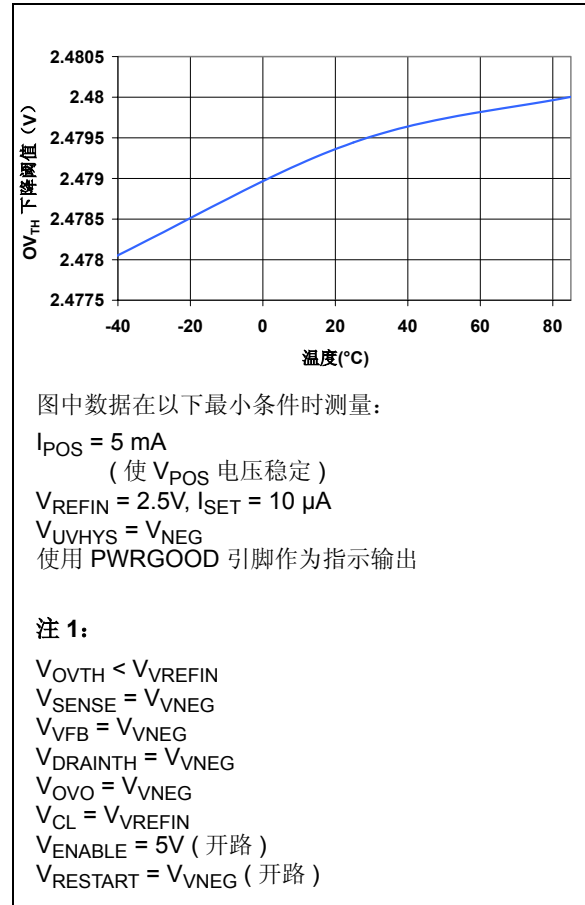


图2-33: OV_{TH} 输入下降阈值电压 - 温度曲线

MCP18480

注:

3.0 引脚描述

表 3-1: MCP18480 引脚描述

引脚名称	引脚编号	引脚输入 输出属性	缓冲类型	描述
	SSOP			
V _{POS}	1	I	P	正电源输入引脚。 内部并联稳压器连接在 V _{POS} 和 V _{NEG} 之间，使这两个引脚之间的电位差限制在 12V。必须在 V _{POS} 引脚上串联一个电阻以限制流入器件的电流。
OV _{TH}	2	I	A	过电压保护阈值设定引脚。 在该输入引脚外接一个电阻分压电路以设定过电压保护阈值。连接在 OV _{TH} 和系统接地端之间以及 OV _{TH} 和 V _{NEG} 之间的外部电阻应将电流限制在 1 mA 范围内。典型过电压阈值为 -76V。过电压输入比较器的内部滞后功能使得器件在 V _{NEG} 降低到设定阈值以下时仍能正常工作。
UV _{TH}	3	I	A	欠电压锁定阈值设定引脚。 在该输入引脚外接一个电阻分压电路以设定欠电压锁定阈值。如果 UV _{TH} 引脚电压低于 (V _{NEG} + 2.5V)，欠电压比较器将会翻转，表明工作在欠电压条件下。 外部的滞后电阻可将高-至-低 (V _{THF}) 阈值设定为低于低-至-高 (V _{THR}) 阈值。对于通讯网络设备，通常希望当电源电压跌落至 -38.5V 时关闭设备；当电源电压恢复至 -43.0V 时，设备重新启动。
UV _{HYS}	4	I	A	欠电压内部比较器滞后输入引脚。 在该输入引脚以及 UV _{TH} 输入引脚之间应接入一个外部电阻，以调节内部欠电压比较器的滞后设定。这是由于对于通讯交换设备，通常期望当电源电压降低到 -38.5V 时关闭设备，而在恢复至 -43.0V 时设备重新启动。
UV _D	5	I/O	A	欠电压事件延迟。 在该输入引脚连接一个外部电容，以设定 UV _{TH} 引脚电压跌落至低于由 V _{REFIN} 引脚电压所设定的翻转点时与系统关断时 (导致 PWRGOOD 引脚输出无效，且 GATE 引脚拉低至 V _{NEG} 引脚电压) 之间的延迟时间。 UV _D 引脚输出的电流等于 I _{SET} (在典型应用中，I _{SET} 等于 10 μA)。该电流对外部电容进行充电，而此时内部比较器则将 UV _D 引脚上的电压与 V _{REFIN} /2 进行比较。 对于通讯设备，通常希望当输入电压低于 -38.5V (±1.0V DC) 的持续时间超过 100 ms 时，设备能关断。

注：TTL = TTL 兼容输入
I = 输入
P = 电源
A = 模拟

ST = CMOS 电平 的施密特触发输入
O = 输出
CMOS = CMOS 兼容输入
D = 数字

MCP18480

表 3-1: MCP18480 引脚描述 (续)

引脚名称	引脚编号	引脚输入输出属性	缓冲类型	描述
	SSOP			
V _{REFOUT}	6	O	A	参考输出引脚。 内部参考输出电压 (典型值 2.5V)。除非采用外部高精度参考电压，否则该引脚通常连接到 V _{REFIN} 引脚。
V _{REFIN}	7	I	A	参考输入引脚。 可通过该引脚输入高精度的参考电压，以完成以下功能： - 欠电压比较器 - 过电压比较器 - DRAIN (漏极) 比较器 - 限流定时器 如果 V _{REFOUT} 输出电压的精度符合要求，将 V _{REFOUT} 引脚连接至 V _{REFIN} 引脚。
CL	8	I	A	限流引脚。 该输入引脚通过电阻分压电路 (由 V _{REFIN} 引脚和 CL 引脚之间的电阻 R _{CL1} 以及 V _{NEG} 引脚和 CL 引脚之间的电阻 R _{CL} 组成) 来设定系统允许的最大限流阈值。如果检测电阻两端电压超过 CL 引脚上的电压，这表明电流超过允许的限制值，此时 GATE 引脚电压将被无延迟地强制为 V _{NEG} 引脚电压。
I _{SET}	9	I	A	电流源设定引脚。 建立内部 I _{SOURCE} 以实现以下功能： - 欠电压延迟 - 限流定时器 - GATE 引脚输出电流 I _{SET} 引脚上连接一个外部电阻 R _{ISET} ，该电阻的另一端必须接至 V _{NEG} 引脚或 V _{REFIN} 引脚，以设定 I _{BIAS} ，从而建立流经器件的电流源。两种连接方式的 I _{BIAS} 电流相同。 将电阻 R _{ISET} 连接到 V _{NEG} 引脚，可将 PWRGOOD 引脚的输出极性设定为高电平有效。将电阻 R _{ISET} 连接到 V _{REFIN} 引脚，可将 PWRGOOD 引脚的输出极性设定为低电平有效。

注：TTL = TTL 兼容输入
I = 输入
P = 电源
A = 模拟

ST = CMOS 电平的施密特触发输入
O = 输出
CMOS = CMOS 兼容输入
D = 数字

表 3-1: MCP18480 引脚描述 (续)

引脚名称	引脚编号	引脚输入输出属性	缓冲类型	描述
	SSOP			
TIMER	10	I	A	限流定时器。 连接到 TIMER 引脚的外部电容 (C_{TIMER}) 的值决定了发生限流事件时的两个时间参数, 即: - GATE 引脚限制流经外部场效应管电流的时间 - GATE 引脚禁止外部场效应管的时间 在限流期间, 拉电流对外部电容充电。直至 TIMER 引脚电压达到 $V_{\text{REFIN}}/2$, GATE 引脚驱动至维持较小的电流。该电流由外部 FET 的 V_{DS} 确定。 当电容由灌电流 (拉电流中止) 放电时, GATE 引脚电压为 V_{NEG}, PWRGOOD 引脚变为无效。当 TIMER 引脚电压下降至低于大约 100 mV 时, GATE 引脚将会接通。如果此时 $\overline{\text{RESTART}}$ 引脚为低电平, 将对内部故障锁存电路进行复位。如果 $\overline{\text{RESTART}}$ 引脚为高电平, GATE 引脚将保持关断状态直至 ENABLE 引脚被强制为低电平。随后, 该引脚将被强制为高电平或 $\overline{\text{RESTART}}$ 引脚被强制为低电平 (变为有效)。 当 DRAIN_{TH} 和 GATE 引脚之间的电压满足适当条件时, PWRGOOD 引脚输出将恢复有效状态。 TIMER 引脚的拉电流与 I_{ISET} 电流成正比 (大约为 16 倍)。
V_{NEG}	11	I	P	负电源输入引脚。 由电源底板提供给插板的负电压 (通常为系统中绝对值最大的负电压)。
R_{DISCH}	12	I	A	外部 MOSFET 激活延迟设定引脚。 在 R_{DISCH} 引脚和 V_{NEG} 引脚之间连接一个外部电阻 R_{RDISCH}, 以设定限流事件发生时禁止和重新激活外部 MOSFET 的延迟时间。延迟时间由外部电容 (C_{TIMER}) 和外部电阻 (R_{RDISCH}) 的值确定。计算公式为: $T_{\text{DEACT}} = (C_{\text{TIMER}} \times R_{\text{ISET}}) / 16$ $T_{\text{ACT}} = (9.2 \times R_{\text{RDISCH}} \times C_{\text{定时器}})$

注: TTL = TTL 兼容输入
I = 输入
P = 电源
A = 模拟

ST = CMOS 电平的施密特触发输入
O = 输出
CMOS = CMOS 兼容输入
D = 数字

MCP18480

表 3-1: MCP18480 引脚描述 (续)

引脚名称	引脚编号	引脚输入输出属性	缓冲类型	描述
	SSOP			
SENSE	13	I	A	过电流检测引脚。 SENSE 输入引脚上的电压用来检测连接到外部 MOSFET 的负载中的过电流条件。该引脚直接连接到 MOSFET 的源极，在 MOSFET 源极和 V_{NEG} 引脚之间接入一个外部电阻 (R_{SENSE}，一般阻值较低)。
GATE	14	O	A	MOSFET 栅极驱动引脚。 GATE 输出引脚连接到外部 MOSFET 的栅极。当 UV_{TH} 引脚电压小于 V_{REFIN} 引脚电压，或 OV_{TH} 引脚电压大于 V_{REFIN} 引脚电压时，GATE 引脚电压将被拉低至 V_{NEG} 引脚电压。 当 ENABLE 引脚为低电平时，GATE 引脚也被拉低至 V_{NEG} 引脚电压。 发生限流时，器件将对 GATE 引脚上的电压进行调节，以保持 R_{SENSE} 电阻两端电压恒定，而此时 C_{TIMER} 电容开始充电。当 C_{TIMER} 上的电压超过 V_{REFIN}/2 时，GATE 引脚被拉低至 V_{NEG}，关断外部 MOSFET。在 GATE 引脚和外部 MOSFET 的漏极之间可接入一个 RC 网络。该 RC 网络，连同 GATE 引脚和 V_{NEG} 引脚之间的电容，可对 GATE 引脚的电压变化率进行控制。 GATE 引脚的拉电流与 I_{ISSET} 电流成正比。
V _{FB}	15	I	A	外部 MOSFET 漏极监控引脚。 V_{FB} 输入引脚对外部功率 MOSFET 开关的漏极电压（相对于 V_{NEG} 引脚电压）进行监控，其结果供内部返送电流限制电路使用。外部电阻分压电路 (R_{FB1} 和 R_{FB2}) 连接在外部 MOSFET 的漏极和 V_{NEG} 引脚之间（其中 R_{FB1} 连接在外部 MOSFET 的漏极和 V_{FB} 引脚之间，而 R_{FB2} 连接在 V_{FB} 引脚和 V_{NEG} 引脚之间）。这可避免 V_{FB} 输入导致的高压击穿。
DRAIN _{TH}	16	I	A	MOSFET 漏极比较器阈值设定。 当插板处于上电，或系统从导致 GATE 引脚驱动 ‘关断’ 的故障条件恢复时，该引脚将发挥作用。通过将该引脚电压与内部参考电压（大约为 100 mV，来自内部能隙参考电压电路）进行比较，该引脚电压可表明外部 FET 何时处于完全导通状态。 外部电阻分压电路 (R_{DRAIN1} 和 R_{DRAIN2}) 连接在外部 MOSFET 的漏极和 V_{NEG} 引脚之间（其中 R_{DRAIN1} 连接在外部 MOSFET 的漏极和 DRAIN_{TH} 引脚之间，而 R_{DRAIN2} 连接在 DRAIN_{TH} 引脚和 V_{NEG} 引脚之间）。

注：TTL = TTL 兼容输入
I = 输入
P = 电源
A = 模拟

ST = CMOS 电平的施密特触发输入
O = 输出
CMOS = CMOS 兼容输入
D = 数字

表 3-1: MCP18480 引脚描述 (续)

引脚名称	引脚编号	引脚输入 输出属性	缓冲类型	描述
	SSOP			
OVO	17	I	A	过电压检测引脚。 正常情况下，该引脚连接到 V_{NEG}。 该特征允许过电压检测输入对电源模块两端出现的过电压条件进行监控。在外部 MOSFET 的漏极检测电压。负载两端的电压取决于： - 系统接地端和 V_{NEG} 引脚之间的电压差。 - 外部 MOSFET 漏极和 V_{NEG} 引脚之间的电压差。 外部电阻分压电路 (R_{OVO1} 和 R_{OVO2}) 连接在外部 MOSFET 漏极和 V_{NEG} 引脚之间 (其中 R_{OVO1} 连接在外部 MOSFET 的漏极和 OVO 引脚之间，而 R_{OVO2} 连接在 OVO 引脚和 V_{NEG} 引脚之间)。 当外部 MOSFET 两端 (源极与漏极之间) 的电压等于系统接地端电压 ($-V_{NEG} +$)，即最大期望负载电压时，GATE 引脚电压将被强制为 V_{NEG} 引脚电压 (禁止外部 MOSFET)。 欲直接检测电路板上是否出现过电压 (而不是通过负载检测)，应将 OVO 引脚连接到 V_{NEG} 引脚。
PWRGOOD	18	O	D	Power Good (电源正常) 指示引脚。 该输出引脚状态由以下四个条件决定，即： - 欠压 - 过压 - 限流 - 外部 FET 处于完全导通状态 (上电时由 $DRAIN_{TH}$ 引脚电压决定) PWRGOOD 引脚电压为 CMOS 逻辑电压 (V_{NEG} 或 $V_{NEG}+12V$)。 当器件完全上电且系统不在欠压或过压状态时，PWRGOOD 有效。 将电阻 R_{ISET} 连接到 V_{NEG} 引脚，可将 PWRGOOD 引脚配置为高电平有效。将 R_{ISET} 连接到 V_{REFIN} 引脚，可将 PWRGOOD 引脚配置为低电平有效。
ENABLE	19	I	TTL	栅极驱动使能引脚。 该引脚用来使能 GATE 引脚并使 PWRGOOD 引脚有效。ENABLE 引脚为高电平有效，内部拉高至 5V。当发生限流故障时 (RESTART 变为高电平)，该引脚由用户置为低电平以清除电流限制锁存，或禁止 GATE 引脚输出。 H = 使能 GATE 和 PWRGOOD 引脚。 L = 禁止 GATE 引脚，使 PWRGOOD 引脚无效并清除电流限制锁存。 当 ENABLE 引脚为高电平时，故障条件将禁止 GATE 引脚输出并使 PWRGOOD 引脚无效。

注: TTL = TTL 兼容输入
I = 输入
P = 电源
A = 模拟

ST = CMOS 电平的施密特触发输入
O = 输出
CMOS = CMOS 兼容输入
D = 数字

MCP18480

表 3-1: MCP18480 引脚描述 (续)

引脚名称	引脚编号	引脚输入 输出属性	缓冲类型	描述
	SSOP			
RESTART	20	I	TTL	自动重新启动功能使能引脚。 使器件在过电流故障后能自动重新启动。 L = 内部故障锁存复位，器件尝试以外部 C _{TIMER} 和 R _{DISCH} 的值确定的频率重启。 H = 禁止自动重新启动功能，允许 GATE 引脚在过电流故障后仍保持为 V _{NEG} 引脚电压。内部拉低至 V _{NEG} 引脚电压。

注:

TTL = TTL 兼容输入

I = 输入

P = 电源

A = 模拟

ST = CMOS 电平的施密特触发输入

O = 输出

CMOS = CMOS 兼容输入

D = 数字

4.0 应用信息

通过 I_{SET} 引脚和外部 R_{ISET} 电阻的不同连接方式, 可将 MCP18480 PWRGOOD 引脚输出信号的极性设定为高电平有效或低电平有效 (见 6.8.8 节, “偏置模块”)。如果 R_{ISET} 电阻连接在 I_{SET} 和 V_{NEG} 引脚之间, PWRGOOD 输出信号为高电平有效。如果 R_{ISET} 电阻连接在 I_{SET} 和 V_{REFIN} 之间, PWRGOOD 输出信号则为低电平有效。

对于使用低电平有效使能的 DC/DC 变换器模块的系统, MCP18480 的 PWRGOOD 输出应设定为高电平有效。把 R_{ISET} 电阻连接至 V_{NEG} 引脚, 可将 PWRGOOD 配置为高电平有效。高电平有效的 PWRGOOD 使外部 NPN 晶体管导通, 外部 NPN 晶体管的集电极 (标称为 GOODPWR) 电压被拉低为 V_{NEG} , 以使 GOODPWR 为低电平有效并使能 DC/DC 模块。

对于高电平有效的 DC/DC 变换器模块, MCP18480 的 PWRGOOD 输出应设定为低电平有效。将 R_{ISET} 电阻连接到 V_{REFIN} 引脚, 以使能低电平有效的 PWRGOOD 输出。电路原理图请参见图 4-1 和图 4-2。

图 4-1 示出了一个典型通讯应用电路, 其中 DC/DC 模块为高电平有效。在图 4-2 所示的通讯应用电路中, DC/DC 模块为低电平有效。MCP18480 的 PWRGOOD 引脚的极性 (高电平有效或低电平有效) 取决于 I_{SET} 引脚的状态。

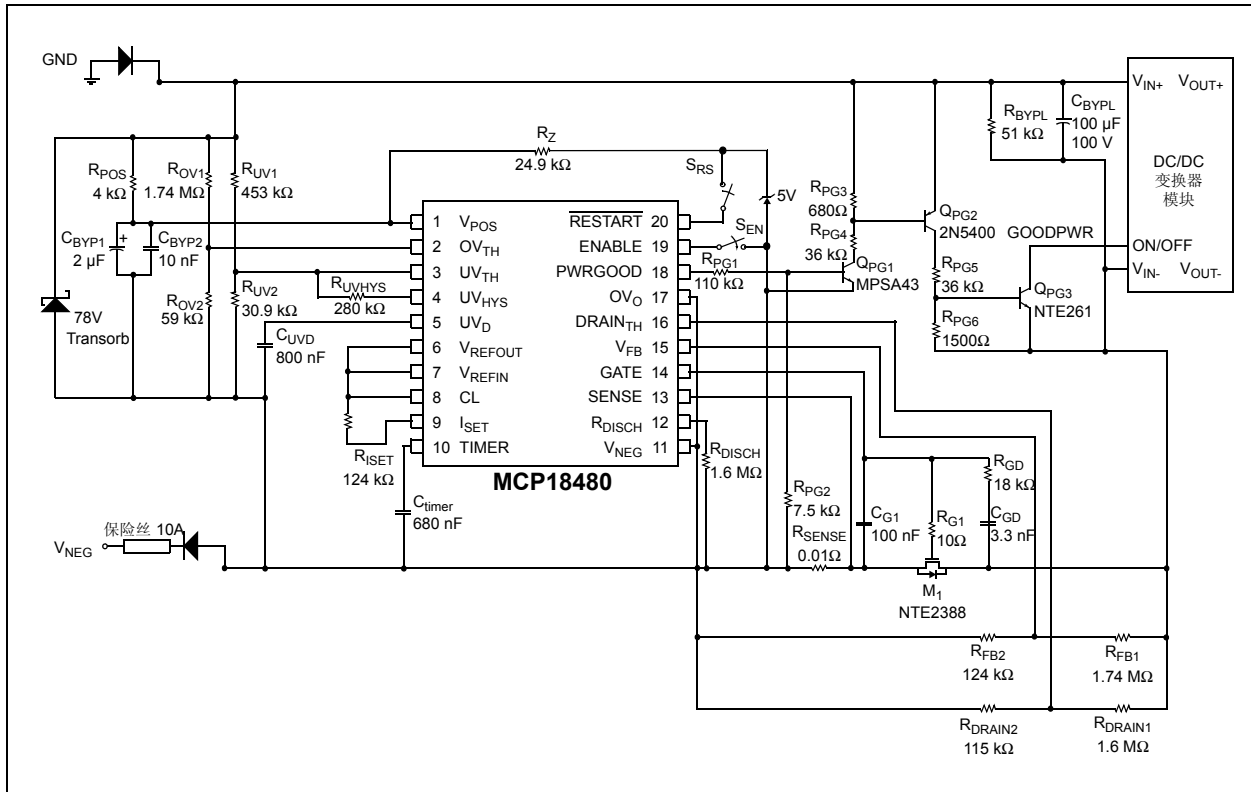


图 4-1: 使用高电平有效电源模块—返送电流限制使能的典型通讯应用电路图。

MCP18480

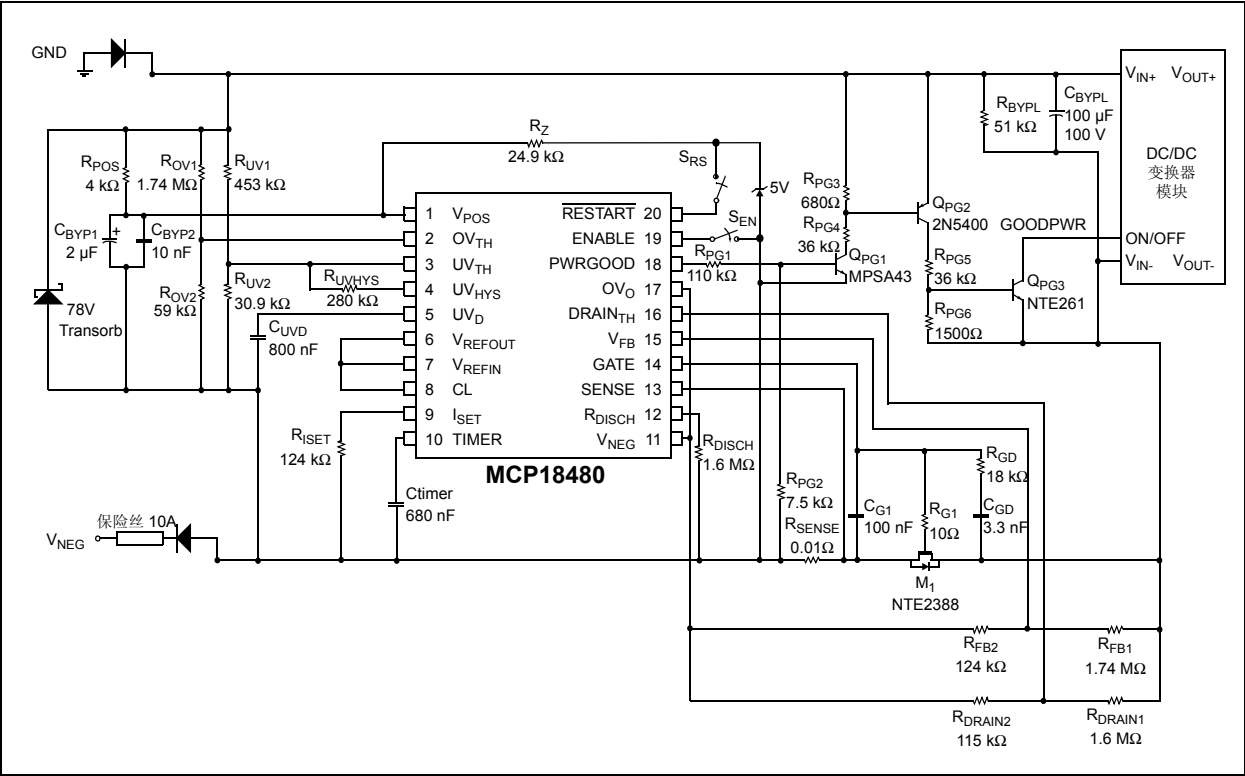


图 4-2： 使用低电平有效电源模块—返送电流限制使能的典型通讯应用电路图。

在背板系统中通常有两种方法来使用 MCP18480。在图 4-3 所示的系统中，背板的每一个插槽都集成了一个 MCP18480。在图 4-4 所示的系统中，背板没有集成 MCP18480，而每一个将插入背板插槽的插卡上都需要集成有 MCP18480。

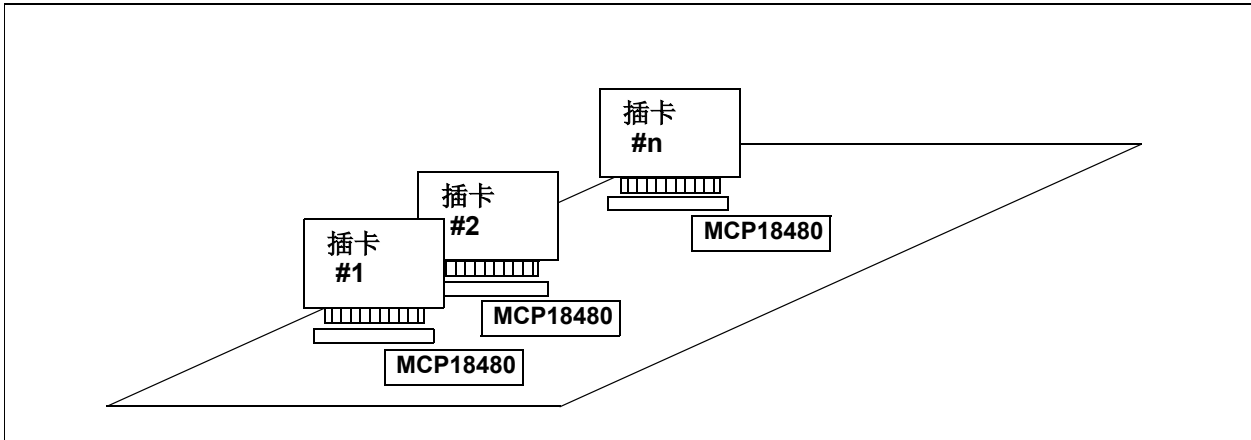


图 4-3： 背板系统方框图 #1。

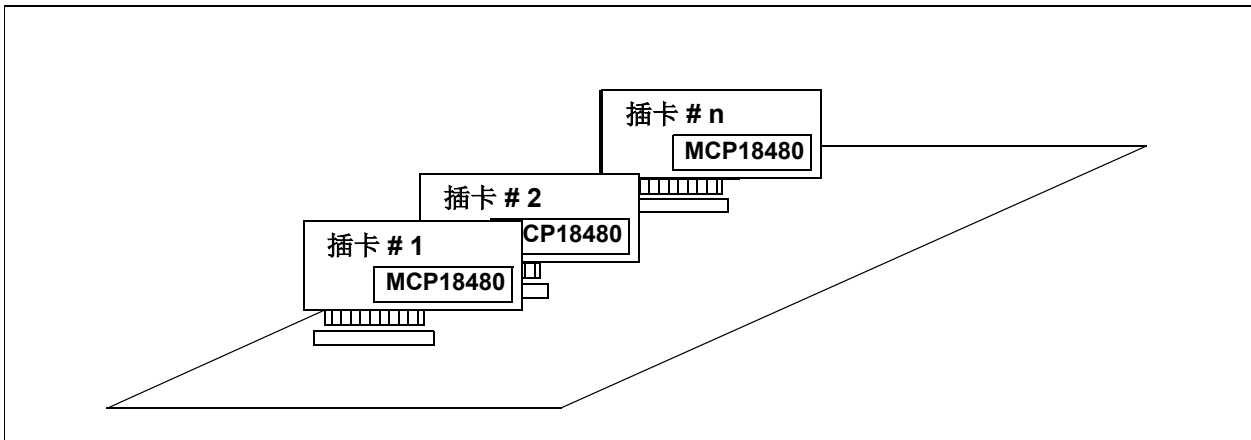


图 4-4： 背板系统方框图 #2。

MCP18480

注:

5.0 上电

5.1 V_{POS} 和 V_{NEG} 连接

为了确保系统能够正常运行，在电路板上所有电路逻辑上电之前，应保证系统接地端和 V_{NEG} 引脚具有良好的电路连接。

5.2 电路板电路

当 MCP18480 的 V_{POS} 和 V_{NEG} 引脚的电压处于正常状态后，电路板向所有其它信号供电（ V_{POS} 引脚电压正常表明系统接地端电压正常）。MCP18480 将开始向外部 MOSFET 提供较小的电流，以向电路板外部电路（负载）供电。GATE 引脚的电流（流入外部 MOSFET）随着 MOSFET V_{DS} 的降低而增加。当 MOSFET 的 V_{DS} 小于 $DRAIN_{TH}$ 引脚上分压电阻电路（ R_{DRAIN1} 和 R_{DRAIN2} ）所设定的电压值，且 GATE 引脚电压大于 8V 时，PWRGOOD 引脚输出有效。

6.0 内部信号描述

在本数据手册的第 2 页给出了 MCP18480 的功能框图。在各功能模块之间存在一些已命名的信号。6.1 节至 6.7 节对这些信号作了简要的说明。

6.1 Undervoltage Active（欠压激活）

该信号为低电平时表明系统接地端 - V_{NEG} 低于最小允许电压。

6.2 Overvoltage Active（过压激活）

该信号为低电平时表明系统接地端 - V_{NEG} 高于最大允许电压。

6.3 LATCHOFF（闭锁）

该信号根据限流定时器超时控制 GATE 引脚的输出。

6.4 Current Limit TIMER（限流定时器）

该信号控制 GATE 引脚电流的减少并使限流定时器引脚的电压开始上升。

6.5 Current Limit Feedback（限流反馈）

该电压信号为与外部 MOSFET 的 V_{DS} 成正比的电压信号，用以设定限流的翻转点。

6.6 TIMEOUT（超时）

该信号表明返送时间结束并用来启动闭锁定时。

6.7 Circuit Breaker（电路断路器）

该信号在检测到外部 FET 出现过流时，立即将 GATE 引脚输出拉低至 V_{NEG} 。

6.8 内部模块描述

6.8.1 节至 6.8.8 节对第 2 页 MCP18480 功能框图中所示的内部模块进行了讨论。

注： 这里所讨论的电压与图 4-1 中所选择的外部元件参数值有关。

6.8.1 欠压模块

欠压锁定电路将外部电阻分压电路的中点电压与 2.5V 参考电压进行比较，以实现对输入电压的监控。中点电压被反馈至 UV_{TH} 输入引脚。

如果 UV_{TH} 引脚电压低于内部 2.5V 参考电压，表明电源电压的绝对值太小不足以维持系统正常运行，此时将关断外部 MOSFET。如果 UV_{TH} 引脚电压大于 (V_{NEG} + 2.5V)，电源电压高于由外部电阻分压电路设定的最小工作电压。

在通讯网络应用中，通常希望在输入电压跌落到 -38.5V（容差为 ±1.0V）以下的持续时间超过 100 ms 时关断 DC/DC 变换器的电源。系统在输入电压恢复到 -43.0V（容差为 ±0.5V）之前不会重启。该电压差由漏极开路 NMOS 输出（UV_{HYS} 引脚）产生。在电源电压下降到 -43V 之前，UV_{HYS} 引脚与一个外部电阻相连接，该电阻与外部 UV 分压电路中两个电阻的下端并联。当 UV_{TH} 引脚的电压超过 (V_{NEG} + 2.5V) 时，内部 NMOS 晶体管将关闭，断开外部电阻与 UV_{HYS} 引脚的连接。UV_{TH} 引脚的电压将增加到 2.79V。要使内部“欠电压激活”信号有效，电源电压应降低至 -38.5V。

内部 10 μA 电流源和连接在 UV_D 引脚的外部电容，可调节输入故障与系统确认故障之间的延迟时间。对于 -48V 的通讯设备，该延迟时间通常为 100 ms。欲调节此延迟时间值，可参见公式 6-1。

公式 6-1: 输入故障延迟

$$T_{DELAY} = \frac{\left(\frac{V_{REFIN}}{2}\right) \cdot C_{UVD}}{10\mu A}$$

C_{UV} 为连接在 UV_D 引脚和 V_{NEG} 引脚之间的电容。1 μF 的电容将提供大约 100 ms 的延迟。

如果电源电压下降到低于设定的阈值，输入比较器将发生翻转。定时电容的电压将以前面介绍的速率上升。当电容电压达到 1.25V 时，欠压模块开启。当输入比较器变为低电平时，滞后 FET 导通，V_{NEG} 变为正常有效的翻转点电压恢复为 -43V。

当欠压激活信号为低电平时（包括欠压输入滤波器），用于外部 MOSFET 驱动的 GATE 引脚驱动被禁止（60 mA 灌电流）。GATE 引脚输出被拉低至 V_{NEG} 引脚电压，而 PWRGOOD 输出引脚变为无效，表明输入电压超出范围。

公式 6-2: 欠压滞后

$$R_{UVHYS} = \frac{R_{UV1}}{\left(\frac{V_{UVD}}{V_{REFIN}}\right) - \frac{R_{UV1}}{R_{UV2}} - 1}$$

公式 6-3: 欠压条件

$$V_{REFIN} > \frac{|V_{NEG}| \cdot R_{UV2}}{(R_{UV1} + R_{UV2})}$$

6.8.2 过压模块

过压模块与欠压模块的工作原理类似，都是将外部分压电路（连接在 OV_{TH} 引脚上）的中点电压和 V_{REFIN} 引脚电压进行比较，以实现输入电压的监控。

如果中点电压低于参考电压，表明输入电压没有超出范围。如果中点电压大于（ $V_{NEG} + V_{REFIN}$ 引脚电压），表明电源电压高于设定的可允许最大电压值。此时一个内部标志将被激活，以通知 MCP18480 输入电压超出设定的极限值。

当输入电压跌落到低于由外部电阻 (R_{OV1} 和 R_{OV2}) 确定的阈值时，“过电压激活”信号变为无效。

公式 6-4: 过电压条件

$$V_{REFIN} < \frac{|V_{NEG}| \cdot R_{OV2}}{(R_{OV1} + R_{OV2})}$$

6.8.3 FET-GOOD 模块

上电时，FET-good（FET 正常指示）模块对外部 MOS-FET 漏极和 V_{NEG} 引脚之间的电压进行监控。该模块将延迟 PWRGOOD 输出信号变为有效的时间，直至外部 FET 漏极 - 源极之间的电压降低到允许范围之内，且 GATE 引脚电压大约为 8V，PWRGOOD 才有效。该模块的比较器工作原理与欠压和过压模块类似。

为了避免欠压电路中的 FET 栅极电压过大，可采用在接地端和 V_{NEG} 引脚之间接入一个电阻分压器。同样，正常运行时外部 MOSFET 的漏极电压可能为 V_{NEG} ，也可能与接地端电位相同（一般为高于 V_{NEG} 48V）。

FET 正常指示模块也对 GATE 引脚输出进行监控。当 GATE 引脚电压 > ($V_{NEG} + 8V$)，且 $DRAIN_{TH}$ 引脚电压处于设定范围之内，FET 正常指示模块的输出为有效状态。

内部 FET 正常指示信号变为高电平并保持有效状态，直至检测到故障条件（欠压，过压或过电流）。这些故障条件中的任何一个都将使 PWRGOOD 输出信号变为无效，直至故障条件消除并且外部 FET 的栅极和漏极电压处于允许范围之内。

6.8.4 限流模块

在 FET 源极和 V_{NEG} 引脚之间连接一个外部电阻, 用这一检测电阻上的电压来检测流经外部 FET 的电流是否出现过流。

如图 4-1 和图 4-2 所示, 漏极电压通过一个电阻分压电路来检测。该分压值加到一个电路, 当外部 FET 漏极电压为 V_{NEG} 时, 该电路输出电压为 $(50 \text{ mV} + V_{NEG})$ 。当 V_{FB} 引脚电压 $\geq (V_{NEG} + 0.5V)$ 时, 该输出电压为 12 mV 。该输出电压为传送到栅极驱动模块的限流反馈信号 (CLFB), 用于返送电流限制。

CLFB 电压作为比较器的一个参考输入, 而比较器的另一输入则对与外部 FET 源极串联的限流检测电阻两端电压进行监控。当 SENSE 引脚电压超过 CLFB 电压时, 比较器输出变为高电平以启动定时器 (见 6.8.5 节)。与 V_{DS} 有关的限流阈值将有助于将 FET 的电流限制在安全工作区内。

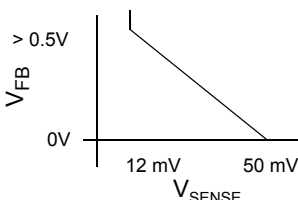
限流模块中的另一比较器对 SENSE 引脚进行监控, 以检测是否有严重过电流条件发生, 以立即使外部 MOSFET 停止导通。该比较器的输出将导致定时器模块中的比较器输出翻转, 并逾越超时周期的第一部分而直接进入关断周期。在一些应用场合, 用户可能希望将系统设定为如下模式: 出现短路条件 (电流超过期望值) 时立即关断系统。欲实现上述功能, 应在 V_{REFIN} 引脚和 V_{NEG} 引脚之间接入一个电阻分压器, 且以分压器的中点作为 CL 引脚的输入。公式 6-5 给出了触发该模式的电路断路器电流的计算方法。

公式 6-5: 电路断路器电流阈值

$$I_{CAT} = \frac{\left(\frac{V_{REFIN}}{R_{CLI} + R_{CL2}} \right) \cdot R_{CL2}}{R_{SENSE}}$$

如果在某个应用中无需该功能, 可通过将 CL 引脚与 V_{REFIN} 引脚相连以禁止该功能。公式 6-6 给出了在限流过程中 CL 引脚的电流计算公式。

公式 6-6: CL 引脚电流

$$I_{CL} = \frac{V_{SENSE}}{R_{SENSE}}$$


$$V_{SENSE} = 0.76 \times \left(0.05V - \frac{V_{DS} \times R_{FB2}}{R_{FB1} + R_{FB2}} \right) + 0.012V$$

(对于 $V_{FB} > 0.5V$, $V_{SENSE} = 0.012V$)

6.8.5 定时器模块

由于外部 FET 可以经受短暂的过流冲击, 因此不必在电流突然上升到过高值时立即关闭 FET (见外部 FET 数据手册)。当检测到过电流条件时, 定时器电路使用限流模块中的比较器输出开始对外部电容进行充电, 充电电流为 $16 \cdot I_{RISET}$ (典型值为 $160 \mu A$)。当电容上的电压上升到 $1.25V$ 时, 比较器输出将变为高电平。该输出信号传送到另一个模块, 以告知栅极驱动模块关闭外部 FET 并使 PWRGOOD 引脚输出无效。定时器的补偿输出将改变滞后电路的状态, 将比较器的参考输入电压降至 $V_{NEG} + 100 \text{ mV}$ ($\pm 10 \text{ mV}$)。

当 FET 处于关闭状态时, 流经 FET 的电流降至零。因此电流检测电阻两端的电压也变为零, 同时传送到定时器模块的限流信号也将消失。定时器电容将以由外部电阻 R_{DISCH} 设定的速率进行放电。

公式 6-7 用来计算 TIMER 引脚的电流。该电流参数将用在其它参数的计算中。

公式 6-7: 定时器引脚电流计算

$$I_{TIMER} = 16 \cdot I_{RISET} \quad \text{典型值}$$

$$I_{TIMER} = 10 \cdot I_{RISET} \quad \text{最小值}$$

$$I_{TIMER} = 20 \cdot I_{RISET} \quad \text{最大值}$$

注 I_{RISET} 为流经外部电阻 R_{RISET} 的电流。

过电流条件出现至 FET 关闭之间的延迟时间可由公式 6-8 确定。

公式 6-8: 过电流故障延迟

$$T_{CLD1} = \frac{C_{TIMER}}{I_{TIMER}} \cdot 1.25$$

复位定时器以及重新激活栅极驱动模块所需的时间可采用公式 6-9 计算。

公式 6-9: 过电流重新激活延迟

$$T_{CLD2} = 9.2 \cdot C_{TIMER} \cdot R_{DISCH}$$

如上所述, 如果 $\overline{\text{RESTART}}$ 为低电平, 定时器电路以自由运行, 多振荡器的方式工作。

6.8.6 锁存模块

限流锁存电路决定：在过电流条件导致的超时周期结束之后，外部 FET 应被闭锁至由外部信号激活，还是在定时器周期结束之后自动重新启动。

如果 **RESTART** 输入为低电平，器件将重新启动且将自动恢复对外部 MOSFET 的栅极驱动。如果 **RESTART** 引脚为高电平，限流事件将在设定的延迟时间之后关闭 FET，并保持关闭状态直至 **ENABLE** 引脚或 **RESTART** 引脚瞬间拉低至低电平。

6.8.7 栅极驱动模块

栅极驱动模块向外部 MOSFET 的栅极提供大小等于 CLFB 电压除以 1 kΩ 的电流。因此 GATE 引脚的电流由外部 FET 的 V_{DS} 确定。该电流以及 FET 周围的外部电容，对外部 FET 漏极的电压斜率进行控制，以限制来自背板上其它插板的电流。当发生故障（过电压，欠电压或过流）时，外部 FET 的栅极电压被拉低（灌电流为 60 mA）。正常运行其间，GATE 引脚电压上升至大约 12V，将外部 FET 置于深度的三极管区域。如果漏极电流过大且此时漏源电压较高，则运算放大器的反相输入由限流模块控制为 CLFB 电压，从而减弱对外部 FET 的驱动，达到最终减少流经外部 FET 电流的目的。该返送电流限制将保持激活状态，直至 C_{TIMER} 电压达到 $V_{REFIN}/2$ （在此之后的超时周期内，GATE 输出将拉低至 V_{NEG} ），或直至 **ENABLE** 被瞬间置为低电平。

对于在限流中不希望漏极电流跟踪外部 FET V_{DS} 的应用场合，用户可将 V_{FB} 引脚与 V_{REF} 或 V_{NEG} 引脚直接连接。这将导致 MCP18480 试图强制漏极电流为 12 mV/ R_{SENSE} 或 50 mV/ R_{SENSE} ，直至定时器模块超时。如果不需要返送限流功能，可设定与 CL 引脚相关的分压电路进行电流检测，以立即关断 GATE 输出。

GATE 引脚输出电压大约高于 8V 是 PWRGOOD 引脚有效的条件之一。任何导致 GATE 引脚电平拉低至 V_{NEG} 的故障条件都将使 PWRGOOD 引脚输出无效。在起动时，内部 NMOS 晶体管通过上拉电阻将其栅极电位拉高，以保持 GATE 引脚输出低电平直至 MCP18480 实现正确偏置。

6.8.8 偏置模块

内部电压产生或偏置模块产生所有内部模块所需的偏置电流。该模块还向 V_{REFOUT} 引脚提供一个 2.5V 参考电压。该引脚输出信号通常反馈至 V_{REFIN} 引脚。不过，也可直接将外部产生的 2.5V 参考电压连接到 V_{REFIN} 引脚，此时将 V_{REFOUT} 引脚悬空。在该偏置模块中，器件将产生一个 $V_{REFIN}/2$ 的电压，用作其它模块的参考电压。

内部并联稳压器将内部电路电压限制在 12V。与 V_{POS} 引脚串联的外部限流电阻用来吸收过高的电压。产生的 12V 稳压源用于栅极驱动模块以及 PWRGOOD 输出电路。

将 12V 电压源降压以产生 5V 的稳压源。其它大多数电路和模块依靠内部产生的 5V 电压进行工作。

公式 6-10: 外部 R_{ISET} 电流

$$I_{R_{ISET}} = \pm \frac{\left(\frac{V_{REFIN}}{2}\right)}{R_{ISET}}$$

注： 该电流的方向取决于外部 R_{ISET} 电阻的连接位置（一端连接至 I_{SET} 引脚，另一端连接至 V_{NEG} 引脚还是 V_{REFIN} 引脚）。

6.8.9 电源正常模块

“电源正常”模块对过压有效、欠压有效、限流电路以及 FET 正常模块输出的状态进行监控，以产生 PWRGOOD 输出信号。

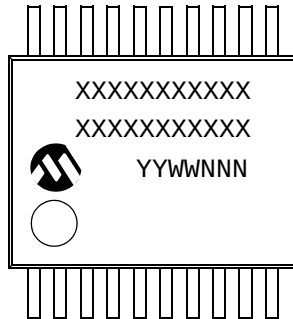
MCP18480

注:

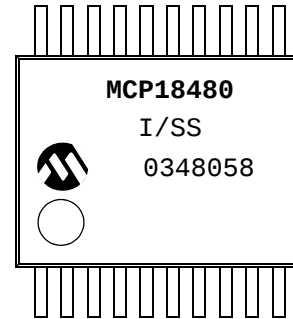
7.0 封装信息

7.1 封装标识信息

20 引脚 SSOP 封装



示例



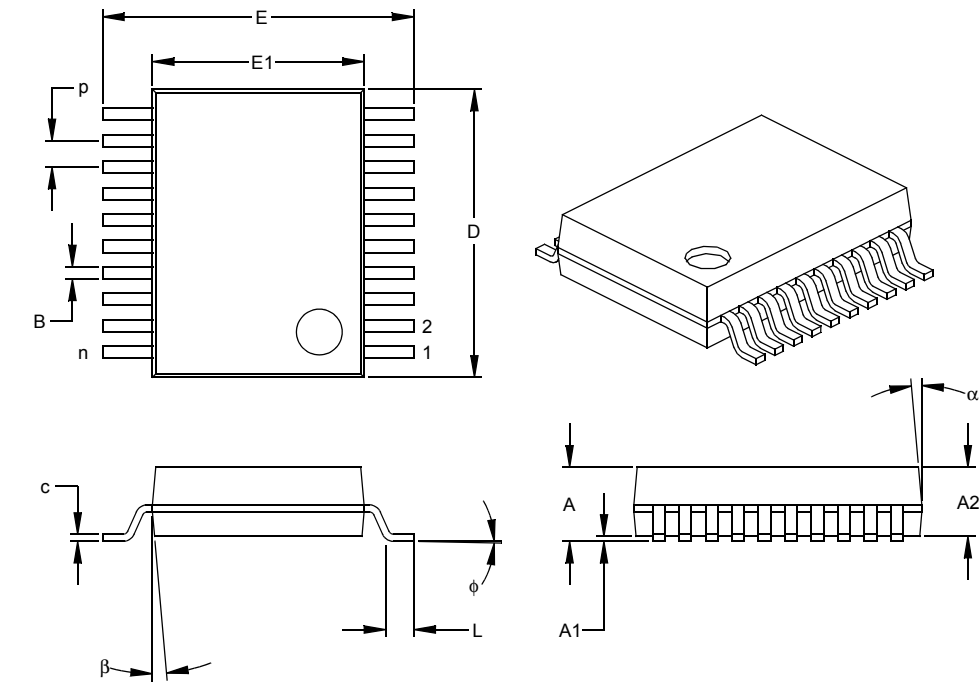
其中： XX...X 客户信息 *
YY 年份代码 (日历年的最后两位数字)
WW 星期代码 (一月一日的星期代码为 '01'
NNN 字母数字形式的追踪代码

注： 如果 Microchip 芯片部件编号无法在一行内标完，将在下一行继续标出，因此限制了客户信息的可用字符数。

* 标准的产品标识包括 Microchip 芯片部件编号、年份代码、星期代码和追踪代码。

MCP18480

20 引脚塑封小外形封装 (SS) – 209 mil， 5.30 mm (SSOP)



单位		英寸*			毫米		
尺寸范围		最小	正常	最大	最小	正常	最大
引脚数	n		20			20	
引脚间距	p		.026			0.65	
总高度	A	.068	.073	.078	1.73	1.85	1.98
塑模封装厚度	A2	.064	.068	.072	1.63	1.73	1.83
悬空间隙 §	A1	.002	.006	.010	0.05	0.15	0.25
总宽度	E	.299	.309	.322	7.59	7.85	8.18
塑模封装宽度	E1	.201	.207	.212	5.11	5.25	5.38
总长度	D	.278	.284	.289	7.06	7.20	7.34
底脚长度	L	.022	.030	.037	0.56	0.75	0.94
引脚厚度	c	.004	.007	.010	0.10	0.18	0.25
底脚倾斜角	φ	0	4	8	0.00	101.60	203.20
引脚宽度	B	.010	.013	.015	0.25	0.32	0.38
塑模顶端倾斜角	α	0	5	10	0	5	10
塑模底端倾斜角	β	0	5	10	0	5	10

* 控制参数

§ 重要特征

注

尺寸 D 和 E1 不包括塑模的毛边或凸起。毛边或凸起不得超过每侧 .010 英寸 (0.254mm)。

JEDEC 同等规范 MO-150

图号: C04-072

附录 A: 版本历史

版本 A

数据手册第一版。

版本 B

- 增加了器件的特性信息。
- 修改了器件的功能描述。

MCP18480

注:

附录 B: MCP18480 原理图

该附录包含 MCP18480 评估板的原理图。



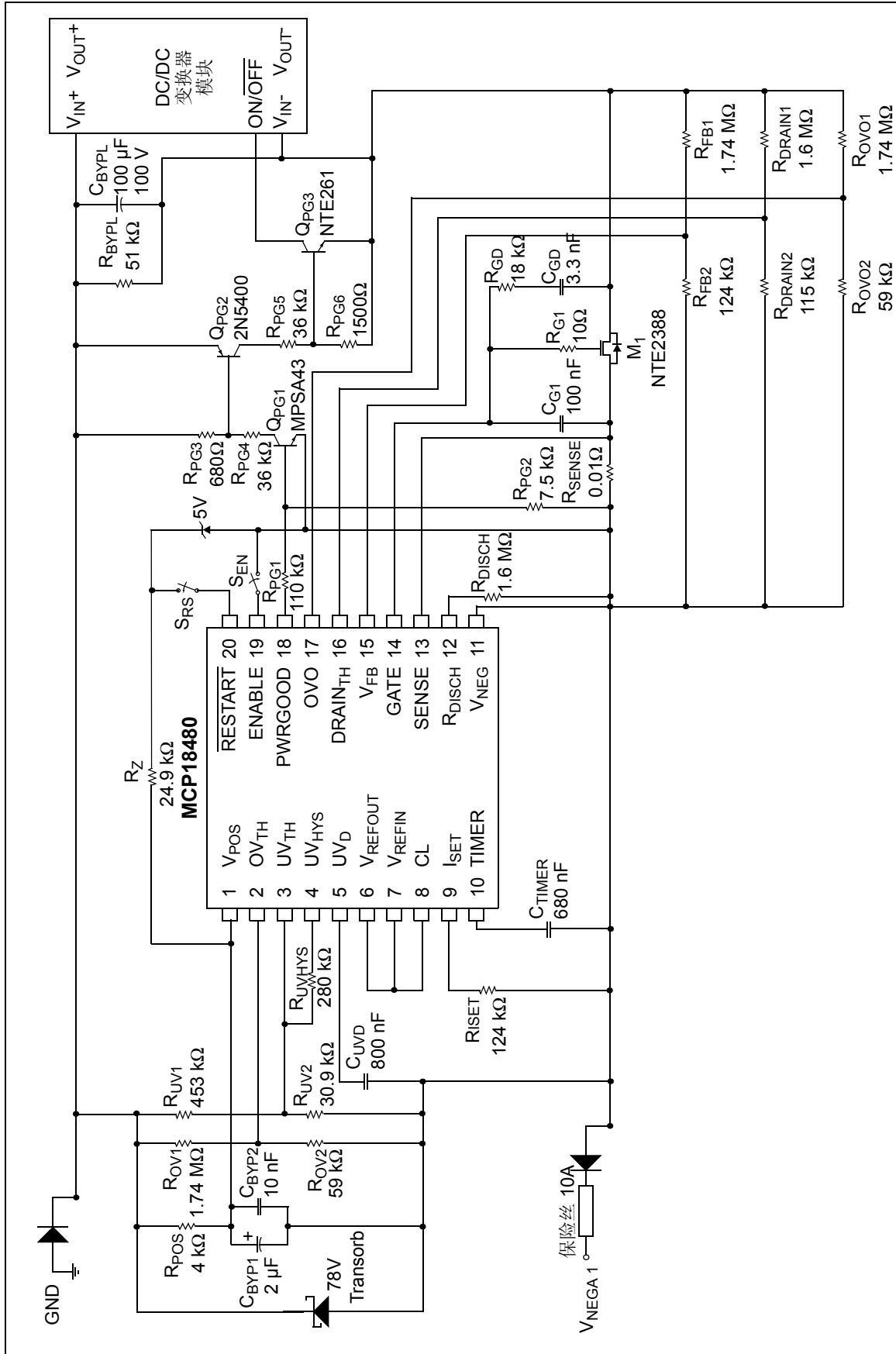
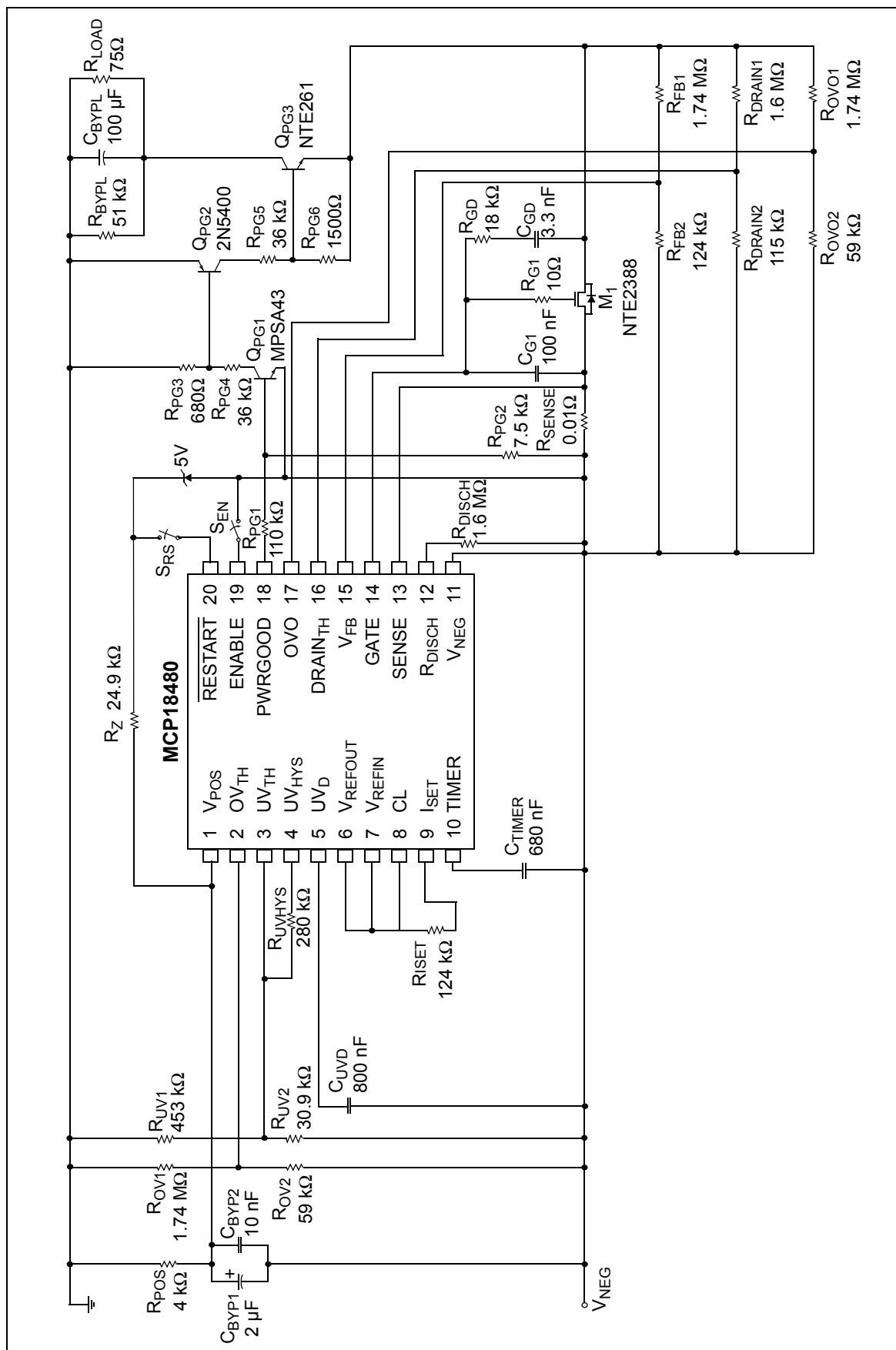


图 B-2: 使用低电平有效电源模块—返送电流限制使能的典型通讯应用电路图。





图B-4: 评估板原理图（低电平有效电源模块—返送电流限制功能使能）。

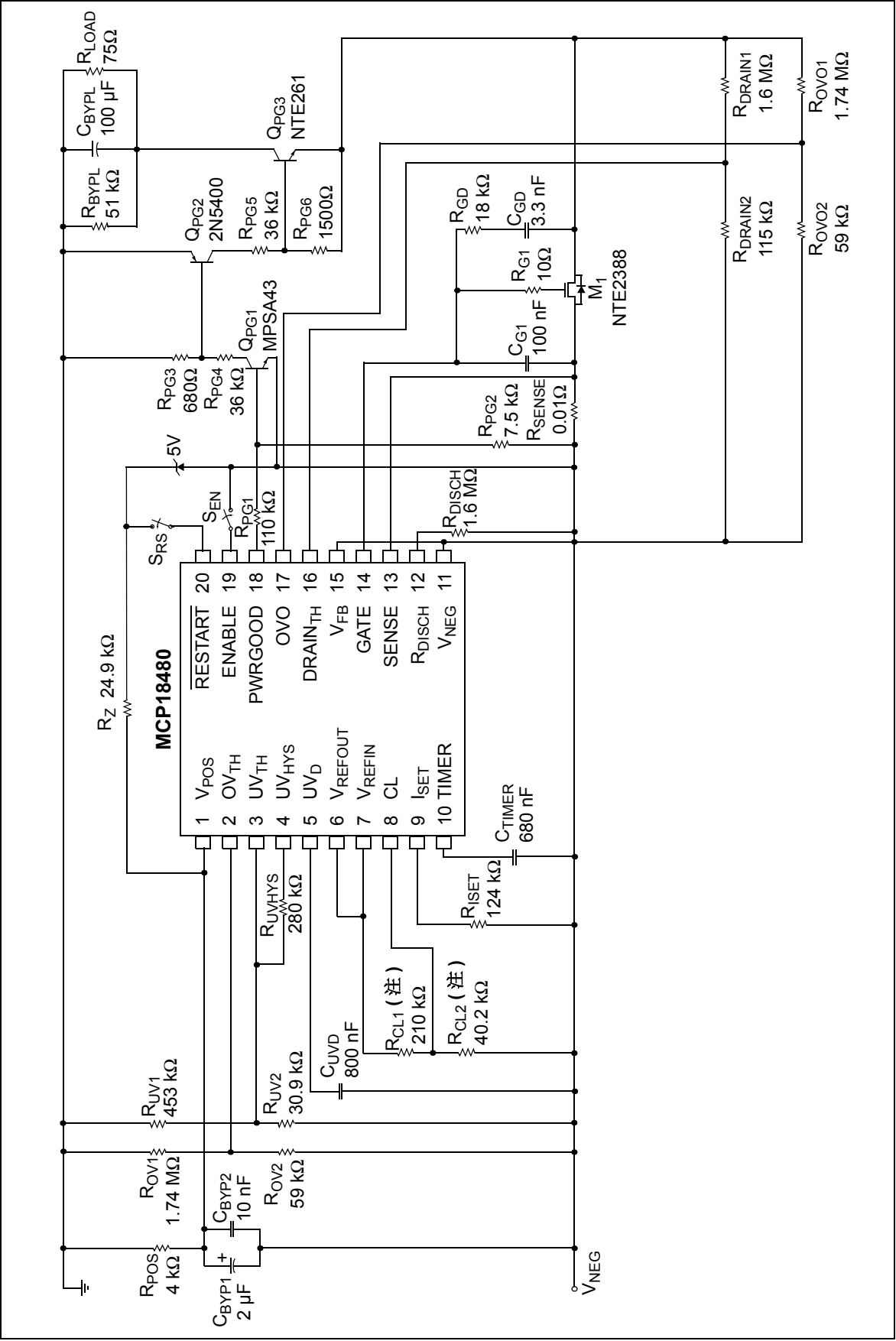


图 B-5: 评估板原理图 (低电平有效电源模块 — 电路断路器电流限制功能使能)。

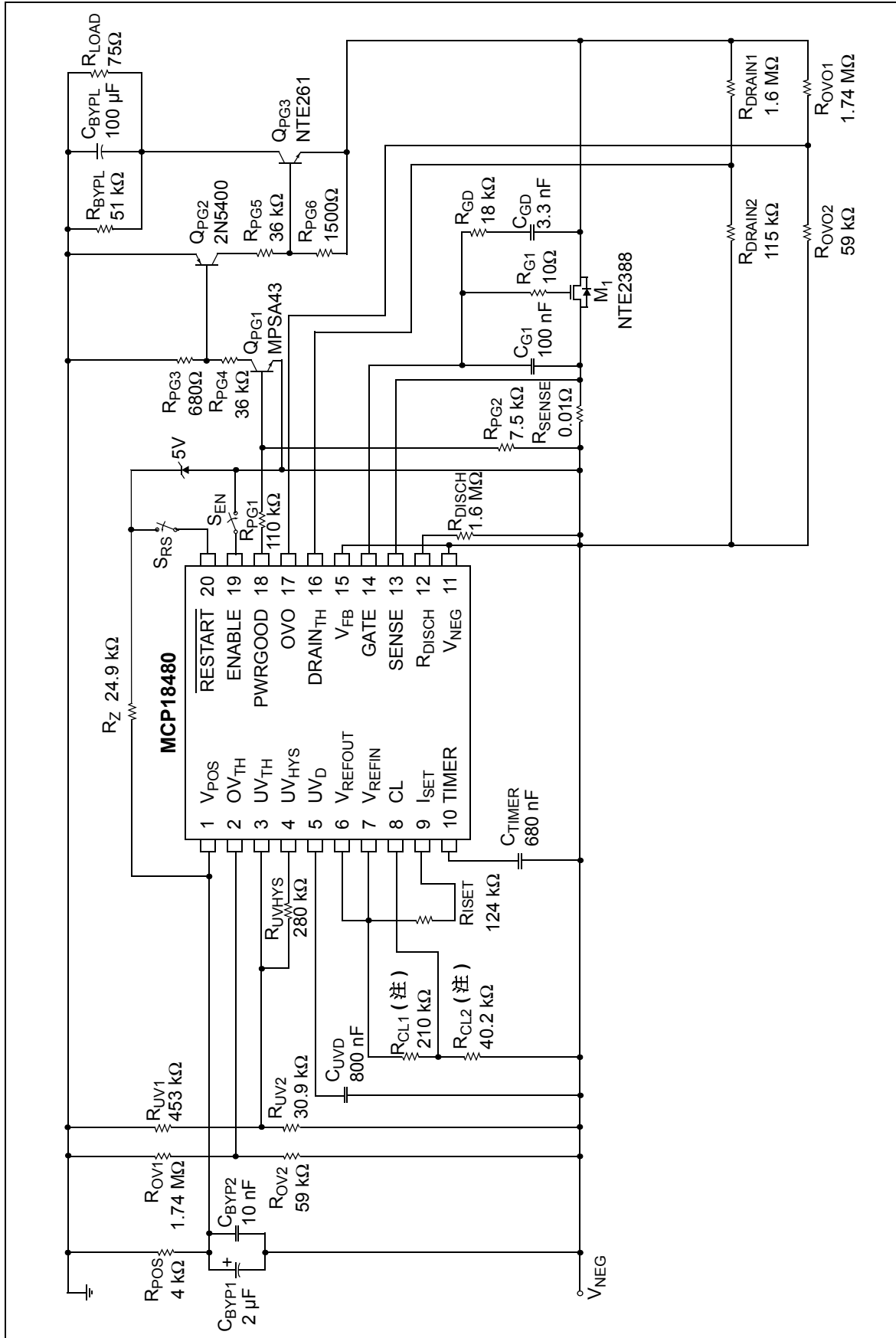


图 B-6: 评估板原理图 (高电平有效的电源模块 — 电路断路器电流限制使能)。

MCP18480

注:

产品识别体系

如欲订货，或获得定价和交货情况等信息，请与工厂或所列各销售办事处联系。

部件编号。

X

XX

器件

温度范围

封装

器件

MCP18480: -48V 热插拔控制器

MCP18480T: -48V 热插拔控制器 (卷带式)

温度范围

I = -40°C 至 +85°C

封装

SS = 塑料 SSOP 封装 (209 mil, 主体), 20- 引脚

示例:

a)

MCP18480-I/SS = 工业级温度范围, SSOP 封装

b)

MCP18480T-I/SS = 卷带式, 工业级温度范围, SSOP 封装

销售和技术支持

数据手册 初始数据手册中述及的产品可能会有一份勘误表，描述微小的运行差别及推荐的工作范围。要确定某一器件是否有勘误表，请通过以下方式和我们联系： 1. Microchip 当地销售办事处 2. Microchip 美国总部文献中心，传真：(480) 792-7277 3. Microchip 网站 (www.microchip.com) 请说明您所使用的器件，以及硅片和数据手册的版本（包括文献编号）。 客户通知系统 在 Microchip 网站 (www.microchip.com/cn) 上注册，获取产品最新信息。
--

MCP18480

注:

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其它半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其它受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

本出版物中所述的器件应用信息及其它类似内容仅为建议，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip Technology Inc. 不会就这些信息的准确性或使用方式作出任何陈述或保证，也不会对因使用或以其它方式处理这些信息而引发的侵犯专利或其它知识产权的行为承担任何责任。未经 Microchip 书面批准，不得将 Microchip 的产品用作生命维持系统中的关键组件。在知识产权保护下，不得暗中以其它方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、PowerSmart 和 rfPIC 均为 Microchip Technology Inc. 在美国和其它国家或地区的注册商标。

AmpLab、FilterLab、microID、MXDEV、MXLAB、PICMASTER、rfPIC、SEEVAL、SmartShunt 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Application Maestro、dsPICDEM、dsPICDEM.net、dsPICworks、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Migratable Memory、MPASM、MPLIB、MPLINK、MPSIM、PICKit、PICDEM、PICDEM.net、PICKtail、PowerCal、PowerInfo、PowerMate、PowerTool、rfLAB、Select Mode、SmartSensor、SmartTel 和 Total Endurance 均为 Microchip Technology Inc. 在美国和其它国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其它商标均为各持有公司所有。

© 2004, Microchip Technology Inc. 版权所有。

**QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==**

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 及位于加利福尼亚州 Mountain View 的全球总部、设计中心和晶圆生产厂均于 2003 年 10 月通过了 ISO/TS-16949:2002 质量体系认证。公司在 PICmicro® 8 位单片机、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器 and 模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

全球销售及服务网点

美洲

公司总部 Corporate Office

2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
Technical Support: 1-480-792-7627
Web Address: <http://www.microchip.com>

亚特兰大 Atlanta

3780 Mansell Road, Suite 130
Alpharetta, GA 30022
Tel: 1-770-640-0034
Fax: 1-770-640-0307

波士顿 Boston

2 Lan Drive, Suite 120
Westford, MA 01886
Tel: 1-978-692-3848
Fax: 1-978-692-3821

芝加哥 Chicago

333 Pierce Road, Suite 180
Itasca, IL 60143
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 Dallas

4570 Westgrove Drive, Suite 160
Addison, TX 75001
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit

Tri-Atria Office Building
32255 Northwestern Highway, Suite 190
Farmington Hills, MI 48334
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 Kokomo

2767 S. Albright Road
Kokomo, IN 46902
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 Los Angeles

18201 Von Karman, Suite 1090
Irvine, CA 92612
Tel: 1-949-263-1888
Fax: 1-949-263-1338

圣何塞 San Jose

1300 Terra Bella Avenue
Mountain View, CA 94043
Tel: 1-650-215-1444
Fax: 1-650-961-0286

加拿大多伦多 Toronto

6285 Northam Drive, Suite 108
Mississauga, Ontario L4V 1X5, Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

澳大利亚 Australia

Suite 22, 41 Rawson Street
Epping 2121, NSW
Australia
Tel: 61-2-9868-6733 Fax: 61-2-9868-6755

中国 - 北京

北京市朝阳区门北大街 6 号
北海万泰大厦 706B 室
邮编: 100027
电话: 86-10-85282100 传真: 86-10-85282104

中国 - 成都

成都市提督街 88 号
四川建行大厦 2401-2402 室
邮编: 610016
电话: 86-28-86766200 传真: 86-28-86766599

中国 - 福州

福州市五四路 71 号
国贸广场 28 层 F 单元
邮编: 350001
电话: 86-591-7503506
传真: 86-591-7503521

中国 - 香港特别行政区

香港新界葵芳兴芳路 223 号
新都会广场 2 座 901-906 室
电话: 852-24011200
传真: 852-24013431

中国 - 上海

上海市仙霞路 317 号
远东国际广场 B 栋 701 室
邮编: 200051
电话: 86-21-62755700
传真: 86-21-62755060

中国 - 深圳

深圳市福田区滨河大道 5022 号
联合广场 A 座 1812 室
邮编: 518033
电话: 86-755-82901380
传真: 86-755-82951393

中国 - 顺德

佛山市顺德区容桂镇凤祥南路 2 号
宏建大厦 401 室
邮编: 528303
电话: 86-757-28395507 传真: 86-757-28395571

中国 - 青岛

青岛市香港中路 12 号
丰合广场 B505A 室
邮编: 266071
电话: 86-532-5027355 传真: 86-532-5027205

台湾地区

Kaohsiung Branch
30F - 1 No. 8
Min Chuan 2nd Road
Kaohsiung 806, Taiwan
Tel: 886-7-536-4818 Fax: 886-7-536-4803

台湾地区

Taiwan Branch
11F-3, No. 207
Tung Hua North Road
Taipei, 105, Taiwan
Tel: 886-2-2717-7175 Fax: 886-2-2545-0139

印度 India

Divyasree Chambers
1 Floor, Wing A (A3/A4)
No. 11, O'Shaugnessey Road
Bangalore, 560 025, India
Tel: 91-80-22290061 Fax: 91-80-22290062

日本 Japan

Benex S-1 6F
3-18-20, Shinyokohama
Kohoku-Ku, Yokohama-shi
Kanagawa, 222-0033, Japan
Tel: 81-45-471-6166 Fax: 81-45-471-6122

韩国 Korea

168-1, Youngbo Bldg. 3 Floor
Samsung-Dong, Kangnam-Ku
Seoul, Korea 135-882
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或 82-2-558-5934

新加坡 Singapore

200 Middle Road
#07-02 Prime Centre
Singapore, 188980
Tel: 65-6334-8870 Fax: 65-6334-8850

欧洲

奥地利 Austria

Durisolstrasse 2
A-4600 Wels
Austria
Tel: 43-7242-2244-399
Fax: 43-7242-2244-393

丹麦 Denmark

Regus Business Centre
Lautrup høj 1-3
Ballerup DK-2750 Denmark
Tel: 45-4420-9895 Fax: 45-4420-9910

法国 France

Parc d'Activite du Moulin de Massy
43 Rue du Saule Trapu
Batiment A - 1er Etage
91300 Massy, France
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany

Steinheilstrasse 10
D-85737 Ismaning, Germany
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy

Via Quasimodo, 12
20025 Legnano (MI)
Milan, Italy
Tel: 39-0331-742611 Fax: 39-0331-466781

荷兰 Netherlands

P. A. De Biesbosch 14
NL-5152 SC Drunen, Netherlands
Tel: 31-416-690399 Fax: 31-416-690340

英国 United Kingdom

505 Eskdale Road
Wokingham Triangle
Wokingham
Berkshire, England RG41 5TU
Tel: 44-118-921-5869
Fax: 44-118-921-5820

02/17/04