

54/74374

八上升沿 D 触发器(3S,时钟输入有回环特性)

简要说明:

374 为具有三态输出的八 D 边沿触发器,共有 54/74S374 和 54/74LS374 两种线路结构型式,其主要电器特性的典型值如下(不同厂家具体值有差别):

型号	f_m	P_D
54S374/74S374	100MHz	450mW
54LS374/74LS374	50MHz	135mW

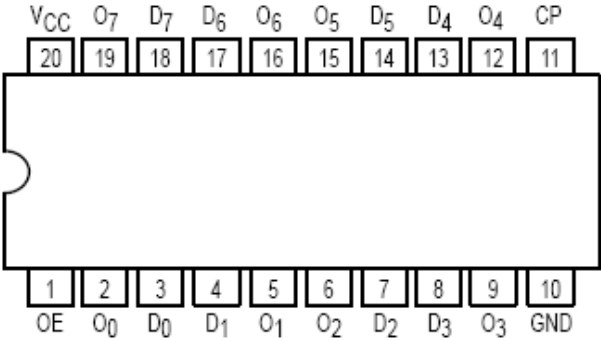
374 的输出端 O0~O7 可直接与总线相连。当三态允许控制端 OE 为低电平时, O0~O7 为正常逻辑状态, 可用来驱动负载或总线。当 OE 为高电平时, O0~O7 呈高阻态, 即不驱动总线, 也不为总线的负载, 但锁存器内部的逻辑操作不受影响。当时钟端 CP 脉冲上升沿的作用下, O 随数据 D 而变。

由于 CP 端施密特触发器的输入滞后作用, 使交流和直流噪声抗扰度被改善 400mV。

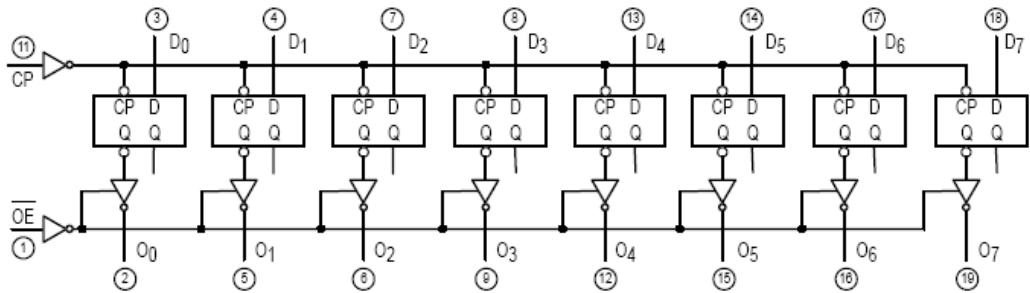
引出端符号:

D0~D7	数据输入端
OE	三态允许控制端 (低电平有效)
CP	时钟输入端
O0~O7	输出端

外部管腿图:



逻辑图:



真值表:

LS374

D_n	LE	OE	O_n
H		L	H
L		L	L
X	X	H	Z*

极限值:

电源电压	7V
输入电压	5.5V
54/74S374.....	7V
54/74LS374.....	5.5V
输出高阻态时高电平电压	5.5V
工作环境温度	-55~125°C
54XXX	0~70°C
74XXX	-65~150°C
存储温度	

推荐工作条件:

		54/74374			54/74LS374			单位
		最小	额定	最大	最小	额定	最大	
电源电压 V_{cc}	54	4.5	5	5.5	4.5	5	5.5	V
	74	4.75	5	5.25	4.75	5	5.25	
输入高电平电压 V_{IH}		2			2			V
输入低电平电压 V_{IL}	54			0.8			0.7	V
	74			0.8			0.8	
输出高电平电流 I_{OH}	54			-2			-1	mA
	74			-6.5			-2.6	
输出低电平电流 I_{OL}	54			20			12	mA
	74			20			24	
脉冲宽度 t_w	CP(H)	6			15			ns
	CP(L)	7.3			15			
保持时间 t_H	D	2 ↓			0 ↓			ns
建立时间 t_{set}	D	5 ↓			20 ↓			ns