

概述

ADE7751 是高精度的防盗电电能计量芯片，支持 IEC687/1036，国标 GB/T 17215-1998，适用于单相电子式电度表。

功能特点

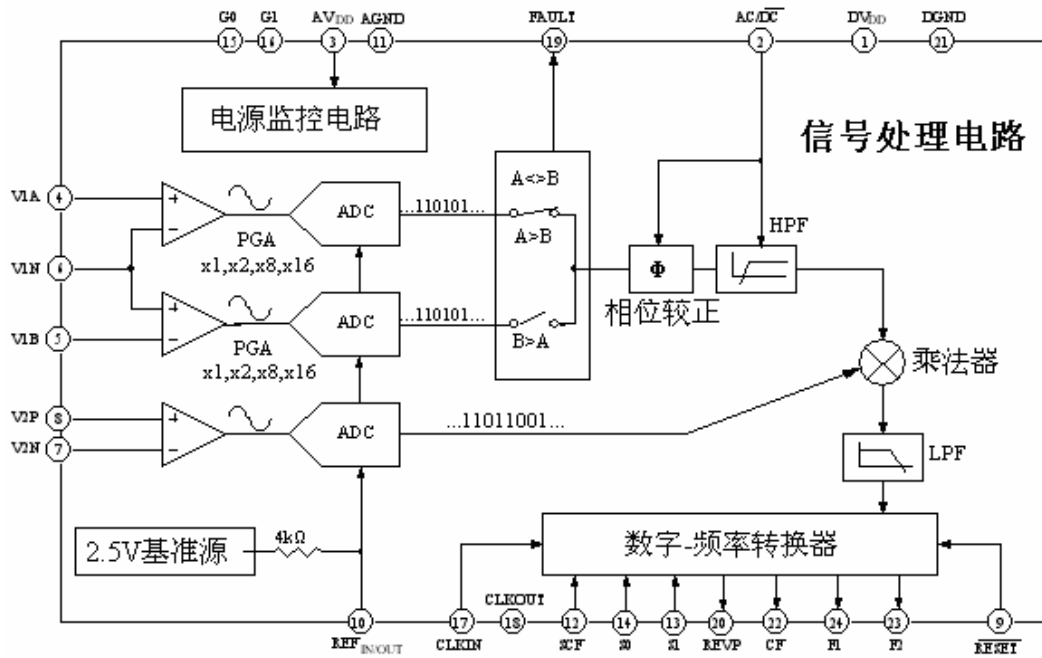
- 精度高，在 500:1 动态范围内线性误差低于 0.1%；
- 高频输出 CF 用于校准，并提供即时有功功率；
- 具有电能-脉冲转换功能，F1，F2 输出频率表示平均有功功率；
- F1，F2 可直接驱动机电计数器和两相步进电机；
- REVP 端出可以用来指示错误接线或负功率；
- 可选择通道增益，模拟输入范围广；
- 在片电源监控电路；
- 具有防盗电，防潜动功能；
- 在片电压源 $2.5V \pm 8\%$ ；
- 单 5V 电源，低功耗；
- 采用 SKDIP24 或 SSOP24 封装。

ADE7751 高精度的防盗电能计量电路

引脚说明

引脚号	引脚名称	引脚描述
1	DVDD	数字电源引脚。应保持在 $5V \pm 5\%$ ，该引脚应可使用 $10\mu F$ 陶瓷电容进行去耦。
2	AC/DC	高通滤波器 HPF 选择引脚。当该引脚输入高电平时，通道 1（电流通道）内的 HPF 被选通。在电能计量的应用中，应使 HPF 选通。
3	AVDD	模拟电源引脚。应保持在 $5V \pm 5\%$ ，该引脚应使用 $10\mu F$ 电容并联 $100nF$ 陶瓷电容进行去耦。
4	V1N0	通道 1（电流通道）的正模拟输入引脚。输入特性同 V1N。
5,6	V1P, V1N	通道 1（电流通道）的正、负模拟输入引脚。完全差动输入方式，正常工作最大信号电平为 $\pm 660mV$ ，相对于 AGND 的最大信号电平为 $\pm 1V$ 。这两个引脚能承受 $\pm 6V$ 的过电压，而不造成永久性损坏。
7,8	V2N, V2P	通道 2（电压通道）的负、正模拟输入引脚。完全差动输入方式，正常工作最大输入电压为 $\pm 660mV$ ，相对于 AGND 的最大信号电平为 $\pm 1V$ 。这两个引脚能承受 $\pm 6V$ 的过电压，而不造成永久性损坏。
9	RESET	复位引脚。当为低电平时，ADC 和数字电路保护复位状态。
10	REF _{IN/OUT}	基准电压的输入、输出引脚。片内基准电压的正常值为 $2.5V \pm 8\%$ ，外部基准源可以直接连接到该引脚上。无论用内部还是外部基准源，该引脚都应使用 $10\mu F$ 钽电容和 $100nF$ 陶瓷电容对 AGND 进行去耦。
11	AGND	模拟电路（即 ADC 和基准源）的接地参考点，该引脚应连接到印刷电路板的模拟接地面。模拟接地面与数字接地面只应有一点连接，如星形接地。
12	SCF	校验频率选择。该引脚的逻辑输入电平确定 CF 引脚的输出频率。
13,14	S1, S0	这两个引脚的逻辑输入用来选择数字/频率转换系数。
15,16	G1, G0	这两个引脚的逻辑输入用来选择通道 1 的增益，可用来选择增益是 1, 2, 8 和 16。
17	CLKIN	外部时钟可从该引脚接入，也可把一个石英晶体接在 CLKIN 和 CLKOUT 之间，为电路提供时钟源，规定时钟频率为 $3.58MHz$ 。
18	CLKOUT	如上所述，可把一个石英晶体接在 CLKIN 和 CLKOUT 之间，为电路提供一个时钟源。当 CLKIN 上接有外时钟时 CLKOUT 引脚能驱动一个 CMOS 负载。
19	FUALT	错误指示输出，用于防盗电功能。
20	REVP	负功或错误接线指示。当检测到负功率时，即电压和电流信号的相位差大于 90° 时，该引脚输出逻辑高电平。该输出没有被锁存，该输出的逻辑状态随 CF 输出脉冲同时变化。
21	DGND	电路数字电路（即乘法器、滤波器和数字频率转换器）的接地参考点。该引脚应连接到印刷电路板的数字接地面，为了有效地抑制噪声，模拟接地面与数字接地面只应有一点连接，如星形接地。
22	CF	频率校验输出引脚。其输出频率反映瞬时有功功率的大小，常用于仪表校验。
23,24	F2, F1	低频逻辑输出引脚，其输出频率反映平均有功功率的大小。这两个逻辑输出可以直接驱动机电式计数器或两相步进电机。

功能框图



ADE7751 高精度的防盗电电能计量电路

极限参数

参数	符号	最小值	最大值	单位
工作电压	$V_{DD}-V_{SS}$	-0.3	7.0	V
管脚电流	I_{PIN}	-150	+150	mA
储藏温度	T_{STG}	-65	+150	
工作温度	T_O	-40	+85	

电参数

$AV_{DD}=DV_{DD}=5V \pm 5\%$, $AGND=DGND=0V$, 片内基准, $CLKIN=3.58MHz$, 温度范围= $-40 \sim +85$

参 数	数 值	单 位	测 试 条 件 / 注 释
模拟输入 最大信号电平	± 1	V max	输入 PIN 对 AGND 的电压
基准输入 REFIN/OUT 输入电压范围	2.7 2.3	V max V min	2.5V+8% 2.5V-8%
片内基准源 基准电压误差 温度系数	± 200 35 60	mV max ppm/ typ ppm/ max	额定值 2.5V
时钟输入频率	3.58MHz	MHz typ	
逻辑输入 输入高电平, V_{INH} 输入低电平, V_{INL}	2.4 0.8	V min V max	$DV_{DD}=5V \pm 5\%$ $DV_{DD}=5V \pm 5\%$
逻辑输出 F1 和 F2 输出高电平, V_{OH} 输出低电平, V_{OL} CF 和 REVP 输出高电平, V_{OH} 输出低电平, V_{OL}	4.5 0.5 4 0.5	V min V max V min V max	$DV_{DD}=5V \pm 5\%$, $I_{SOURCE}=10mA$ $DV_{DD}=5V \pm 5\%$, $I_{SINK}=10mA$ $DV_{DD}=5V \pm 5\%$, $I_{SOURCE}=5mA$ $DV_{DD}=5V \pm 5\%$, $I_{SINK}=5mA$
电源 模拟电源 AV_{DD} 数字电源 DV_{DD} 静态电流 I_{DD}	4.75 5.25 4.75 5.25 5	V min V max V min V max mA max	5V-5% 5V+5% 5V-5% 5V+5%

ADE7751 高精度的防盗电电能计量电路

功能说明

ADE7751 是一种用于单相高精度电能计量表的集成电路，它只在 ADC 和基准电路中使用了模拟电路，其它的信号处理都由数字电路完成，在恶劣的环境下仍可以保持极高的准确度和长时间的稳定性。

ADE7751 内部结合了一个新颖的 FAULT 检测电路，可以在检测到 FAULT 时报警并且继续精确的进行电能计量，持续的监测相线和中线(回路)电流。当两个电流差超过 12.5% 时电路检测到 FAULT 发生。当两个电流差超过 14%，电路按照两个电流中较大的电流进行计量。

ADE7751 通过引脚 F1、F2 以低频率形式输出有功功率的平均值，可以直接驱动机电式计数器，或与微控制器接口。从引脚 CF 以高频形式输出有功功率的瞬时值，用于电能计量表的校准。

在 ADE7751 内部有一对 AVDD 电源引脚进行监控的电路，在 AVDD 引脚上的电压上升到 4V 之前，电路一直保持复位状态。当 AVDD 引脚上的电压降到 4V 以下时，电路也会产生复位，CF、F1、F2 没有输出。

无论通道 1 内的高通滤波器 (HPF) 是接通还是断开的，内部相位匹配电路使电压和电流通道的相位始终是匹配的。内部的空载阈值特性保证了 ADE7751 在空载时不会产生潜动。

工作原理

两个 ADC 对来自电流和电压传感器的电压信号进行数字化，这两个 ADC 都是 16 位二阶 $\Sigma\Delta$ 模数转换器，过采样速率达 900kHz。ADE7751 的模拟输入结构具有宽动态范围，大大简化了传感器接口 (可以与传感器直接连接)，也简化了抗混叠滤波器的设计。电流通道中的 PGA 进一步简化了传感器接口。电流通道中的 HPF 滤掉电流信号中的直流分量，从而消除了由于电压或电流失调所造成的有功功率计算上的误差。

有功功率是从瞬时功率信号推导计算出来的，瞬时功率信号是用电流和电压信号直接相乘得到的。为了得到有功功率分量 (即直流分量)，只要对瞬时功率信号进行低通滤波就行了。下图示出了有功功率信号进行低通滤波来获取有功功率，这个设计方案也能正确计算非正弦和电压波形在不同功率因数情况下的有用功率。所有的信号处理都是由数字电路完成的，因此具有优良的温度和时间稳定性。

频率输出

脉冲输出 CF 端主要用于仪表校验。CF 端输出的脉冲频率可高达 F1 和 F2 的输出脉冲频率的 2048 倍。F₁₋₄ 频率选得越低，CF 得倍率越高。下表给出了两者之间的关系，它们取决于逻辑输入 S0、S1 和 SCF 的状态。因为 CF 输出的频率比较高，所以它与瞬时有功功率成正比。如同 F1 和 F2 一样，CF 输出频率也是相乘后经低通滤波器获得的。然而，因为输出频率较高，有功功率的累计时间非常短，因此在数字-频率转换过程中完成的平均作用较小。由于对有功功率信号的平均作用较小，所以 CF 的输出对功率波动的响应较敏感，见信号处理框图。

CF 的最高输出频率 (交流信号)

SCF	S1	S0	F ₁₋₄	CF 的最高输出频率 (Hz)
1	0	0	1.7	128 × F1, F2=43.52
0	0	0	1.7	64 × F1, F2=21.76
1	0	1	3.4	64 × F1, F2=43.52
0	0	1	3.4	32 × F1, F2=21.76
1	1	0	6.8	32 × F1, F2=43.52
0	1	0	13.6	16 × F1, F2=21.76
1	1	1	13.6	16 × F1, F2=43.52
0	1	1	13.6	2048 × F1, F2=5570

典型应用线路图

