

# ADE7756\*

## 特点

- 高精度，支持 IEC687/1036 标准的精度要求在 1000 : 1 的动态范围内误差小于 0.1%
- 用户片内可设置线电压跌落 (SAG) 检测和电源设备间断监控的阈值
- ADE7756 提供波形采样(20 位)和有功电能 (40 位) 数据功率、相位与输入失调数字化校准
- 片内设有温度传感器 (经校准后典型值  $\pm 3^{\circ}\text{C}$ )
- 有一个与 SPI 兼容的串行接口
- 频率可设置的脉冲输出
- 中断请求 (IRQ) 引脚和状态寄存器可以对寄存器溢出和其它情况提供预警
- 在环境条件变化很大和长时间使用条件下，采用专利技术的模数转换器 (ADC) 和数字信号处理器 (DSP) 仍能保证高精度
- 具有外部过驱动能力的基准电压源  $2.4\text{V} \pm 8\%$  (温度系数典型值  $20\text{ppm}/^{\circ}\text{C}$ )
- 5V 单电源、低功耗 (典型值  $25\text{mW}$ )

## 概述

ADE7756 是一种带有串行接口和脉冲输出的高精度电能计量集成电路。它含有两个二阶  $\Sigma\Delta$  ADC、基准电压源、

温度传感器和有功功率与有功电能计量所需的全部信号处理功能。

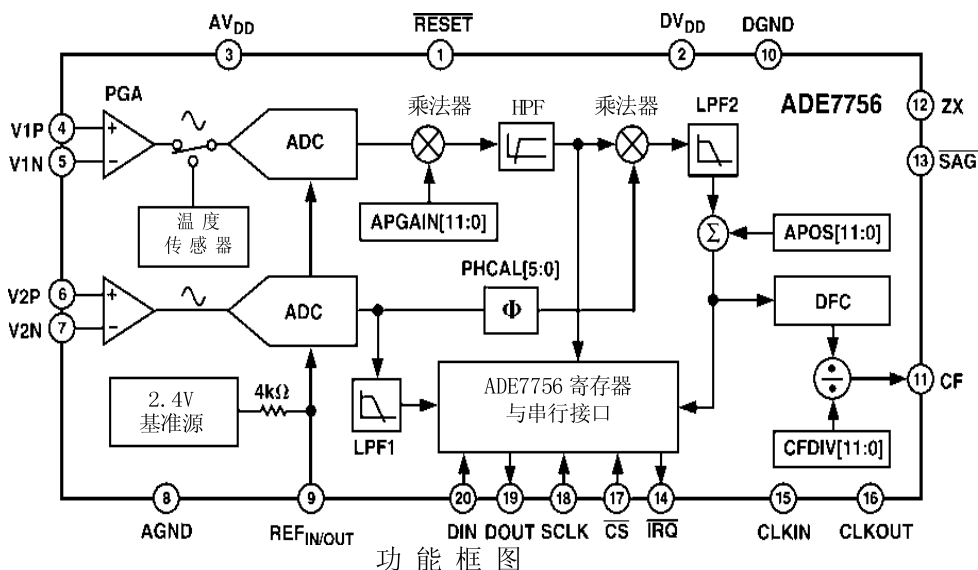
ADE7756 包含一个采样波形寄存器和一个至少能保持 5 秒满负载累积功率的有功电能寄存器。寄存器中的数据经串行接口读出。ADE7756 还提供频率与有功功率成正比的脉冲输出 (CF)。

除有功功率信息外，ADE7756 还提供系统校准功能，即通道失调校正、相位校准和功率校准。该器件还包含短持续时间线电压降低或线电压跌落检测电路。线电压跌落阈值和跌落变化的持续时间 (线电压半周期数) 可由用户设置。当发生线电压跌落时，漏极开路逻辑输出 (SAG) 将变为有效低电平。

过零输出 (ZX) 产生与线电压过零同步的输出信号。ZX 输出可用来从线电压中提取时序或频率信息。ZX 信号还用于芯片内部校准工作方式。这就能更快、更精确地校准有功功率的计算结果。该信号也可用于继电器切换与过零电压同步，从而通过减少电弧的危险来延长继电器寿命。

中断请求输出是一种漏极开路的低电平有效逻辑输出。当累积有功功率寄存器半满或寄存器全满溢出时， $\overline{\text{IRQ}}$  输出便成为有效输出。中断状态寄存器用来指示中断的原因。

ADE7756 采用 20 引脚 DIP 和 20 引脚 SSOP 两种封装。



功能框图

\*美国专利号: 5, 745, 323; 5, 760, 617; 5, 862, 069; 5, 872, 469; 其它专利正在申请中。

## REV. 0

ADI 公司所提供的资料均认为准确、可靠。但本公司不为用户在应用过程中侵犯任何专利权或第三方权利承担任何责任。本公司既没有含蓄的允许，也不允许借用 ADI 公司的专利或专利权的名义。

美国模拟器件公司 (Analog Devices, Inc., 简称 ADI)

地址: One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.

网址: [www.analog.com](http://www.analog.com)

© Analog Devices, Inc., 2001

## 目 录

特点	1	通道 1 中的 ADC	18
概述	1	通道 1 的 ADC 增益调节	18
功能框图	1	通道 1 采样	18
技术指标	3	通道 2 中的 ADC	19
时序特性	5	通道 2 采样	19
绝对最大额定值	6	相位补偿	20
订货指南	6	有功功率的计算	21
引脚排列图	6	电能的计算	22
引脚功能说明	6	稳定负载下的积分时间	23
术语解释	8	功率失调校正	23
测量误差	8	电能 - 频率转换	23
两个通道之间的相位误差	8	电能校准	24
电源抑制	8	电能表的校准	24
ADC 失调误差	8	平均有功功率的校准	24
增益误差	8	CF 频率的校准	24
增益匹配误差	8	电能表显示	25
模拟输入	12	CLKIN 频率	25
表 I. 通道 1 最大输入信号水平	12	应用信息	25
表 II. 失调校正范围	13	表 III. ADE7756 参数对 CLKIN 的依赖性	25
过零检测	13	待机功能	26
线电压跌落检测	14	串行接口	26
跌落水平设置	14	串行写入操作	27
电源监控电路	14	串行读出操作	27
中断	15	表 IV. 寄存器一览表	28
利用 MCU 执行 ADE7756 中断	15	寄存器描述	29
中断时序	15	通信寄存器	29
温度测量	16	表 V. 通信寄存器	29
模数转换	16	工作方式寄存器	30
抗混叠滤波	17	表 VI. 工作方式寄存器	30
ADC 传递函数	17	中断状态寄存器与复位中断状态寄存器	31
基准电压源电路	17	表 VII. 中断状态寄存器、复位中断状态 寄存器和中断允许寄存器	31
		外形尺寸	32

技术指标<sup>1,3</sup>

( $AV_{DD}=DV_{DD}=5V \pm 5\%$ ,  $AGND=DGND=0V$ , 使用片内基准源,  $CLKIN=3.579545MHz$  晶体, 温度范围 =  $-40^{\circ}C \sim +85^{\circ}C$ , 除非另外规定)

参数	尾标 A	尾标 B	单位	测试条件及注释
电能测量精度				
测量带宽	14	14	kHz	$CLKIN = 3.579545MHz$ 通道 2 = 300mVrms/60Hz, G = 2
通道 1 的测量误差 <sup>1</sup>				
通道 1 的测量范围 = 1V 满度				
G=1	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=2	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=4	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=8	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=16	0.1	0.1	% 读数 typ	动态范围 1000 : 1
通道 1 的测量范围 = 0.5V 满度				
G=1	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=2	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=4	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=8	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=16	0.2	0.2	% 读数 typ	动态范围 1000 : 1
通道 1 的测量范围 = 0.25V 满度				
G=1	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=2	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=4	0.1	0.1	% 读数 typ	动态范围 1000 : 1
G=8	0.2	0.2	% 读数 typ	动态范围 1000 : 1
G=16	0.2	0.2	% 读数 typ	动态范围 1000 : 1
两个通道之间的相位误差 <sup>1</sup>	$\pm 0.05$	$\pm 0.05$	度( $^{\circ}$ )max	线电压频率 = 45Hz~65Hz, HPF 接通
输出频率变化 (CF)				$AV_{DD} = DV_{DD} = 5V + 175mVrms/120Hz$
对交流电源抑制比 <sup>1</sup>	0.2	0.2	% 读数 typ	通道 1 = 20mVrms/60Hz, G = 16, 范围 = 0.5V 通道 2 = 175mVrms/60Hz, G = 4
输出频率变化 (CF)				$AV_{DD} = DV_{DD} = 5V \pm 250mVdc$
对直流电源抑制比 <sup>1</sup>	$\pm 0.3$	$\pm 0.3$	% 读数 typ	通道 1 = 20mVrms/60Hz, G = 16, 范围 = 0.5V 通道 2 = 175mVrms/60Hz, G = 4
模拟输入				见“模拟输入”一节
最大信号电平	$\pm 1$	$\pm 1$	Vmax	VIP, VIN, V2N 和 V2P 对 AGND 的电压
直流输入阻抗	390	390	k $\Omega$ min	
带宽	14	14	kHz	$CLKIN/256, CLKIN = 3.579545MHz$
增益误差 <sup>1,2</sup>				外部 2.5V 基准源, 通道 1 和 2 的 G = 1
通道 1				
范围 = 1V 满度	$\pm 4$	$\pm 4$	% 读数 typ	V1 = 1Vdc
范围 = 0.5V 满度	$\pm 4$	$\pm 4$	% 读数 typ	V1 = 0.5Vdc
范围 = 0.25V 满度	$\pm 4$	$\pm 4$	% 读数 typ	V1 = 0.25Vdc
通道 2	$\pm 4$	$\pm 4$	% 读数 typ	V2 = 1Vdc
增益匹配误差 <sup>1</sup>				外部基准源 2.5V
通道 1				
范围 = 1V 满度	$\pm 0.3$	$\pm 0.3$	% 读数 typ	G = 1, 2, 4, 8, 16
范围 = 0.5V 满度	$\pm 0.3$	$\pm 0.3$	% 读数 typ	G = 1, 2, 4, 8, 16
范围 = 0.25V 满度	$\pm 0.3$	$\pm 0.3$	% 读数 typ	G = 1, 2, 4, 8, 16
通道 2	$\pm 0.3$	$\pm 0.3$	% 读数 typ	G = 1, 2, 4, 8, 16
失调误差 <sup>1</sup>				
通道 1	$\pm 20$	$\pm 20$	mV max	范围 = 1V, G = 1
通道 2	$\pm 20$	$\pm 20$	mV max	G = 1
波形采样				采样 $CLKIN/128, 3.579545MHz/128 = 27.9kSPS$
通道 1				见“通道 1 采样”一节
信噪比加失真	62	62	dB typ	700mVrms/60Hz, 范围 = 1V, G = 1
- 3dB 带宽	14	14	kHz	$CLKIN = 3.579545MHz$
通道 2				见“通道 2 采样”一节
信噪比加失真	52	52	dB typ	300mVrms/60Hz, G = 2
- 3dB 带宽	156	156	Hz	$CLKIN = 3.579545 MHz$

参数	尾标 A	尾标 B	单位	测试条件及注释
基准输入 REF <sub>IN/OUT</sub> 输入电压范围	2.6 2.2	2.6 2.2	V <sub>max</sub> V <sub>min</sub>	2.4V + 8% 2.4V - 8%
输入电容	10	10	pF <sub>max</sub>	
片内基准源 基准误差 负载电流 输出阻抗 温度系数	± 200 10 4 ± 20	± 200 10 4 ± 20 ± 80	mV <sub>max</sub> μA <sub>max</sub> kΩ <sub>min</sub> ppm / °C <sub>typ</sub> ppm / °C <sub>max</sub>	REF <sub>IN/OUT</sub> 引脚上标称值 2.4V
时钟输入 输入时钟频率	10 1	10 1	MHz max MHz min	注意: 所有指标 CLKIN 均为 3.579545MHz
逻辑输入 RESET, DIN, SCLK, CLKIN 和 $\overline{CS}$ 输入高电平, V <sub>INH</sub> 输入低电平, V <sub>INL</sub> 输入电流, I <sub>IN</sub> 输入电容, C <sub>IN</sub>	2.4 0.8 ± 3 10	2.4 0.8 ± 3 10	V <sub>min</sub> V <sub>max</sub> μA <sub>max</sub> pF <sub>max</sub>	DV <sub>DD</sub> = 5V ± 5% DV <sub>DD</sub> = 5V ± 5% 典型值 10nA, V <sub>IN</sub> = 0V 至 DV <sub>DD</sub>
逻辑输出 SAG 和 $\overline{IRQ}$ 输出高电平, V <sub>OH</sub> 输出低电平, V <sub>OL</sub> ZX 和 DOUT 输出高电平, V <sub>OH</sub> 输出低电平, V <sub>OL</sub> CF 输出高电平, V <sub>OH</sub> 输出低电平, V <sub>OL</sub>	4 0.4 4 0.4 4 0.4	4 0.4 4 0.4	V <sub>min</sub> V <sub>max</sub> V <sub>min</sub> V <sub>max</sub> V <sub>min</sub> V <sub>max</sub>	漏极开路输出, 10kΩ 上拉电阻器 I <sub>SOURCE</sub> = 5mA I <sub>SINK</sub> = 0.8mA I <sub>SOURCE</sub> = 5mA I <sub>SINK</sub> = 0.8mA I <sub>SOURCE</sub> = 5mA I <sub>SINK</sub> = 0.8mA
电源 AV <sub>DD</sub> DV <sub>DD</sub> AI <sub>DD</sub> DI <sub>DD</sub>	4.75 5.25 4.75 5.25 3 4	4.75 5.25 4.75 5.25 3 4	V <sub>min</sub> V <sub>max</sub> V <sub>min</sub> V <sub>max</sub> mA <sub>max</sub> mA <sub>max</sub>	为达到规定指标对电源的要求 5V - 5% 5V + 5% 5V - 5% 5V + 5% 典型值 2.0mA 典型值 3.0mA

注:

1. 技术指标的解释见“术语解释”一节。
2. 见典型性能曲线(TPC)
3. 见“模拟输入”一节

技术指标的修改不再另行通知

时序特性<sup>1, 2</sup>

( $AV_{DD}=DV_{DD}=5V \pm 5\%$ ,  $AGND=DGND=0V$ , 使用片内基准源,  $CLKIN=3.579545MHz$  晶体, 温度范围 =  $-40^{\circ}C \sim +85^{\circ}C$ , 除非另外规定)。

参数	尾标 A, B	单位	测试条件及注释
写时序			
$t_1$	20	ns(min)	$\overline{CS}$ 下降沿至第一个 SCLK 下降沿之间的时间
$t_2$	150	ns(min)	SCLK 逻辑高电平脉宽
$t_3$	150	ns(min)	SCLK 逻辑低电平脉宽
$t_4$	10	ns(min)	SCLK 下降沿之前的有效数据建立时间
$t_5$	5	ns(min)	SCLK 下降沿之后的数据保持时间
$t_6$	6.4	$\mu s$ (min)	数据字节传递结束之间的最小时间
$t_7$	4	$\mu s$ (min)	串行写入期间字节传递之间的最小时间
$t_8$	100	ns(min)	SCLK 下降沿之后的 $\overline{CS}$ 保持时间
读时序			
$t_9$	4	$\mu s$ (min)	读命令(即对通信寄存器写入)和数据读出之间的最小时间
$t_{10}$	4	$\mu s$ (min)	多字节读出期间数据字节传递之间的最小时间
$t_{11}^3$	30	ns(min)	SCLK 上升沿之后到对通信寄存器写入之间的数据存取时间
$t_{12}^4$	100	ns(max)	SCLK 下降沿之后的总线放弃时间
	10	ns(min)	
$t_{13}^4$	100	ns(max)	$\overline{CS}$ 上升沿之后的总线释放时间
	10	ns(min)	

注:

1. 从初期产品中进行抽样测试, 在改进设计或改变工艺后该参数可能受到影响。  
所有输入信号都规定  $t_r = t_f = 5ns(10\% \sim 90\%)$  并从 1.6V 电平记录时间。
2. 见下面的时序图和本资料的“串行接口”一节。
3. 用图 1 所示电路测量, 并定义为输出超过 0.8V 或 2.4V 所需的时间。
4. 用图 1 所示电路加开载时输出数据改变 0.5V 所用测量时间导出。然后, 将被测数向后外推, 以消除 50pF 电容器充电或放电的影响。这意味着时序特性中引用的数据是该器件的真实总线放弃时间, 而与总线加载无关。

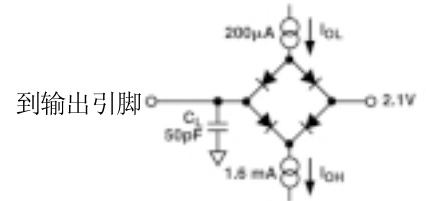


图 1. 时序指标用的负载电路

技术指标的修改不另行通知

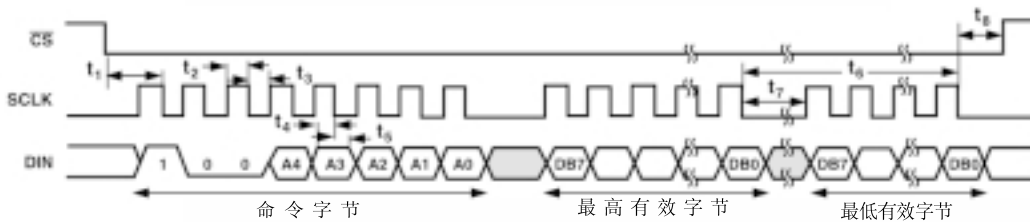


图 2. 串行写入时序

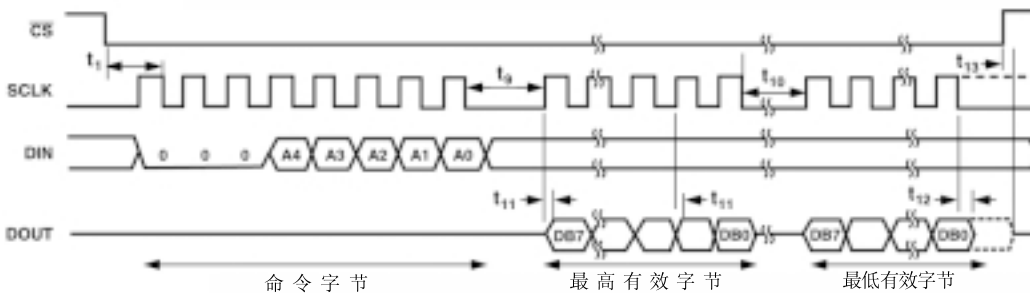


图 3. 串行读出时序

## 极限参数\*

( $T_A=25^{\circ}\text{C}$ 除非另外注明)

$AV_{DD}$ 相对于 AGND 电压	- 0.3V ~ +7V
$DV_{DD}$ 相对于 DGND 电压	- 0.3V ~ +7V
$DV_{DD}$ 相对于 $AV_{DD}$ 电压	- 0.3V ~ +0.3V
模拟输入 V1P, V1N, V2P 和 V2N	
相对于 AGND 电压	- 6V ~ +6V
对于 AGND 基准输入电压	- 0.3V ~ $AV_{DD}+0.3V$
对于 DGND 数字输入电压	- 0.3V ~ $DV_{DD}+0.3V$
对于 DGND 数字输出电压	- 0.3V ~ $DV_{DD}+0.3V$
工作温度范围:	
工业级 (尾标 A,B)	- 40°C ~ +85°C
存储温度范围	- 65°C ~ +150°C

结温	150°C
20脚双列直插塑封, 功耗	450mW
热阻 $\theta_{JA}$	105°C/W
焊接温度 (焊接时间 10 秒)	260°C
20脚 SSOP 封装, 功耗	450mW
热阻 $\theta_{JA}$	112°C/W
焊接温度	
汽相焊接 (60 秒)	215°C
红外焊接 (15 秒)	220°C

\*注意, 超出所列的极限参数可能引起器件的永久性损坏。以上给出的仅是极限范围, 在这样的极限条件或超出这些条件工作, 器件的技术指标将不能得到保证, 另外长时间在这种极限条件下工作还会影响器件的可靠性。

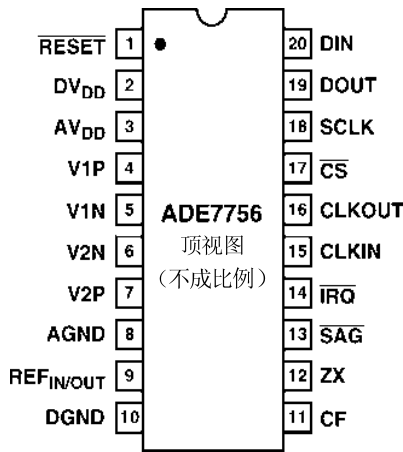
## 警告

这是对 ESD (静电放电) 敏感的器件。在人体和测试设备上的静电荷累积高达 4000V 是很容易的, 并在没有察觉的情况下被放电。虽然 ADE7756 有 ESD 保护电路, 但高能量的静电放电仍可能造成器件的永久性损坏。因此, 建议采取静电放电预防措施, 以避免器件性能下降和功能丧失。



## 订货指南

型号	封装描述	封装
ADE7756AN	塑封 DIP	N-20
ADE7756BN	塑封 DIP	N-20
ADE7756ARS	以塑料管提供的缩小外形封装	RS-20
ADE7756ARSRL	以塑料管提供的缩小外形封装	RS-20
ADE7756BRS	以塑料管提供的缩小外形封装	RS-20
ADE7756BRSRL	以盘带提供的缩小外形封装	RS-20
EVAL-ADE7756EB	ADE7756 评估板	
ADE7756AN-REF	ADE7756 参考设计	



引脚排列图 (DIP 和 SSOP 封装)

## 引脚功能说明

引脚号	符号	说明
1	$\overline{\text{RESET}}$	复位引脚。该引脚上的逻辑低电平使 ADC 和数字电路（包括串行接口）保持在复位状态。
2	$\text{DV}_{\text{DD}}$	数字电源引脚。该引脚为 ADE7756 数字电路提供电源电压。正常工作电源电压应保持在 $5\text{V} \pm 5\%$ 。该引脚应使用 $10\mu\text{F}$ 电容器并联 $100\text{nF}$ 瓷介电容器进行去耦。
3	$\text{AV}_{\text{DD}}$	模拟电源引脚。该引脚为 ADE7756 模拟电路提供电源电压。正常工作电源电压应保持在 $5\text{V} \pm 5\%$ 。为使电源的纹波和噪声减小到最低限度，该引脚应使用适当的去耦电容器，本活页资料中的典型性能曲线图示出了电源抑制性能。该引脚对 AGND 引脚应使用 $10\mu\text{F}$ 电容器并联 $100\text{nF}$ 瓷介电容器进行去耦。
4, 5	VIP, VIN	通道 1 的模拟输入引脚。通道 1 供电流传感器使用。这两个输入端为完全差动电压输入，其最大差动信号电平可为 $\pm 1\text{V}$ , $\pm 0.5\text{V}$ 和 $\pm 0.25\text{V}$ ，根据满度选择而定（见“模拟输入”一节）通道 1 还有一个 PGA,其增益选择为 1, 2, 4, 8 或 16。这两个引脚相对于 AGND 的最大信号电平也为 $\pm 1\text{V}$ 。这两个引脚内部都有 ESD 保护电路。此外，这两个引脚能承受 $\pm 6\text{V}$ 的过压而不会造成永久性损坏。
6, 7	V2N, V2P	通道 2 的模拟输入引脚。通道 2 供电压传感器使用，其最大差动信号电平为 $\pm 1\text{V}$ ，通道 2 还有一个 PGA,其增益选择为 1, 2, 4, 8 或 16。这两个引脚相对于 AGND 的最大信号电平为 $\pm 1\text{V}$ 。这两个引脚内部都有 ESD 保护电路。这两个引脚能承受 $\pm 6\text{V}$ 的过压而不会造成永久性损坏。
8	AGND	这是 ADE7756 为其模拟电路（即 ADC 和基准源）提供的接地参考点。该引脚应连接到系统中的模拟接地面或干扰最小的接地参考点上。这种干扰最小的接地参考点应用于所有模拟电路，如抗混叠滤波器、电流和电压传感器等。为了使 ADE7756 周围的接地噪声保持到最小，模拟接地面与数字接地面应只有一点连接，也容许将整个器件安放在模拟接地面上（见“应用信息”一节）。
9	$\text{REF}_{\text{IN/OUT}}$	片内基准电压的输入、输出引脚。片内基准电压的标称值为 $2.4\text{V} \pm 8\%$ ，典型温度系数为 $20\text{ppm}/^\circ\text{C}$ 。外部基准源也可以连接到该引脚上。无论用内部基准源还是外部基准源，该引脚都应使用 $1\mu\text{F}$ 瓷介电容器对 AGND 去耦。
10	DGND	这是 ADE7756 为其数字电路（乘法器、滤波器和数字频率转换器）提供的接地参考点。由于 ADE7756 中的数字返回电流很小，故也容许将该引脚与系统的模拟接地面相连（见“应用信息”一节）。然而，由于 DOUT 引脚上的大总线电容产生的噪声数字电流可能会影响其性能。
11	CF	校准频率逻辑输出引脚。CF 逻辑输出给出有功功率信息，常用于电能表校准。满度输出频率可以通过写入 CFDIV 寄存器加以调节，见“功率与频率转换”一节。
12	ZX	通道 2 的电压波形过零输出引脚。这个输出在通道 2 的差动信号过零点处可以是逻辑高电平（正向过零），也可以是逻辑低电平（负向过零），见“过零检测”一节
13	$\overline{\text{SAG}}$	在规定持续时间内，当未检测到过零或通过通道 2 的电压低于阈值时，这个漏极开路逻辑输出引脚将变为有效低电平。见“线电压跌落检测”一节。
14	$\overline{\text{IRQ}}$	中断请求输出引脚。这是漏极开路有效低电平输出。可屏蔽的中断包括：有功电能寄存器翻转（roll-over）、有功电能寄存器半满和新波形采样到达（见“中断一节”）。

## 引脚功能说明 (续)

引脚号	符号	说明
15	CLKIN	ADC和数字信号处理的主时钟引脚。外部时钟可以在这个逻辑输入引脚接入。此外，也可以将一个并联谐振石英晶体接在CLKIN和CLKOUT引脚之间，为ADE7756提供一个时钟源。规定时钟频率为3.579545MHz。作为石英晶体负载的22pF~33pF瓷介电容器应与振荡门电路相连。
16	CLKOUT	如上所述，可将一个石英晶体接在CLKOUT和CLKIN引脚之间，为ADE7756提供一个时钟源。当CLKIN上接有外部时钟源或使用石英晶体时，CLKOUT引脚能驱动一个CMOS电路负载。
17	$\overline{CS}$	芯片选择引脚。它是4线SPI串行接口的一部分。这个有效低电平输入允许ADE7756同若干个其它器件共用SPI串行总线。见“串行接口”一节。
18	SCLK	为同步串行接口配置的串行时钟输入引脚。所有串行数据传送均与这个时钟同步（见“串行接口”一节）。SCLK引脚是施密特触发器输入，供缓慢的时钟边沿使用，例如光耦隔离器输出。
19	DOUT	串行接口的数据输出引脚。在SCLK的上升沿在这个引脚上移出数据。若未驱动串行数据总线上的数据，则这个引脚逻辑输出通常处于高阻抗状态。见“串行接口”一节。
20	DIN	串行接口的数据输入引脚。在SCLK的下降沿在这个引脚移入数据，见“串行接口”一节。

### 术语解释

#### 测量误差

ADE7756的电能测量误差用下式定义：

$$\text{百分比误差} = \frac{\text{测量值} - \text{真值}}{\text{真值}} \times 100\%$$

#### 两个通道间的相位误差

通道1内的HPF（高通滤波器）使相位超前。为了补偿这个相位差并使两个通道间的相位均衡，在通道1内还置有一个相位校正网络。该相位校正网络确保相位匹配误差在45Hz~65Hz范围内为±0.1°，在40Hz~1kHz范围内为±0.20°。

#### 电源抑制

电源抑制能力（PSR）用百分比读数误差表示电源电压变化时所引起的ADE7756测量误差。

交流电源抑制（ac PSR）定义为：先在标称电源电压（5V）情况下读取一个测量值，然后在电源电压上叠加一个频率为120Hz、有效值为175mV的信号，在相同输入信号电平下读取第二个测量值。按测量误差公式算出的百分比误差即为交流电源抑制比，见上述“测量误差”定义。

直流电源抑制（dc PSR）定义为：先在标称电源电压（5V）情况下读取一个测量值，然后使电源电压变化±5%，在相同输入信号电平下读取第二个测量值。按测量误差公式算出的百分比误差即为直流电源抑制比。

#### ADC失调误差

ADC失调误差用模拟输入的直流失调电压表示，指模拟输入接AGND后，ADC的输出折合到ADC模拟输入端的直流电压值。失调的大小取决于增益和所选定的输入范围。然而，当HPF1接通时，电流通道1的失调误差即被消除，因此功率计算结果将不受失调误差的影响，失调误差可以通过进行失调校正来消除。见“模拟输入”一节。

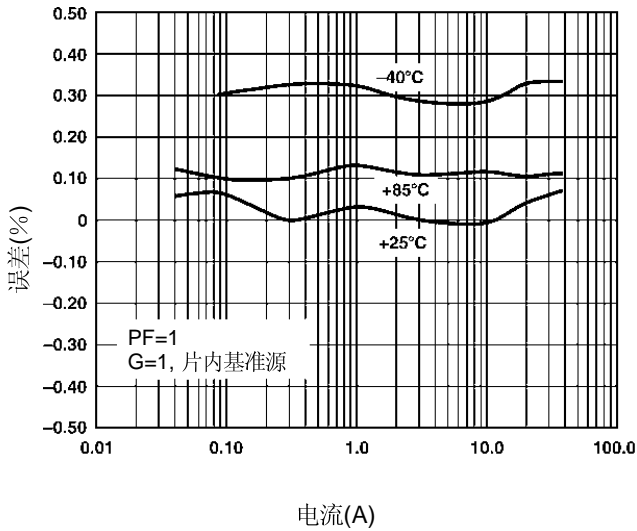
#### 增益误差

ADE7756 ADC的增益误差定义为测量输出码（无失调误差）与理想输出码之间的差值。该差值针对通道1上的每个输入范围（1V，0.5V和0.25V）加以测量。该差值用理想代码的百分比表示。

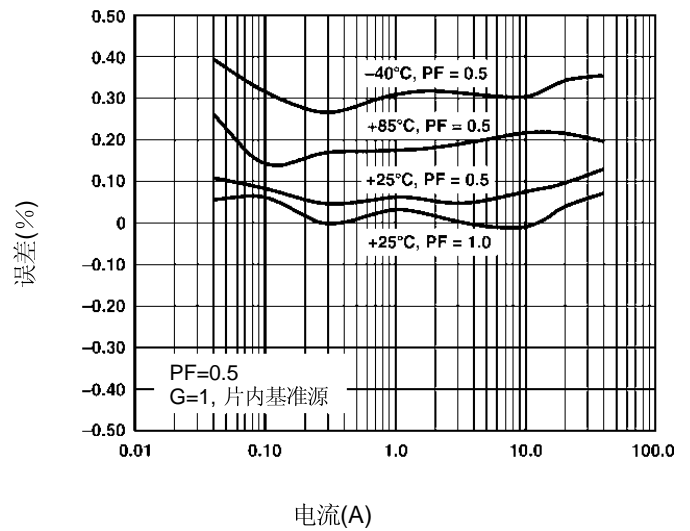
#### 增益匹配误差

增益匹配误差定义为在无失调误差条件下，当增益从1（对每个输入范围）切换到2，4，8或16时所产生的增益误差。它表示增益为1时所得到的ADC输出码的百分比。当增益选择从1变化到2，4，8或16时将给出所观察到的增益误差。

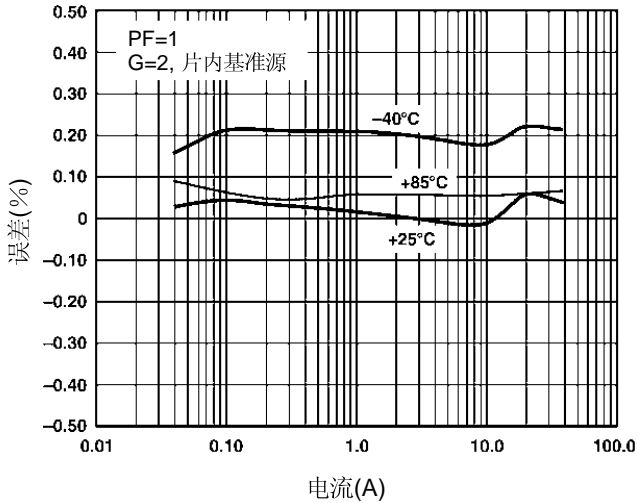




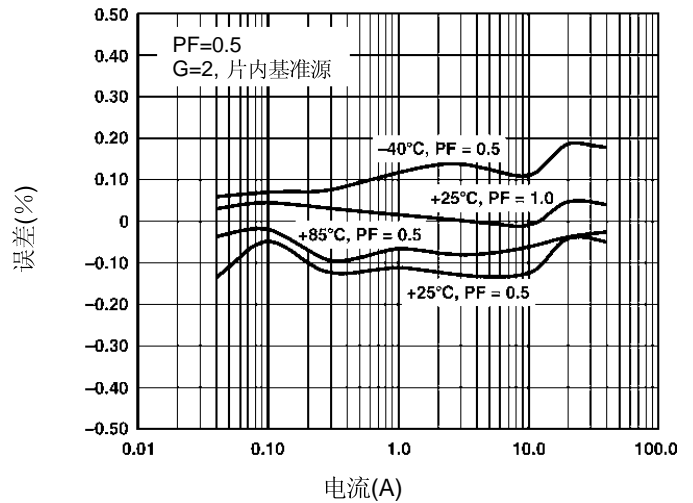
TPC 1. 读数百分比误差 (PF=1,片内基准源, G=1)



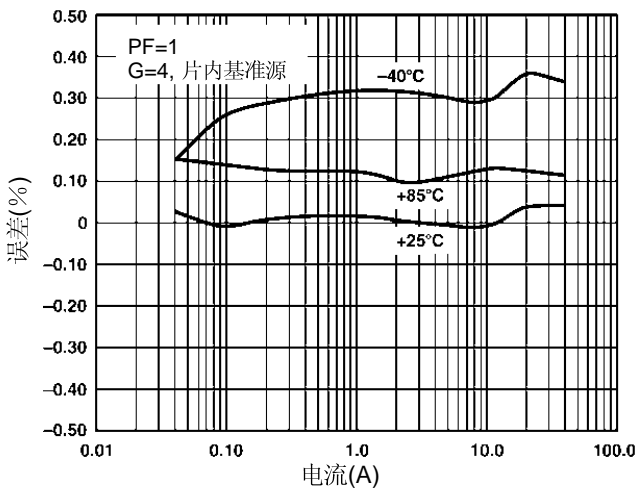
TPC 4. 读数百分比误差 (PF=0.5,片内基准源, G=1)



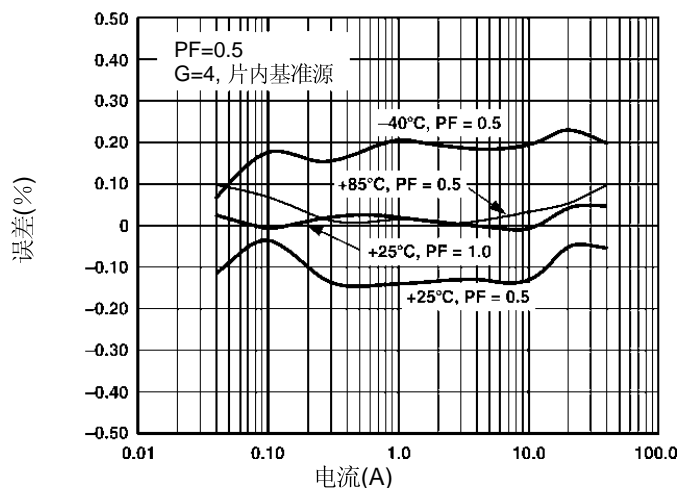
TPC 2. 读数百分比误差 (PF=1,片内基准源, G=2)



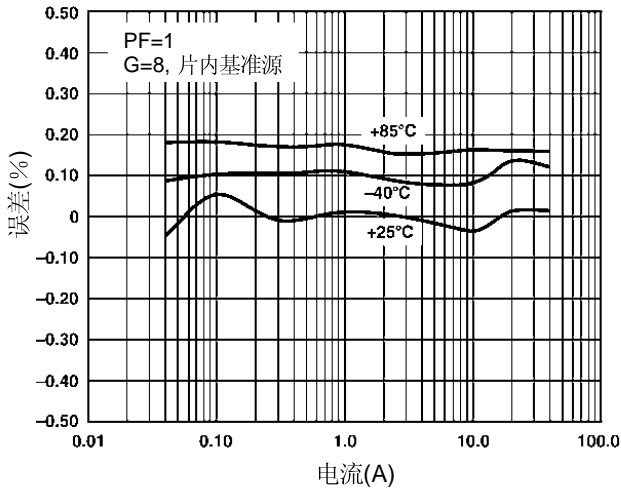
TPC 5. 读数百分比误差 (PF=0.5,片内基准源, G=2)



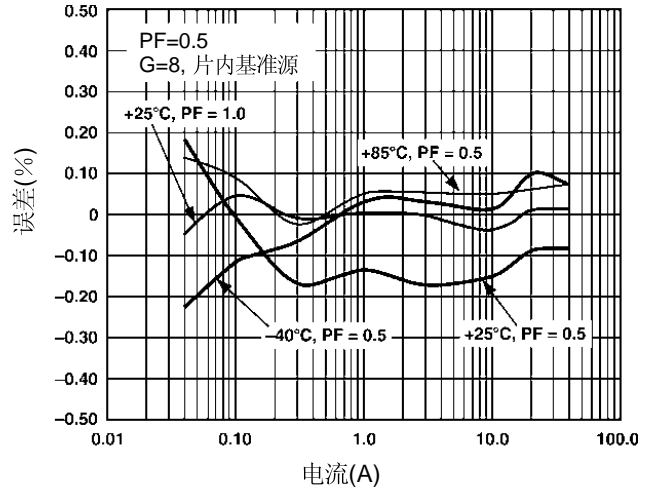
TPC 3. 读数百分比误差 (PF=1,片内基准源, G=4)



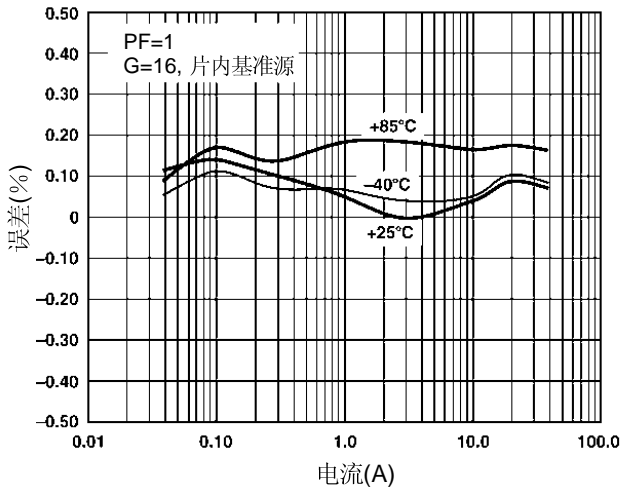
TPC 6. 读数百分比误差 (PF=0.5,片内基准源, G=4)



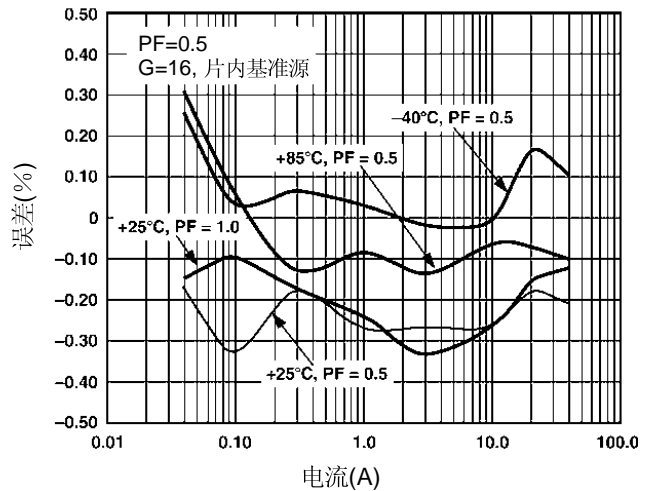
TPC 7. 读数百分比误差 (PF=1,片内基准源, G=8)



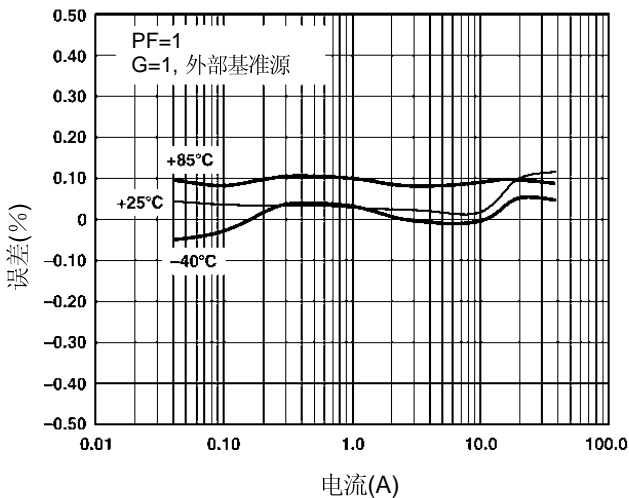
TPC 10. 读数百分比误差 (PF=0.5,片内基准源, G=8)



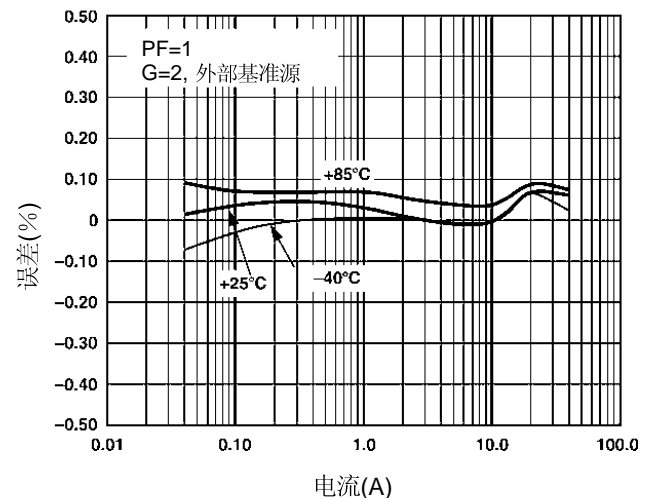
TPC 8. 读数百分比误差 (PF=1,片内基准源, G=16)



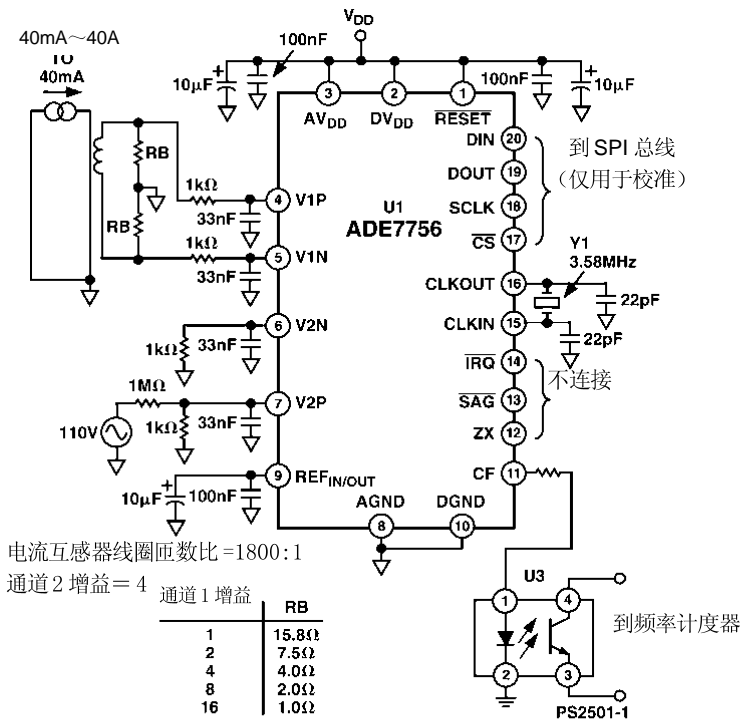
TPC 11. 读数百分比误差 (PF=0.5,片内基准源, G=16)



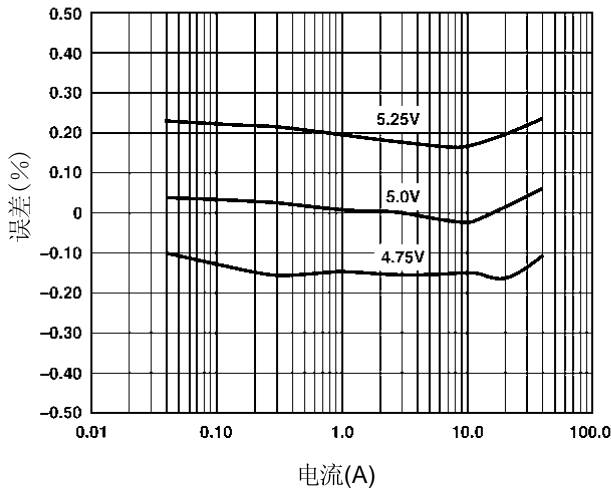
TPC 9. 读数百分比误差 (PF=1,外部基准源, G=1)



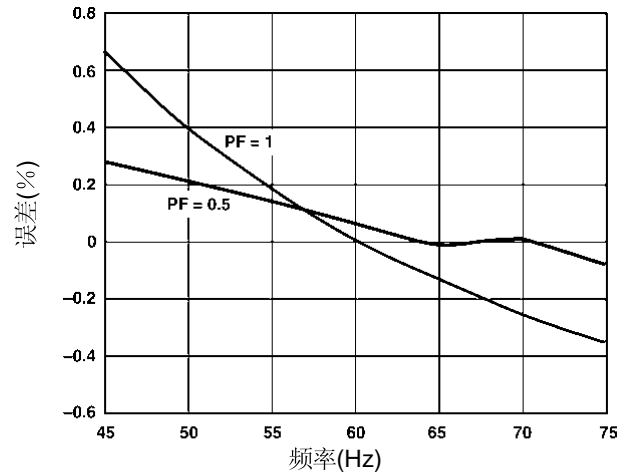
TPC 12. 读数百分比误差 (PF=1,外部基准源, G=2)



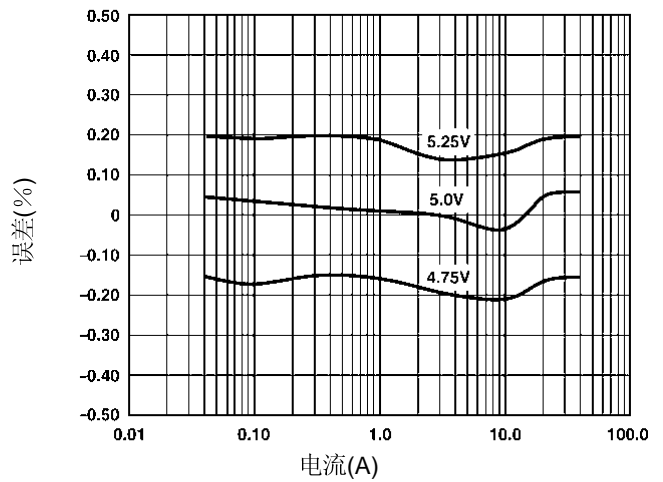
TPC 13. 性能测试电路



TPC 14. 片内基准源的电源抑制比



TPC 15. 读数百分比误差与频率的关系



TPC 16. 外部基准源的电源抑制比

## 模拟输入

ADE7756 有两个完全差动电压输入通道。每个输入通道 (V1P/V1N 和 V2P/V2N) 的最大差动输入电压为 ±1V。此外, 每个模拟输入端 (V1P, V1N, V2P 和 V2N) 相对于 AGND 引脚的最大信号电平也是 ±1V。

每个模拟输入通道都有一个可编程增益放大器 (PGA), 其可能的增益选择为 1, 2, 4, 8 和 16。增益选择通过对增益寄存器写入完成 (见图 5)。用位 0~2 选择通道 1 的 PGA 增益, 用位 5~7 选择通道 2 的 PGA 增益。图 4 示出如何利用增益寄存器进行通道 1 的增益选择。

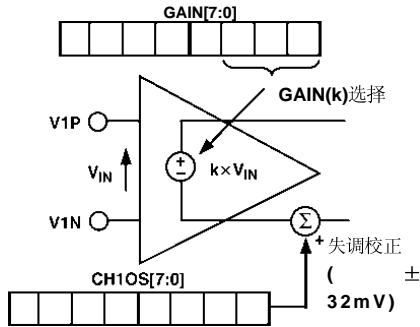


图 4. 通道 1 的 PGA 增益选择

除 PGA 外, 通道 1 还有 ADC 的满度输入范围选择。ADC 模拟输入范围也利用增益寄存器完成 (见图 5)。如前所述, 最大差动输入电压为 ±1V。利用增益寄存器中的位 3 和位 4, 可以将 ADC 的最大输入电压设置到 1V, 0.5V 或 0.25V。这可由调节 ADC 的基准源来实现 (见“基准电路选择”一节)。表 1 总结了在 3 种 ADC 输入范围和增益选择情况下, 通道 1 的最大差动输入信号电平。

表 I. 通道 1 的最大输入信号电平

通道 1 的最大信号	ADC 输入范围选择		
	1V	0.5V	0.25V
1V	G=1		
0.5V	G=2	G=1	
0.25V	G=4	G=2	G=1
0.125V	G=8	G=4	G=2
0.0625V	G=16	G=8	G=4
0.0313V		G=16	G=8
0.0156V			G=16

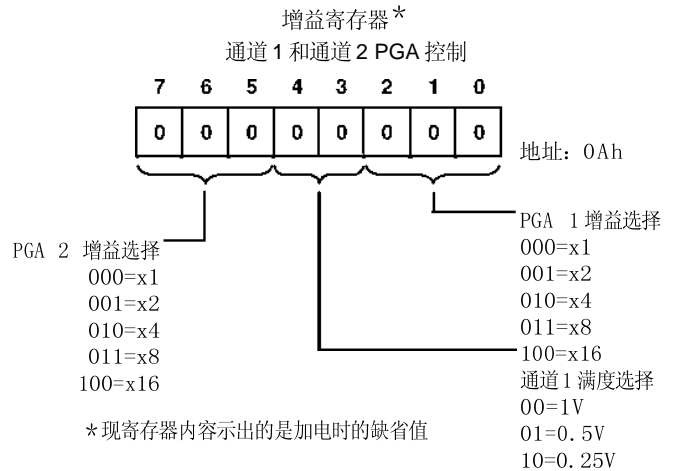


图 5. 模拟输入增益寄存器

ADE7756 还能对失调校正寄存器 (分别为 CH1OS 和 CH2OS) 写入来调节通道 1 和通道 2 的失调误差。这两个寄存器能消除 ±20mV~±60mV 范围 (根据增益设置而定) 的通道失调。应当注意, 如果通道 1 中的 HPF1 被接通, 在电能测量过程中无需进行失调校正。图 6 示出失调对有功率计算的影响。由图 6 可以看出, 通道 1 和通道 2 的失调经放大后将产生直流分量。由于这些直流分量被 LPF2 提取以产生有功功率信息, 故失调将对有功功率计算带来误差。这个问题很容易通过启动通道 1 中的 HPF1 来避免 (工作方式寄存器 MODE[15:0] 的位 0 置 0)。通过至少消除一个通道的失调, 便可消除由放大所引起的直流误差分量。包含  $\cos(\omega t)$  的误差项通过 LPF2 和对有功电能寄存器 (AENERGY[39:0]) 中的有功功率信号积分加以消除 (见“电能计算”一节)。

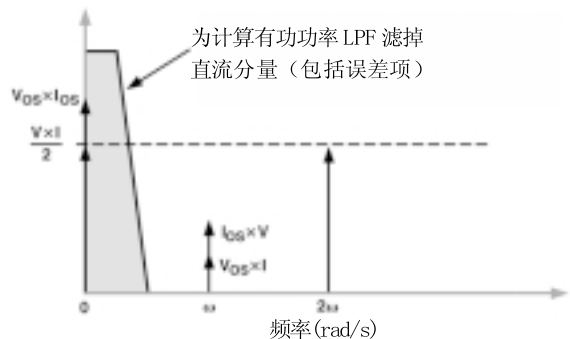


图 6. 通道失调对有功率计算的影响

失调校正寄存器的内容是带有符号位的6位代码。LSB大小的权重取决于增益设置，即1, 2, 4, 8或16。表II给出每种增益设置可校正的失调范围和失调校正寄存器的LSB权重(mV)。可以写入失调校正寄存器的十进制最大值为±31(见图7)。

表II. 失调校正范围

增益	可校正范围	LSB 权重
1	± 60mV	1.88mV/LSB
2	± 40mV	1.25mV/LSB
4	± 25mV	0.78mV/LSB
8	± 23mV	0.72mV/LSB
16	± 20mV	0.63mV/LSB

图7示出G=1时失调校正寄存器内容与模拟输入端失调电压(mV)之间的关系。为了进行失调调节, 首先应将模拟输入端与AGND引脚相连。无论通道1还是通道2都不应有信号存在。利用波形寄存器从通道1或通道2得的读数将指示该通道内的失调。这个失调可以通过向相关失调寄存器写入大小相等、符号相反的失调值予以消除。失调校正可由下一次读数来验证。应当注意, 当调节通道1的失调时, 应确保工作方式寄存器中的位0设置为1, 以禁止HPF。

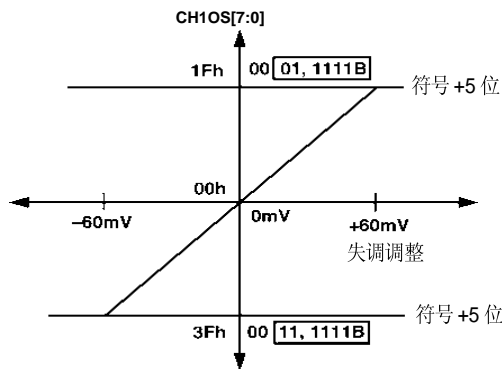


图7. 通道1失调校正范围(G=1)

### 过零检测

ADE7756的通道2有一个过零检测电路。利用这种过零产生一个外部过零信号(ZX), 它可用于校准工作方式(见“电能校准”一节), 还可用于启动ADE7756上的温度测量, 见“温度测量”一节。

图8示出如何从LPL1的输出端产生过零信号

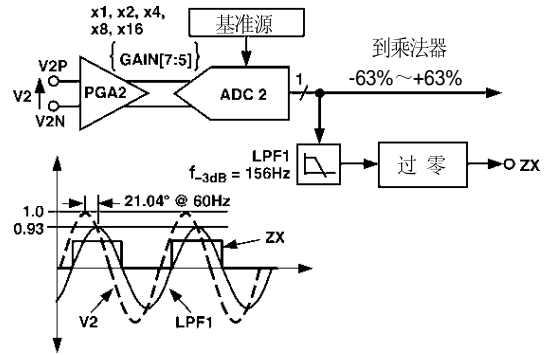


图8. 通道2过零检测

在通道2内, ZX信号在正向过零处变为逻辑高电平, 而在负向过零处变为逻辑低电平。从LPF1的输出端产生过零信号ZX。LPF1在156Hz(CLKIN=3.579545MHz)处具有一个单极点。因此, 模拟输入信号V2和LPF1的输出之间存在相位滞后。在本资料的“通道2的采样”一节示出这个滤波器的相位响应。LPF1的相位滞后响应引起通道2模拟输入的过零与ZX的上升沿或下降沿之间有一个大约0.97ms(在60Hz处)的延时。

过零检测还有一个相关的过零超时寄存器ZXTOUT。这个无符号的12位寄存器是一个每隔128/CLKIN秒递减(1LSB)的寄存器。每当检测到通道2内的过零时, 该寄存器便复位到其用户设定的满度值, 该寄存器加电时的缺省值是FFFh。若在过零之前已检测到该寄存器递减至零并且工作方式寄存器中的DISSAG位为逻辑零, 则SAG引脚将变为有效低电平。若中断允许寄存器的SAG允许位设置到逻辑1, 则IRQ输出上也能指示无过零信号。不管允许位的设置如何, 当ZXTOUT寄存器递减到零时, 总是会设置中断状态寄存器中的SAG标志位。(见“中断”一节)

过零超时寄存器可以由用户写入或读出, 并且地址为0Eh(见“串行接口”一节)。该寄存器的分辨率为128/CLKIN(秒)/LSB。因此, 中断的最大延迟为0.15秒(128/CLKIN × 2<sup>12</sup>)。

## 线电压跌落检测

ADE7756 除检测线电压信号损失（过零）之外，还能在当线电压的绝对值下降到低于某个设定阈值时对其检测。图 9 对这种情况做了说明。

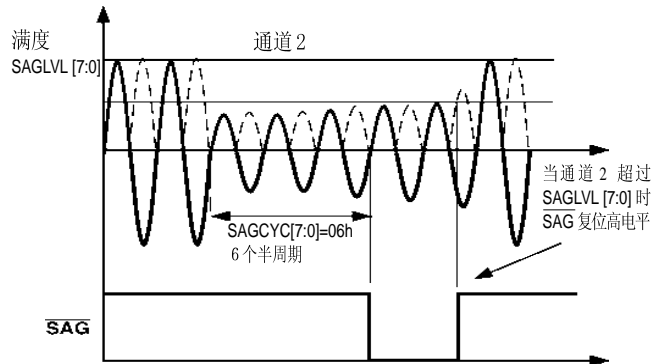


图 9. ADE7756 跌落检测

图 9 示出在 9 个半周期内下降到低于跌落电平寄存器 (SAGLVL[7:0]) 中设定的某个阈值的线电压。由于跌落周期寄存器 (SAGCYC[7:0]) 包含 06h, 若工作方式寄存器中的 DISSAG 位为逻辑零, 则在线电压下降到低于阈值的第 6 个半周期结束处, SAG 引脚将变为有效低电平。同不再能检测到过零的情况一样, 跌落事件也由在中断状态寄存器内设定 SAG 标志位加以记录。若 SAG 允许位设置到逻辑 1, 则 IRQ 逻辑输出将变为有效低电平 (见“中断”一节)。当通道 2 内的信号绝对值超过跌落电平寄存器中设定的跌落电平时, SAG 引脚又将变为有效高电平。图 9 中示出在从通道 2 内的信号第一次下降到低于阈电平的时间算起的第 10 个半周期期间, SAG 引脚变为高电平的情况。

## 跌落电平设置

跌落电平寄存器的内容 (1 个字节) 与 LPF1 的最高有效字节输出的绝对值相比较, 随后左移 1 位。因此, 通道 2 内具有满度信号的 LPF1 的标称最大编码是 1C396h 或 (0001, 1100, 0011, 1001, 0110b) (见“通道 2 的采样”一

节)。左移 1 位将给出 0011, 1000, 0111, 0010, 1100b 或 3872Ch。因此, 将 38h 写入跌落电平寄存器将使跌落检测电平处于满度, 写入 00h 将使跌落检测电平处于零。跌落电平寄存器与左移后波形采样的最高有效字节作比较, 并当跌落电平寄存器的值较大时进行检测。

## 电源监控电路

ADE7756 还有一个片内电源监控电路, 连续对模拟电源 (AV<sub>DD</sub>) 进行监控。若电源电压低于 4V ± 5%, ADE7756 便复位, 即不管通道 1 和通道 2 是否有输入信号, 都不累积电能读数。这有助于在加电和断电时保证器件正确工作。电源监控电路具有内部滞后和滤波作用。这对因电源噪声所引起的误触发有很高的抗干扰能力。

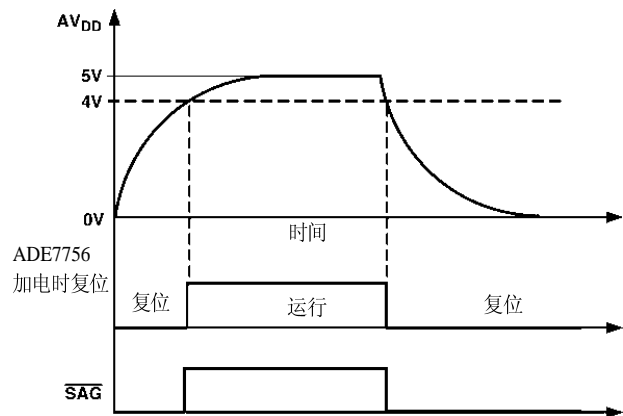


图 10. 片内电源监控器

由图 10 可以看出, 触发电平通常设定在 4V。这个触发电平的允许误差大约为 ± 5%。SAG 引脚还可用作对输入到 MCU 的电源进行监控。当 ADE7756 复位时, SAG 引脚变为逻辑低电平。按照正常工作规定, 电源和元件的去耦应使 AV<sub>DD</sub> 上的纹波电压不超过 5V ± 5%。

## 中断

ADE7756 的中断由中断状态寄存器 (STATUS[7:0]) 和中断允许寄存器 (IRQEN[7:0]) 进行管理。当在 ADE7756 中发生中断事件时, 其状态寄存器中相应的标志位便设置到逻辑 1 (见“中断状态寄存器”一节)。如果中断允许寄存器中的此中断的允许位为逻辑 1, 那么  $\overline{\text{IRQ}}$  逻辑输出将变为有效低电平。状态寄存器中的标志位设定与允许位的状态无关。

为了确定中断源, 系统主微控制器 (MCU) 应从带有复位的状态寄存器 (RSTATUS[7:0]) 读出。这可从地址 05h 读出。在完成中断状态寄存器读出命令后,  $\overline{\text{IRQ}}$  输出将变为逻辑高电平 (见“中断时序”一节)。利用复位进行读出时, ADE7756 能保证不使中断事件被丢失。若中断事件正好在对状态寄存器读出时发生, 该事件也不会丢失, 且  $\overline{\text{IRQ}}$  逻辑输出重新返回逻辑低电平, 以指示下一次中断之前的中断状态寄存器数据传送持续期间, 可以确保达到高电平。详细说明见下节。

### 利用 MCU 进行 ADE7756 的中断

图 11 示出了利用 MCU 执行 ADE7756 中断管理的时序图。在时间  $t_1$  处,  $\overline{\text{IRQ}}$  线变为有效低电平, 表明 ADE7756 内已发生一个或多个中断事件。 $\overline{\text{IRQ}}$  逻辑输出应与 MCU 上的下降沿触发外部中断相对应。检测下降沿时, 应将 MCU 设

置成启动执行其中断服务程序 (ISR)。在进入 ISR 时, 所有中断都应通过全局中断允许位加以禁止。这时, MCU 外部中断标志可能被清除, 以捕获在当前 ISR 期间发生的中断事件。当 MCU 中断标志被清除时, 利用复位完成从状态寄存器读出。这将使  $\overline{\text{IRQ}}$  线复位到逻辑高电平 ( $t_2$ ) (见“中断时序”一节)。状态寄存器的内容用来确定中断源, 以确定应采取的适当操作。若在 ISR 期内发生相继的中断事件, 则该事件便重新由所设定的 MCU 外部中断标志 ( $t_3$ ) 加以记录。从 ISR 返回时, 全局中断屏蔽将被清除 (在相同指令周期), 外部中断标志将再次引起 MCU 转移到它的 ISR 上。这就保证 MCU 不会丢失任何外部中断。

### 中断时序

在介绍中断时序之前, 应首先回到 ADE7756 的串行接口一节。如前所述, 当  $\overline{\text{IRQ}}$  输出变为低电平时, MCU 的 ISR 必须对中断状态寄存器进行读操作, 以确定中断源。在对状态寄存器的内容进行读操作时,  $\overline{\text{IRQ}}$  输出在第一个字节传送的最后一个 SCLK 下降沿上被设定为高电平 (对中断状态寄存器读出的命令)。直到下一次 8 位传送的最后一位 (中断状态寄存器的内容) 被移出之前,  $\overline{\text{IRQ}}$  输出都保持高电平, 见图 12。若这时中断尚未决定, 则  $\overline{\text{IRQ}}$  输出将再次变为低电平。若没有任何中断处于等待状态, 则  $\overline{\text{IRQ}}$  输出将保持高电平。

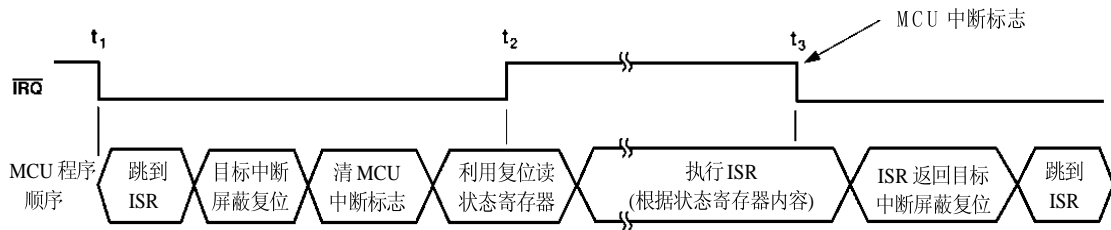


图11. 中断管理

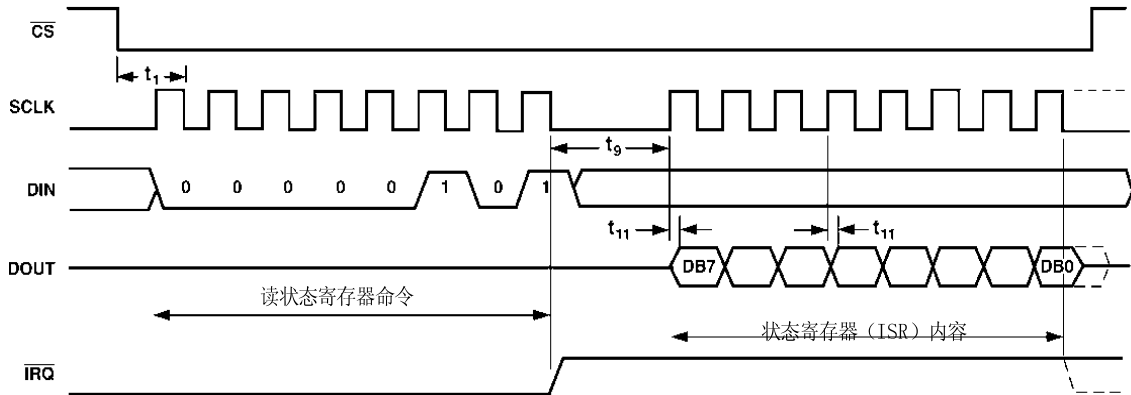


图12. 中断时序

## 温度测量

ADE7756 还有一个片内温度传感器。温度测量可以由工作方式寄存器中位 5 决定。当 ADE7756 工作方式寄存器中的位 5 被设定为逻辑高电平时，它将在下一个过零处启动温度测量。当检测到通道 2 的过零点时，温度检测电路的输出电压被连接到 ADC1（通道 1）进行模数转换。将所得到的数字量处理，在大约 26  $\mu$ s 后（24 个 CLKIN 周期）送入温度寄存器（TEMP[7:0]）。若中断允许寄存器（位 5）有效，则当温度转换结束后  $\overline{IRQ}$  输出将变为有效低电平。应当注意，温度测量会给电能计算带来少量噪声。如果温度测量频繁进行，例如每秒进行多次）则电能计算对时间的累积将造成明显误差。

温度寄存器的内容用带有符号位的二进制补码表示，分辨率为 1LSB/ $^{\circ}$ C。当环境温度约为 70 $^{\circ}$ C 时，温度寄存器将产生代码 00h（见图 13）。ADE7756 中的温度测量是未经校准的，其失调允许误差高达  $\pm 20^{\circ}$ C。

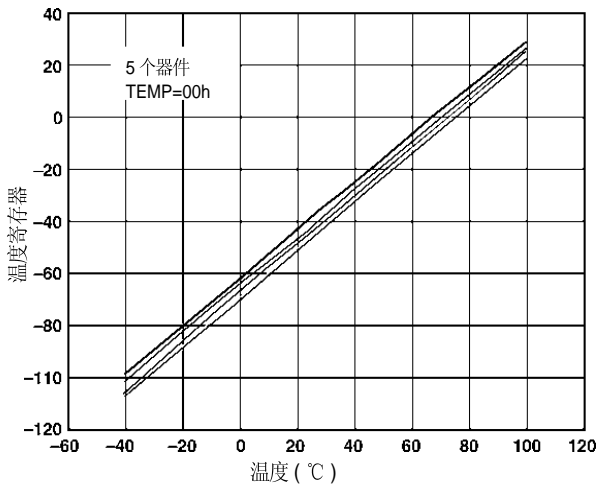


图 13. 温度寄存器

## 模数转换

ADE7756 中的模数转换（ADC）是利用两个二阶  $\Sigma \Delta$  ADC。为简化起见，图 14 中的方框图示出一阶  $\Sigma \Delta$  ADC。该转换器由两部分组成，第一部分是  $\Sigma \Delta$  调制器，第二部分是数字低通滤波器。

$\Sigma \Delta$  调制器以采样时钟决定的速率将输入信号转换成由 1 和 0 组成的一串数据流。ADE7756 的采样时钟等于 CLKIN/4。用这串数据流驱动反馈环路内的 1 位 DAC。从输入信号中减去 DAC 输出。若环路增益足够高，则 DAC 输出的平均值（即此位流）将趋近输入信号电平的平均值。对于单次

采样间隔内任意给定的输入值，即 1 位 ADC 的输出数据实际上无意义。只有对大量采样点取平均后，才能得到有意义的结果。这个平均过程是在 ADC 的第二部分，即数字低通滤波器中完成的。通过对来自调制器的大量数据进行平均，此低通滤波器才能产生与输入信号电平成正比的 20 位数字量。

$\Sigma \Delta$  ADC 采用上述两种技术实现高分辨率模数转换，实质上是 1 位转换技术。一种是过采样技术，另一种是噪声整形技术。过采样意味着这种对信号进行的采样速率（频率）比有用的带宽大许多倍。例如，ADE7756 中的采样速率是 CLKIN/4（894kHz），而有用带宽为 40Hz~2kHz。过采样的作用是将量化噪声（由于采样引起的噪声）分散到较宽的带宽上。由于在较宽的带宽内噪声分布比较稀薄，故有用带宽内的量化噪声被降低（见图 15）。然而，过采样并非改善有用带宽内信噪比（SNR）足够有效的方法。例如，为了使 SNR 仅提高 6dB（1 位），就需要过采样倍率达到 4。为了将过采样倍率保持在一个合理的程度，有可能对量化噪声整形，使大部分噪声处在较高频带。在  $\Sigma \Delta$  调制器中正是采用了能对量化噪声具有高通响应的积分器来对噪声整形。其结果是大部分噪声都处在较高频带上，从而可由数字低通滤波器来滤掉噪声。在图 15 中也说明了这个噪声整形过程。

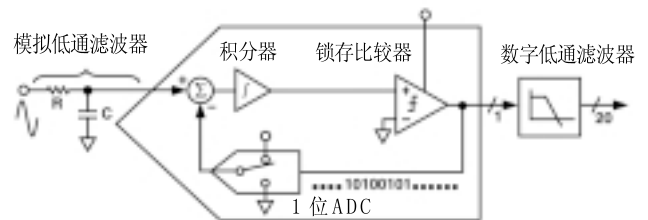


图 14. 一阶  $\Sigma \Delta$  ADC

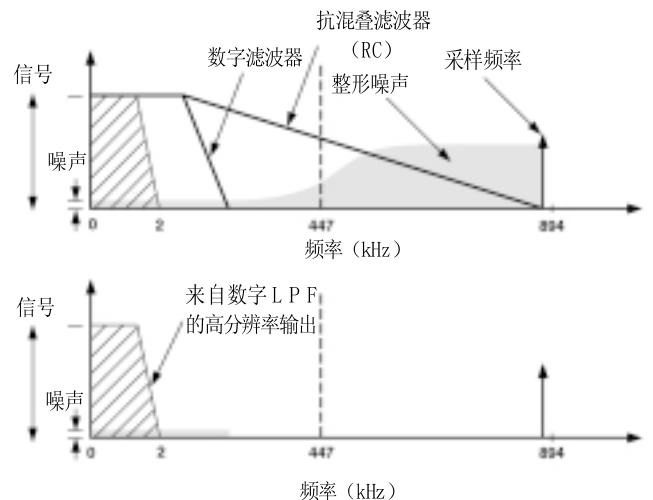


图 15. 在模拟调制器进行的过采样和噪声整形对噪声抑制



## 抗混叠滤波器

图 14 还示出在调制器输入端上的一个模拟低通滤波器 (RC)。该滤波器用来防止混叠。混叠是所有采样系统所共有的。

图 16 对这种效应做了说明。它是指将高于  $1/2$  采样频率 (也称作奈奎斯特频率, 即 447kHz) 的频率分量 (用黑色箭头表示) 镜像或折叠到低于 447kHz 区 (用灰色箭头表示)。对于所有的 ADC, 无论哪种结构都会发生这种情况。从这个例子中可以看出, 只有接近采样频率 (即 894kHz) 的那些频率才会进入计量有用的频带 (即 40Hz~2kHz)。这个事实使我们能利用极其简单的低通滤波器 (LPF) 来衰减那些高频分量 (接近 900kHz), 从而防止在有用频带内的失真。转折频率为 10kHz 的简单 RC 滤波器 (单极点) 在 894kHz 处将产生约 40dB 的衰减 (见图 15) 这个衰减量足以消除混叠的影响。

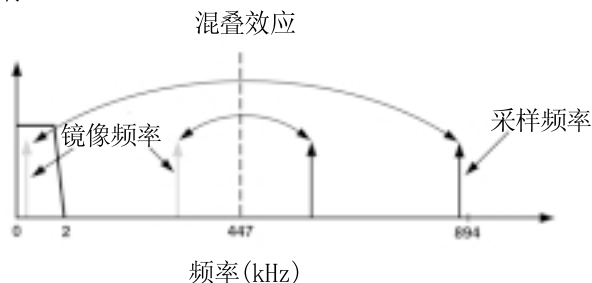


图 16. 通道 1 中的 ADC 和信号处理

## ADC 的传递函数

下面是  $\Sigma\Delta$  ADC 的 LPF 输出与模拟输入信号电平之间的关系表达式。ADE7756 中的两路 ADC 对于相同的模拟输入信号电平产生相同的输出代码。

$$\text{输出代码 (ADC)} = 1.512 \times \frac{V_{IN}}{V_{REF}} \times 262,144$$

因此, 对于 1 V 输入的满度信号和 2.4 V 内部基准源, ADC 的标称输出代码为 165, 151 或 2851Fh。ADC 的最大输出代码是  $\pm 262, 144$ , 这相当于  $\pm 1.6$  V 的输入信号幅度。然而, 为了达到规定的性能, 不推荐使用超过  $\pm 1.0$  V 的满度输入信号电平。

## 基准电压源电路

图 17 示出的是基准电压源输出电路的简化原理图。 $REF_{IN/OUT}$  引脚上的标称基准电压为 2.42 V。这是 ADE7756 中 ADC 所使用的基准电压。然而, 通道 1 中的 ADC 有三个输入范围选择, 这是通过对此基准电压进行分压实现的。利用如图 17 中所示和内部电阻分压器可将此标称基准电压降为标称值的  $1/2$  和  $1/4$ , 以用作通道 1 的不同输入范围的基准电压。

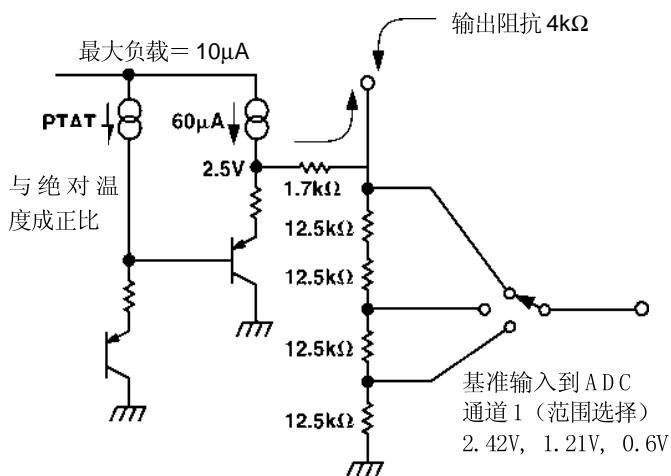


图 17. 基准电压源输出电路

$REF_{IN/OUT}$  引脚能用外部基准源 (例如 2.5V 基准源) 过驱动。注意: 目前, 对 ADC 提供的标称基准值是 2.5V 而不是 2.42V。这样会使标称模拟输入信号范围增加  $2.5/2.42 \times 100\% = 3\%$  即从 1V 增加到 1.03V。

ADE7756 的基准电压随温度变化略有漂移, 见 ADE7756 的温度系数指标 (ppm/ $^{\circ}\text{C}$ )。温度漂移的数值大小随元器件而异。对于尾标 A 的 ADE7756, 不能保证最大温度漂移。由于通道 1 和 2 两路 ADC 都用同一个基准电压, 所以基准的任何  $x\%$  漂移都会导致电能表精度的  $2x\%$  偏差。由于温度变化引起的基准电压漂移通常很小, 远小于电能表其它元件引起的漂移。然而, 若要保证温度性能, 便需要使用外部基准电压或使用尾标 B 的 ADE7756。此外, 可以在多个温度下对电能表进行校准。利用片内温度传感器很容易进行。

## 通道 1 中的 ADC

图 18 示出通道 1 中的 ADC 和信号处理链路。在波形采样工作方式下，ADC 以 27.9kSPS(CLKIN/128)最大速率输出带符号位的 20 位二进制补码数据。可按总功率校准值的 50% 标定 ADC 的输出或校准 ADC 的输出。虽然 ADC 输出的是 20 位二进制补码数据，但 ADC 的最大满度正值仍被限定到十六进制数 40000h (对应十进制数 +262, 144)，最大满度负值被限定到十六进制数 C0000h (对应十进制的 -262, 144)。若模拟输入超过量程，则 ADC 输出代码将限制在这些值上。对于规定的 1V (或 0.5V 和 0.25V，见“模拟输入”一节) 满度模拟输入信号，ADC 将产生大约为其满度值 63% 的输出代码。图 18 中对此做了说明。图 18 所示电路示出了施加到差动输入端 VIP 和 VIN 上的满度电压信号。ADC 输出在 D7AE1h (-165, 151) 和 2851Fh (+165, 151) 之间变动。这大约为满度值 40000h (262, 144) 的 63%。对于超过 1V (0.5V 或 0.25V，取决于通道 1 的满度选择) 的差动输入，会使 ADC 的输入向其满度值方向增加。但是，对于正常工作情况，模拟输入端的差动信号不应超过推荐值 1.0V。

### 通道 1 的 ADC 增益调节

通道 1 的 ADC 增益可以利用乘法器和有功功率增益寄存器 (APGAIN[11:0]) 进行调节。ADC 的增益通过将 12 位二进制补码的数据写入“有功功率增益寄存器”进行调节。

下面的表达式示出如何使增益调节与有功功率寄存器的内容相联系。

$$\text{代码} = \text{ADC} \times \left(1 + \frac{\text{APGAIN}}{2^{12}}\right)$$

例如，当将 7FFh 写入有功功率增益寄存器时，ADC 按 50% 比例输出。7FFh = 2047 (十进制数)，2047/2<sup>12</sup> = 0.5。类似地，801h = -2047 (十进制数) (带符号位的二进制补码)，ADC 按 -50% 比例输出。图 18 中用图形说明了这两个例子。

### 通道 1 采样

波形采样也可以送入波形寄存器 (MODE[14:13]) 以便由系统主 MCU 读出。在波形采样工作方式下，中断允许寄存器中的 WSMP 位 (位 3) 也必须被设置到逻辑 1。在波形采样期间，有功功率和电能计算仍维持非中断状态。

在波形采样工作方式下，用工作方式寄存器 (DTRT1, 0) 的位 11 和位 12 可以从四种输出采样速率中选择一种。输出采样速率可设置为 27.9kSPS, 14kSPS, 7kSPS 或 3.5kSPS (见“工作方式寄存器”一节)。中断请求输出 IRQ 信号通过变为有效低电平来发出新波形采样到达信号。图 19 示出时序图。ADE7756 以每次传送一个字节 (8 位) 的速率传送 20 位波形采样，其中最高有效字节被首先移出。此 20 位数据字右对齐并且带符号位扩展到 24 位 (三个字节)，见“串行接口”一节。

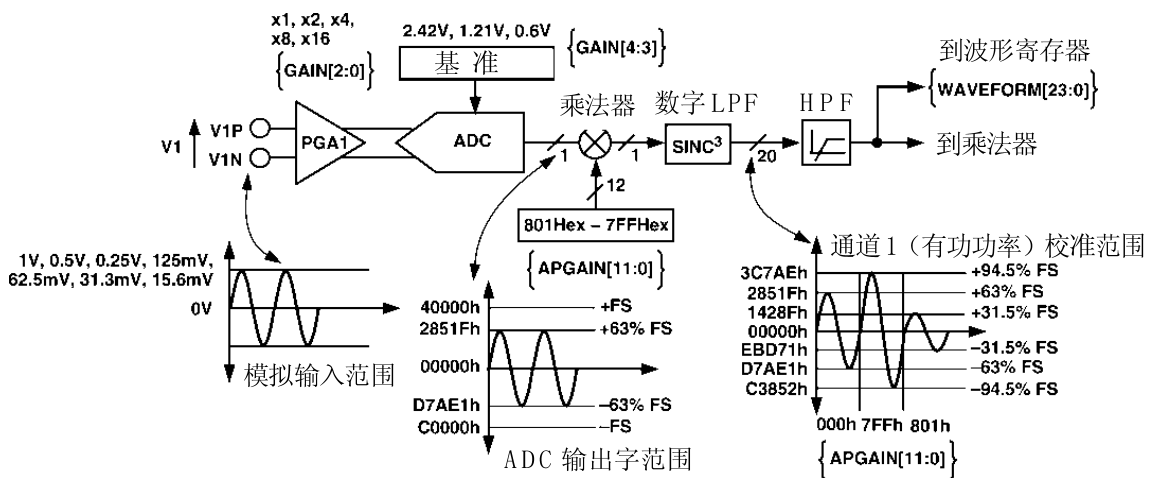


图 18. 通道 1 中的 ADC 和信号处理

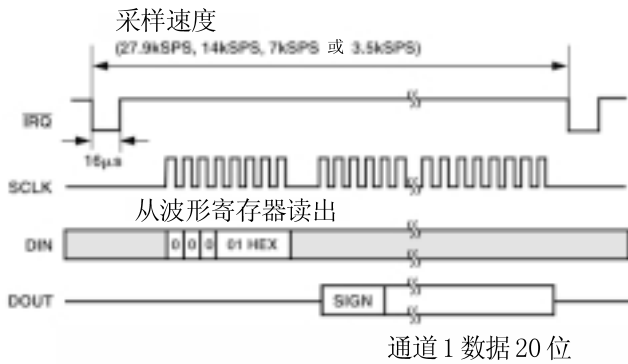


图 19. 通道 1 中的波形采样

## 通道 2 中的 ADC

### 通道 2 采样

在通道 2 的波形采样工作方式 (MODE[14:13]=1, 1 和 WSMP=1) 下, 对通道 2 的 ADC 输出代码的标定与通道 1 相同, 即输出幅度在 D7AE1h (-165, 151) 和 2851Fh (+165, 151) 之间变动 (见“ADC 通道 1”一节)。然而, 在进入波形寄存器之前, ADC 输出要经过截止频率为 156Hz 的单极点低通滤波器。图 20 示出了该滤波器的幅频响应和相频响应曲线。

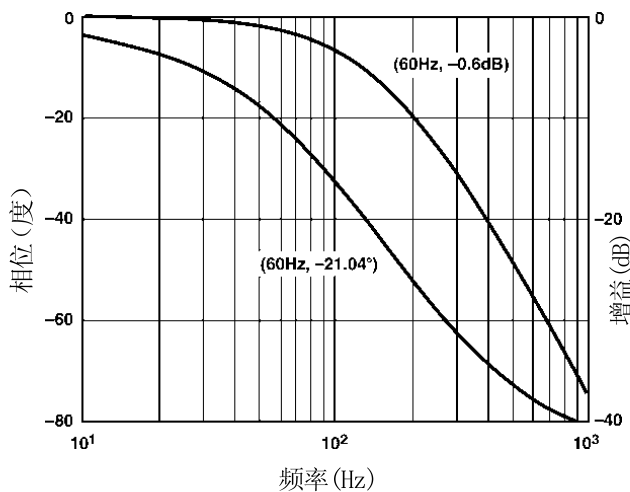


图 20. LPF1 的幅频响应与相频响应曲线

幅度和相位响应会影响对信号的衰减。例如, 若线电压频率为 60Hz, 则 LPF1 输出端的信号将被衰减 30%。

$$|H(f)| = \frac{1}{\sqrt{1 + \left(\frac{60\text{Hz}}{156\text{Hz}}\right)^2}} = 0.93 = -0.6\text{dB}$$

应当指出, LPF1 不会影响功率计算。图 21 示出通道 2 中的信号处理链路。与通道 1 不同的是通道 2 只有一种模拟输入范围 (1V 差动输入)。与通道 1 相同的是, 通道 2 也有一个增益选择为 1, 2, 4, 8 和 16 的可编程增益放大器 (PGA)。对于电能测量, 将 ADC 的输出直接送入乘法器而不过滤波器。无需利用高通滤波器 (HPF) 来消除任何直流失调, 因为要消除由功率计算中失调引起的误差, 只需消除一个通道的失调。在波形采样工作方式下, 利用工作方式寄存器中的位 11 和位 12 可以从四种输出采样速率中选择一种。可提供选择的输出采样速率有 27.9kSPS, 14kSPS, 7kSPS 或 3.5kSPS (见“工作方式寄存器”一节)。中断请求输出  $\overline{\text{IRQ}}$  通过变为有效低电平来发出新波形采样到达信号。通道 2 的时序图与通道 1 相同, 如图 19 所示。

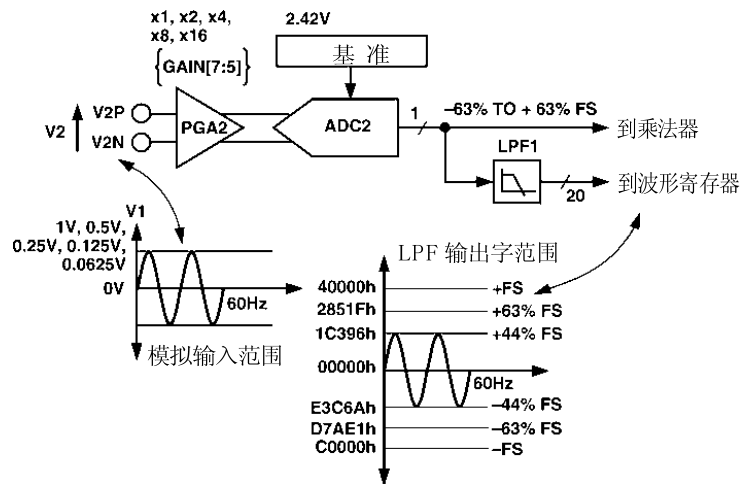


图 21. 通道 2 中的 ADC 和信号处理

相位补偿

当HPF被禁止时，通道1和通道2之间的相位误差在DC~3.5kHz频率范围为零。当HPF1被允许时，通道1具有图23和24所示的相位响应。图25还示出了滤波器的幅频响应。正如上述特性曲线所示，从45Hz到1kHz的相频响应几乎为零。这正是典型电能测量应用所需要的。

ADE7756 尽管从内部做了相位补偿，但它外接传感器时还会带来固有的相位误差。例如， $0.1^\circ \sim 0.3^\circ$  的相位误差对电流互感器（CT）很常见。这种相位误差可能随传感器而变，但为了精确计算功率必须对其进行修正。与相位失配相关的误差在低功率因素下特别显著。ADE7756 提供了对这些微小相位误差进行数字校准的方法。它能将一个小的时间延迟或超前引入信号处理链路以便对小的相位误差进行补偿。由于这种补偿要及时，所以这种方法只适用于  $0.1^\circ \sim 0.5^\circ$  范围的小相位误差。利用时移技术来修正大的相位误差会在高次谐波中引入显著的相位误差。

相位校准寄存器（PHCAL[5:0]）是一种带符号位的二进制补码6位寄存器，它可以使通道2信号路径中的时延从  $-143 \mu s$  变化到  $+143 \mu s$ （CLKIN=3.579545MHz）。一个LSB相当于  $4.47 \mu s$ 。在线电压频率为60Hz的情况下，在基频上将给出  $0.097^\circ$  的相位分辨率（即  $360^\circ \times 4.47 \mu s \times 60Hz$ ）。图22说明如何利用相位补偿来消除通道1中由某个外部传感器引起的  $0.097^\circ$  相位超前。为了抵消通道1中的这种相位超前（ $0.097^\circ$ ），还必须对通道2引入一个相位超前。相位补偿的分辨率允许引入  $0.097^\circ$  的相位超前。这一相位超前由对通道2引入时间超前，将  $-1$ （3Fh）写入时延单元可实现，因而抵消了  $4.47 \mu s$  的时间延迟。

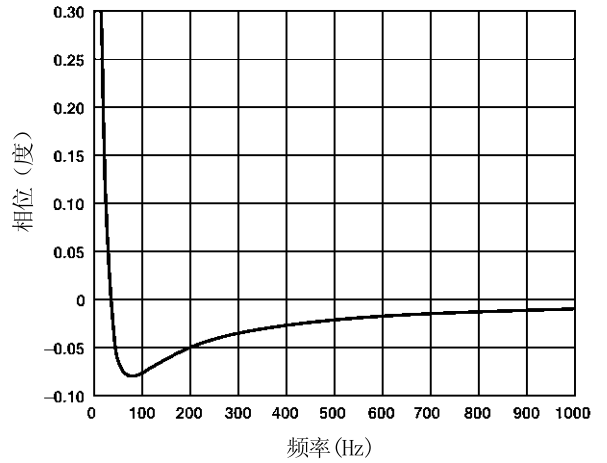
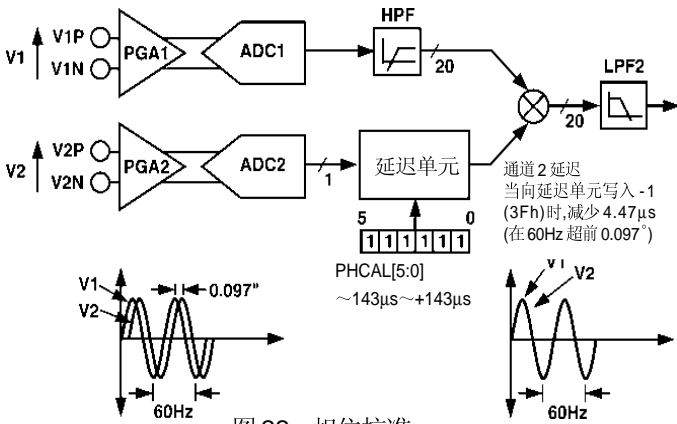


图 23. 经过相位补偿后的 HPF 相频响应（10Hz~1kHz）

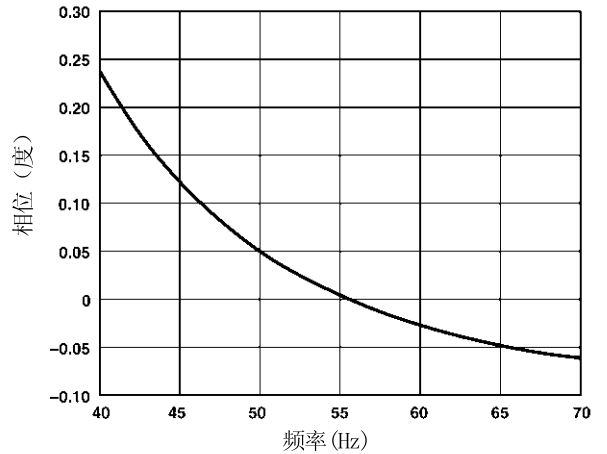


图 24. 经过相位补偿后的 HPF 相频响应（40Hz~70Hz）

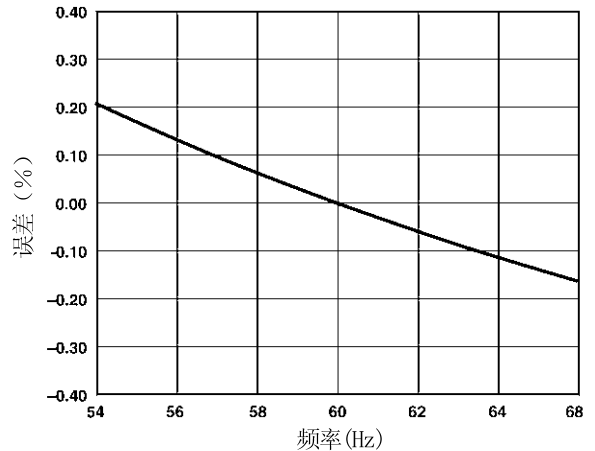


图 25. 经过相位补偿后的 HPF 相频响应（相对 60Hz 时的增益误差）

### 有功功率的计算

电功率定义为电能从电源流向负载的速率，并由电压和电流波形的乘积来表示。所得到的瞬时功率波形称为瞬时功率信号，它等于每一瞬时的能流速率。功率的单位是瓦 (W) 或焦耳/秒 (J/s)。式 (3) 给出交流系统中瞬时功率信号的表达式。

$$v(t) = \sqrt{2} V \sin(\omega t) \quad (1)$$

$$i(t) = \sqrt{2} I \sin(\omega t) \quad (2)$$

式中

$V$  = 电压有效值

$I$  = 电流有效值

$$p(t) = v(t) \times i(t)$$

$$p(t) = VI - VI \cos(2\omega t) \quad (3)$$

在整数 (n) 倍线电压周期内的平均功率由式 4 给出

$$P = \frac{1}{nT} \int_0^{nT} p(t) dt = VI \quad (4)$$

式中

$T$  = 线电压周期

$P$  称作有功功率或有效功率。

应当注意，有功功率等于式 (3) 中瞬时功率信号  $p(t)$  的直流分量即  $VI$ 。这是用来计算 ADE7756 中有功功率的表达式。瞬时功率信号  $p(t)$  由电流和电压信号相乘产生。瞬时功率信号的直流分量由 LPF2 (低通滤波器) 提取，以获得有功功率信息，图 26 中用图形说明了这个过程。由于 LPF2 没有像砖墙那样陡直的频率响应 (见图 27)，故有功功率信号将具有因瞬时功率信号而引起的纹波。这种纹波为正弦信号，并且其频率等于线电压频率的 2 倍。由于纹波为正弦信号，所以在对有功功率信号进行积分计算电能时可将其消除 (见“电能计算”一节)。

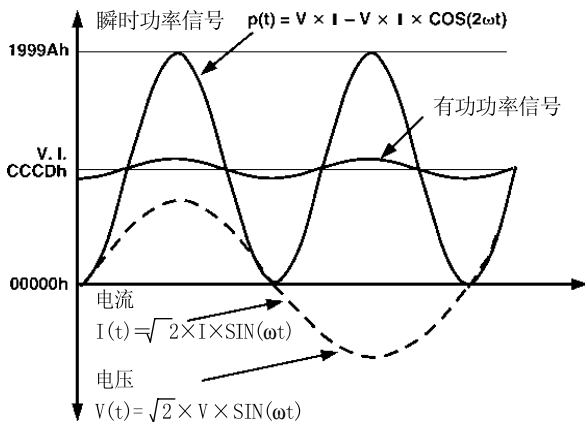


图 26. 有功功率计算

图 28 示出 ADE7756 有功功率计算的信号处理链路。如前所述，有用功率是通过瞬时功率信号进行低通滤波来计算的。

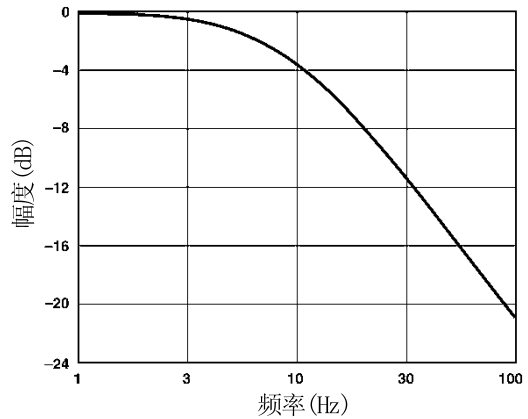


图 27. LPF2 的频率响应

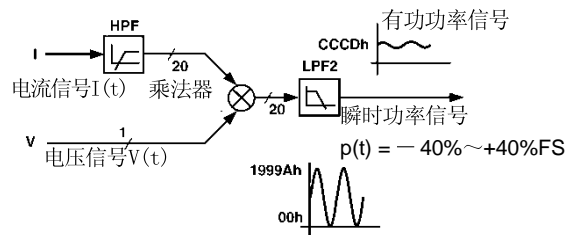


图 28. 有功功率信号处理链路

图 29 示出了有功功率信号 (LPF2) 的最大代码 (十六进制数) 输出范围。应当注意，输出范围随有功功率增益寄存器的内容而变化 (见“通道 1 的 ADC”一节)。当有功功率增益寄存器的内容为 800h 时，便给出最小输出范围。当有功功率寄存器的内容为 7FFh 时，便给出最大输出范围。这样可以用来校准 ADE7756 中的有功功率 (或有功电能) 的计算。

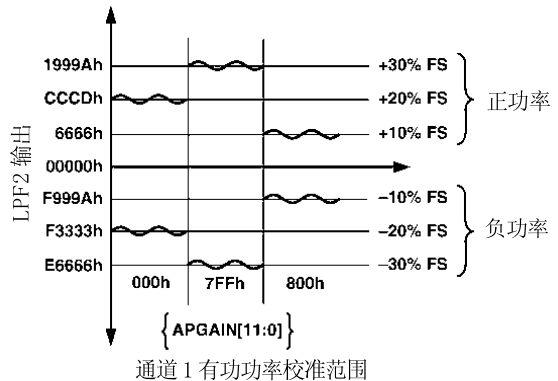


图 29. 有功功率计算的输出范围

电能的计算

如前所述，功率定义为能流的速率。这个定义在数学上可以用式（5）表示

$$P = \frac{dE}{dt} \tag{5}$$

式中

$P =$  功率

$E =$  电能

相反，电能由对功率的积分给出

$$E = \int P dt \tag{6}$$

ADE7756 通过在 40 位有功电能寄存器（AENERGY[39:0]）中对有功功率信号进行连续累加来完成有功功率信号的积分。这种离散时间累加或求和等效于连续时间内的积分。式（7）示出其关系式。

$$E = \int p(t) dt = \lim_{T \rightarrow 0} \left\{ \sum_{n=0}^{\infty} p(nT) \times T \right\} \tag{7}$$

式中

$n$  是离散时间采样数

$T$  是采样周期

ADE7756 累加寄存器的离散时间采样周期（ $T$ ）为 1.1  $\mu s$ （ $4/CLKIN$ ）。像计算电能一样，这个积分消除了有功功率信号中可能存在的任何正弦分量。

图 30 示出这种离散时间积分或累加的图形表示。波形寄存器中的有功功率信号被连续加到有功电能寄存器。这种相加采用带符号位的加法，因此，负电能将被从有功电能数据中减去。

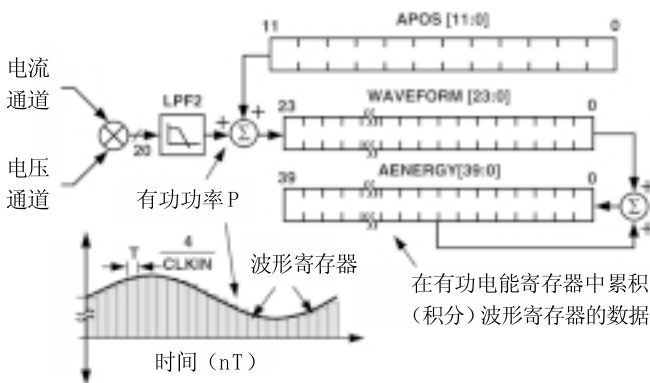


图 30. 电能计算

如图 30 所示，有功功率信号在 40 位带符号位的寄存器（AENERGY[39:0]）中被累加。

将工作方式寄存器中 WAVSEL1,0 设置为 0,0 并且在中断允许寄存器中 WSMP 位（位 14,13,即）设置到 1，可从波形寄存器中读出有功功率信号。与通道 1 和通道 2 的波形采样工作方式一样，波形数据可以由 27.9kSPS, 14kSPS, 7kSPS 或 3.5kSPS 的采样速率提供（见图 19）。

图 31 示出在模拟输入端对满度信号（正弦信号）的电能累加。图中示出了 3 条曲线，表明当有功功率寄存器的内容分别为使 7Fh, 000h 和 800h 时，电能寄存器翻转所需的最小时间周期。有功功率增益寄存器用于对 ADE7756 中的功率校准。如图所示，当有功功率增益寄存器设置到最大满度（即 7FFh）时，将呈现最快的积分时间。

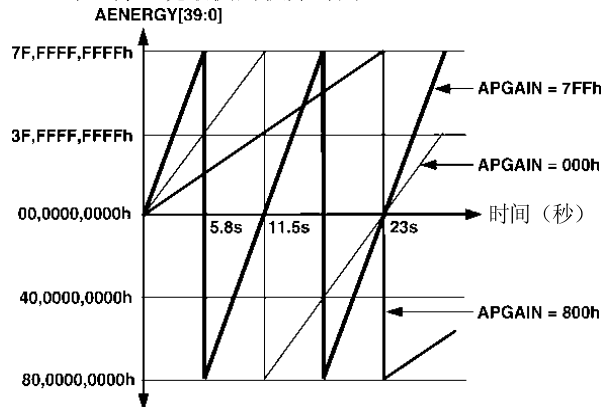


图 31. 满度功率（最小与最大功率增益）电能寄存器的翻转时间

应当注意当功率或能流为正值时，电能寄存器的内容将翻转到负满度（80, 0000, 0000h），并且数值将持续增大（见图 31）。相反，当功率为负值，电能寄存器便下溢出到正满度（7F, FFFF, FFFFh），并且数值将持续减小。

通过利用中断允许寄存器，ADE7756 可以设置到当有功电能寄存器为半满（正或负）或当发生上溢出或下溢出时，便发出中断（IRQ）信号。

稳定负载下的积分时间

正如上一节中所述，累加寄存器的离散时间采样周期（ $T$ ）为 1.1  $\mu s$ （ $4/CLKIN$ ）。当模拟输入端为满度正弦信号并且将其有功功率增益寄存器设置到 000h 时，则来自 LPF2 的平均值为 CCDh（见图 34）。有功电能寄存器在溢出之前能够贮存的最大值为  $2^{39}$  或 7F, FFFF, FFFFh。因此，在这些条件下的积分时间用下式计算：

$$时间 = \frac{7F, FFFF, FFFFh}{CCCDh} \times 1.1 \mu s = 11.53 \text{ 秒}$$

### 功率失调校正

ADE7756 还配备有一个有功功率失调寄存器 (APOS [11:0])。这是一个带符号位的二进制补码 12 位寄存器, 它可用来消除有功功率计算中的失调误差 (见图 30)。由于印制电路板 (PCB) 上或集成电路本身通道之间的串扰所以可能在功率计算中产生失调。当无功功率消耗时, 失调校正允许将有功功率寄存器的内容保持为零。

写入有功功率失调寄存器中的 16 个 LSB (APOS=010h) 等效于波形取样寄存器中的 1 个 LSB。假定通道 1 和 2 上的输入均处于满度时, 从 LPF2 贮存到波形寄存器中的平均值输出是 CCDh (52, 429 十进制数)。当通道 1 下降到 -60dB 时 (满度输入的 1/1000), 则来自 LPF2 的平均值输出是 52.429 (52, 429/1, 000)。波形寄存器中的 1LSB 有  $1/52.429 \times 100\% = 1.9\%$  平均值的测量误差。有功功率失调寄存器具有等于波形寄存器的 1/16LSB 的分辨率, 因此, 在 -60dB 处功率失调校正分辨率为 0.12% (1.9%/16)。

### 电能 - 频率转换

ADE7756 还提供用于校准的电能 - 频率转换功能。在 ADE7756 出厂时经过初始校准之后, 电能表厂商或终端用户会经常校验电能表。对于厂商而言, 校验电能表的一种简便方法是提供一个输出频率。在稳定负载条件下, 它与电能或有功功率成正比。这个输出频率可以向外部校准设备提供一个简单的光电隔离接口。图 32 示出了 ADE7756 中的电能 - 频率转换过程。

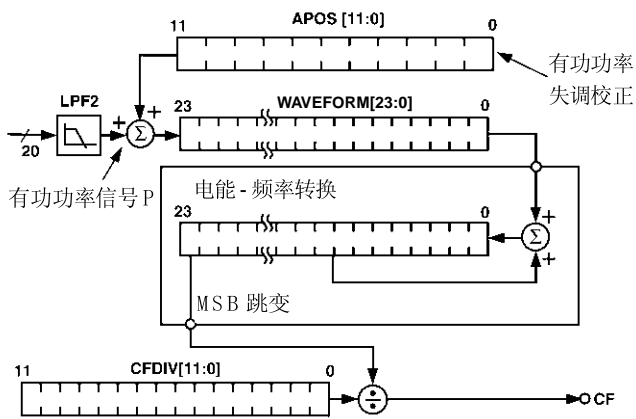


图 32. 电能 - 频率转换

电能 - 频率转换是通过通过对 24 位寄存器中的有功功率信号进行累加完成的。当寄存器的 MSB (最高有效位) 上有 0 到 1 的跳变时, 便产生一个输出脉冲。在稳定负载条件下, 输出频率与有功功率成正比。

当在通道 1 和通道 2 上输入满度交流信号并且 CFDIV = 000h 和 APGAIN = 000h 时, CF 引脚的输出频率约为 5.593kHz。这可以按下述方法进行计算。

将有功功率增益寄存器设置到 000h, 瞬时功率信号 (LPF2 的输出) 的平均值为 CCDh 或 52, 429 (十进制数) 当数字 - 频率转换寄存器 (24 位) 中的 MSB 发生跳变时, 即当寄存器累加到  $2^{23}$  时, CF 便产生一个输出频率。这意味着寄存器被更新  $2^{23}/\text{CCCDh}$  次 (或 159,999 次)。由于更新速率为  $4/\text{CLKIN}$  或  $1.1175 \mu\text{s}$ , 故两个 MSB 之间的跳变时间 (CF 脉冲) 为

$$159,999 \times 1.1175 \mu\text{s} = 1.78799 \times 10^{-4}\text{s} = 5592.86\text{Hz}.$$

式 (8) 为 CFDIV=000h 时 CF 输出频率的表达式

$$CF (\text{Hz}) = \frac{\text{LPF2 的平均输出} \times \text{CLKIN}}{2^{25}} \quad (8)$$

这个输出频率很容易用 CFDIV 标定。该频率标定寄存器是一个可以对  $1 \sim 2^{12}$  输出频率范围进行标定的一种 12 位寄存器。输出频率由式 (9) 给出。

$$\text{频率} = \frac{\text{频率} (\text{CFDIV}=0)}{\text{CFDIV}+1} \quad (9)$$

例如, 若输出频率为 5.59286kHz 同时 CFDIV=000h, 则输出频率可以设置到 5.4618Hz, 即将十六进制数 3Fh (十进制数为 1023) 写入 CFDIV 寄存器。注意 CFDIV 的通电缺省值为 3Fh。

当输出频率等于线电压频率的 2 倍时将出现小纹波。这是由于对产生有功功率信号的瞬时功率信号滤波不完善所致 (见“有功功率的计算”一节)。式 (3) 给出瞬时功率信号的表达式。该瞬时功率由 LPF2 滤波, 而其幅度响应由式 (10) 表示。

$$|H(f)| = \frac{1}{1+f/8.9\text{Hz}} \quad (10)$$

有功功率信号 (经 LPF2 的输出) 可以改写为

$$p(t) = VI - \left( \frac{VI}{1+2f/8.9\text{Hz}} \right) \cos(4 \pi ft) \quad (11)$$

式中,  $f$  是线电压频率 (例如 60Hz)

由式 (6) 得出

$$E(t) = VI t - \left( \frac{VI}{4 \times \pi \times f(1+2f/8.9\text{Hz})} \right) \sin(4 \pi ft) \quad (12)$$

由式 (12) 可以看出, 在电能计算中存在着由于  $\sin(2\omega t)$  分量引起的小纹波。这一点如图 33 中的曲线所示。有功电能计算用点划线表示且等于  $VI t$ 。图中还示出有功电能计算出现的正弦纹波。由于正弦信号的平均值为零, 故该纹波在整个计量期间对电能计算并无影响。然而, 纹波可能在频率输出, 特别是在较高输出频率处观察到。在较大负载和较高输出频率下, 该纹波会变得大到占频率的百分之几。其原因是, 在较高的输出频率下, 电能频率转换过程的积分或平均时间较短, 因此在频率输出中便可以观察到一部分正弦纹波。选择较低的 CF 输出频率用于校准能量显著减少纹波。另外通过对计度器采用较长门限时间对输出频率进行平均也能取得相同的结果。

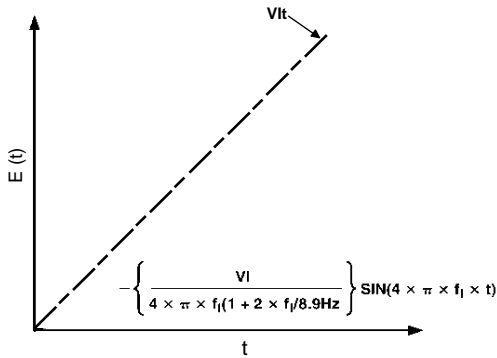


图 33. 输出频率的纹波

### 电能校准

利用通道 2 内的片内过零检测，可以大大简化电能校准，并能显著减少校准电能表所需的时间。为了使用过零检测，在工作方式寄存器中设置位 7 (CMODE)，使 ADE7756 处于校准工作方式。在校准工作方式，ADE7756 对整数个半周期内有功电能寄存器中的有功功率信号进行累加（积分），如图 34 中所示。在 SAGCYC 寄存器中规定线电压半周期数。ADE7756 能对高达 255 个半周期的有功功率进行累加。由于是对整数个线电压周期的有功功率进行积分，所以正弦分量被减小到零。这便消除了电能计算中的任何纹波。因为积分周期可以缩短，所以能在较短时间内比较精确地计算电能。在电能校准周期结束处，中断状态寄存器中 SAG 标志被置位，这时 SAG 输出变为有效低电平。若中断允许寄存器中的 SAG 允许位有效，则 IRQ 输出也将变为有效低电平。因此，IRQ 线也能用来发出校准结束信号。只要工作方式寄存器中 CMODE 位被置位，便开始下一个校准周期。应当指出，第一次校准的结果是无效的，必须予以舍弃。以后所有校准周期的结果都正确。

由式 (5) 和 (11) 得出

$$E(t) = \int_0^{nT} VI dt - \left( \frac{VI}{1 + 2f_1/8.9\text{Hz}} \right) \int_0^{nT} \cos(2\omega t) dt \quad (13)$$

式中

n 是整数

T 是线电压周期。

由于在整数个线电压周期对正弦分量积分，所以积分值总是零。因此：

$$E(t) = \int_0^{nT} VI dt \quad (14)$$

$$E(t) = VI nt \quad (15)$$

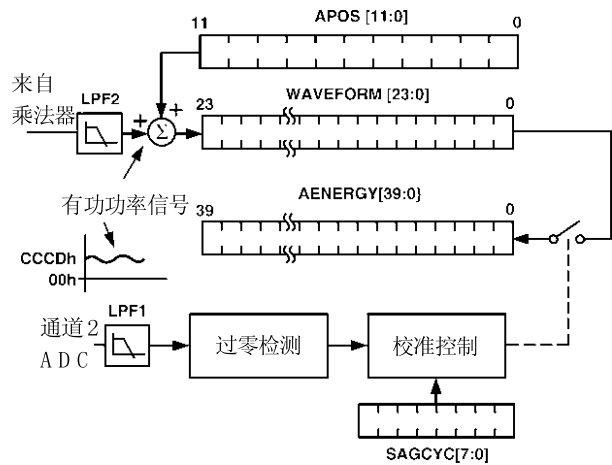


图 34. 在校准工作方式对电能计算

### 电能表的校准

平均有功功率的计算

对 ADE7756 进行校准时，第一步是针对某个所需的仪表常数（例如 3200imp/kWh）对 CF 频率进行校准。

为了确定 CF 输出频率，必须首先确定有功功率信号 (LPF2 输出) 的平均值。一个简便方法是利用校准工作方式。当工作方式寄存器中的 CMODE 位 (位 7) 设置到逻辑 1 时，如上一节中所述，将对整数个线电压半周期进行电能的累加。由于线电压频率是固定的 (例如 60Hz)，且规定了积分的半周期数，所以总积分时间为

$$\frac{1}{2 \times 60\text{Hz}} \times \text{半周期数}$$

对于 255 个半周期，总积分时间将为 2.125s。这意味着电能寄存器将刷新 2.125s/1.1175 μs(4/CLKIN)次。LPF2 的平均输出值为：

$$\frac{\text{在终止处 AENERGY}[39:0] \text{ 的内容}}{\text{AENERGY}[39:0] \text{ 被刷新次数}}$$

或者，根据 ADE7756 不同寄存器的内容、CLKIN 和线电压频率 (f1) 可等效地表示为

$$\text{平均值 (LPF2)} = \frac{\text{AENERGY}[39:0] \times 8 \times f1}{\text{SAGCYC}[7:0] \times \text{CLKIN}} \quad (16)$$

式中 f1 是线电压频率

### CF 频率的校准

一旦计算出有功功率信号的平均值，便能确定校准前的 CF 频率。当已知校准前的 CF 频率时，可以调节 CFDIV 和有功功率增益寄存器 (APGAIN)，以便产生所需的 CF 频率。在本例中，选择仪表常数 3200imp/kWh 作为适当常数。这意味着在 1kW 的稳定负载下，CF 输出频率应为：

$$\text{频率 (CF)} = \frac{3200 \text{ imp/kWh}}{60 \text{ min} \times 60 \text{ s}} = \frac{3200}{3600} = 0.88 \text{ 88Hz}$$



假定电能表设定 20A 的测试电流（基本电流）和 220V 的线电压用于校准，则此负载的计算功率为  $220V \times 20A=4.4kW$ 。因此，在稳定负载条件下预期的 CF 输出频率应是  $4.4 \times 0.8888Hz=3.9111Hz$ 。

在这些负载条件下，通道 1 和通道 2 的传感器应这样选择：电压通道上的信号应占大约 1/2 满度，而电流通道上的信号应占大约 1/8 满度（假定最大电流为 80A）。利用如上所述的校准工作方式，算出 LPF2 的平均值为 3,276.81（十进制）。然后，利用式（8）进行电能-频率转换，算出在此负载条件下的频率为：

$$\text{频率}(CF) = \frac{3276.81 \times 3.579545 \text{ MHz}}{2^{25}} = 349.566Hz$$

然而，这是 CFDIV 和 APGAIN 寄存器的内容为 000h 时的频率。所需的频率输出是 3.9111Hz。因此，CF 频率必须除以  $349.566/3.9111Hz$  或 89.378（十进制）。为此可将 88（或 58h）送入 CFDIV。注意根据 CFDIV 的内容 +1 的结果对 CF 频率分频。

输出频率的细调可以利用有功功率增益寄存器实现，该寄存器具有 0.0244%/LSB 的精细增益调节。当 CFDIV 的内容为 58h 时，输出频率为  $349.556Hz/89=3.9276Hz$ 。这种设置具有 0.42% 的误差。为了进一步减小这种误差，可以将 -（0.21/0.0244）或 -17 写入 APGAIN[11:0]，即写入 FEFh。

利用 ADE7756 的校准工作方式很容易校准 CF。进行校准的唯一关键是精确知道线电压频率。若不知道，可以利用 ADE7756 的 ZX 输出端测出线电压频率。

### 电能表显示

全电子电能表除用来校验脉冲输出外，还经常需要某种形式的显示器。显示器应以千瓦时（kWh）为单位显示所消耗的电能量。使 ADE7756 与显示器或电能寄存器（例如，带有非易失存储器的 MCU）进行连接的一种简便方法是利用 CF。例如，CF 频率可以针对 1,000imp/kWh 进行校准。MCU 对 CF 输出脉冲计数。每个脉冲应等于 1Wh。若要求更高的分辨率，应设置更高的 CF 频率，例如设置到 10,000imp/kWh。

若对电能利用的监测需要更大的灵活性，则可以利用有功电能寄存器（AENERGY）计算电能。对这种寄存器的详细介绍请见“电能计算”一节。AENERGY 寄存器能为用户提供有关电能消耗的符号和大小信息。在完成 CF 频率输出校准时，即在调节有功功率增益寄存器（APGAIN）之后，可以启动第二个校准程序。其目的是确定 AENERGY 寄存器的 kWh/LSB 系数。一旦算出这个系数，MCU 便能通过读出 AENERGY 内容并乘以这个系数便能计算出以 kWh 为单位的随时电能消耗。

### CLKIN 频率

在本资料中，ADE7756 的特性用等于 3.579545MHz 的

CLKIN 频率来说明。然而，ADE7756 被设计成在规定范围内的任何 CLKIN 频率上都有相同精度。若 CLKIN 频率不是 3.579545MHz，则需要针对新的 CLKIN 频率重新确定不同的时序和滤波器特性。例如，所有数字滤波器（LPF1，LPF2，HPF1 等）的截止频率将按下式产生与 CLKIN 频率的变化成正比的频移：

$$\text{新频率} = \text{原始频率} \times \frac{\text{CLKIN 频率}}{3.579545 \text{ MHz}} \quad (17)$$

由于数据传送与串行时钟信号（SCLK）同步，所以 CLKIN 频率的变化不会影响串行接口的时序特性，但需要符合串行数据传送的读出 / 写入时序（见“时序特性”表）。表 III 列出受 CLKIN 频率影响的各个时序变化。

### 应用信息

应用笔记 AN-564 提供了利用 ADE7756 来设计 ANSI Class100 电能表的详细资料。在 ADI 公司网站 [www.analog.com](http://www.analog.com) 进入 Application Note 链路，在 ADE7756 产品主页下可得到 AN-564。图 35 示出 AN-564 中介绍的用 ADE7756 设计的参考电能表方框图。

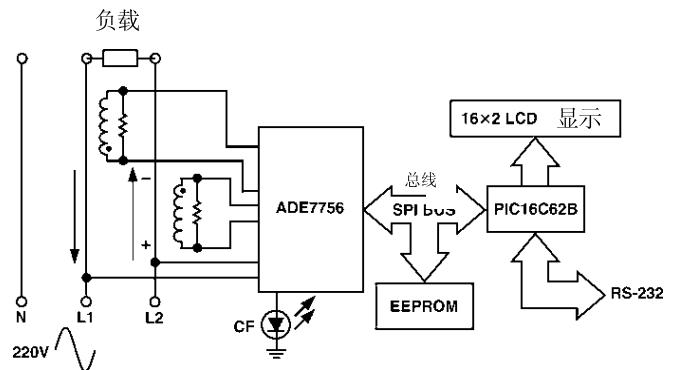


图 35 AN-564 中介绍的用 ADE 7756 设计的参考电能表方框图

表 III ADE7756 参数对 CLKIN 的依赖性

参 数	CLKIN 依赖性
通道 1 和 2 ADC 的奈奎斯特频率	CLKIN /8
PHCAL 分辨率 (S /LSB)	16 /CLKIN
有功电能寄存器刷新频率 (Hz)	CLKIN/4
波形采样速率 (每秒采样数)	
WAVSEL 1, 0 = 0 0	CLKIN /128
0 1	CLKIN /256
1 0	CLKIN /512
1 1	CLKIN /1024
最大 ZXTOU 周期	524,288 /CLKIN

待机功能

ADE775 的模拟电路和数字电路的功能可以分别被停止或待机 (suspend)。将工作方式寄存器的 ASUSPEND 位 (位 4) 设置到逻辑高电平可停止其模拟电路的功能 (见“工作方式寄存器”一节)。在待机工作方式下, 对 ADC 的所有波形采样都将设置为零。如果停止 CLKIN 输入使之保持为 0 或 1, 则可以停止其数字电路的功能。如果恢复 CLKIN 输入并将 ASUSPEND 位设置到低电平, 便能重新启动 ADE 7756。

串行接口

ADE 7756 的所有功能均能经几个片内寄存器容易实现 (见图 36)。利用片内串行接口可以对这些寄存器的内容进行刷新或读出。加电之后或将 RESET 引脚触发到低电平或 CS 的下降沿, ADE 7756 便处于通信方式。在通信方式下, ADE7756 要对它的通信寄存器写入。写入到通信寄存器内的数据决定下一个数据传送操作是读出还是写入, 同时还决定访问哪一个寄存器。因此, ADE 7756 的所有数据传送操作 (无论读出或写入) 都必须从写入通信寄存器开始。

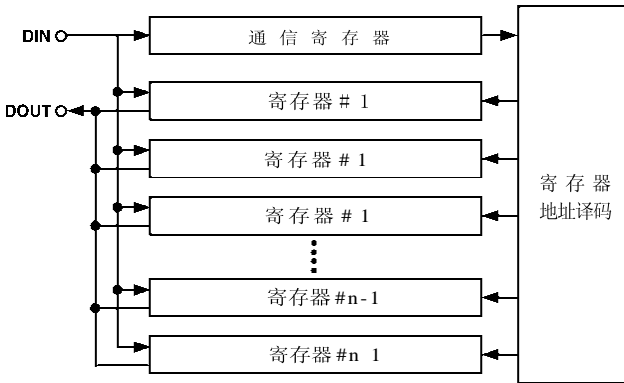


图 36. 通过通信寄存器访问 ADE7756 寄存器

通信寄存器是一种 8 位寄存器。最高有效位 (MSB) 决定下一个数据传送操作是读出还是写入。最低有效位 (LSB) 起始的 5 位数据决定访问寄存器的地址。更详细的介绍见“ADE 7756 通信寄存器”部分。

图 37a 和 37b 分别示出读出和写入的数据传送顺序。

一旦完成数据传送 (读出或写入), ADE 7756 便从新进入通信方式。

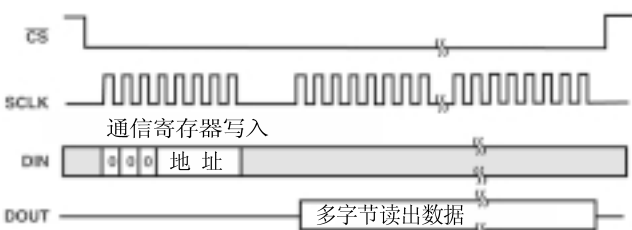


图 37a. 通过串行接口从 ADE 7756 读出数据

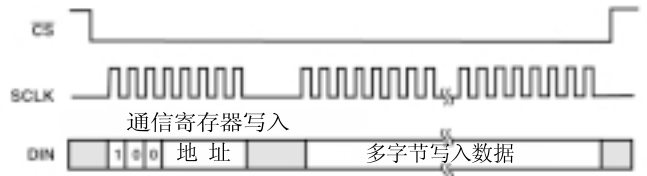


图 37b. 通过串行接口向 ADE 7756 写入数据

当被访问的 ADE 7756 寄存器的 LSB 被读出或写入 ADE 7756 时, 便完成了数据传送。

ADE7756 的串行接口由 SCLK, DIN, DOUT 和 CS 四个信号组成。用于数据传送的串行时钟施加到 SCLK 逻辑输入端。这个逻辑输入具有施密特触发器输入结构, 允许采用缓慢上升 (和下降) 的时钟沿。所有数据传送操作均与串行时钟同步。在 SCLK 的下降沿数据从 DIN 逻辑输入引脚移入 ADE7756。在 SCLK 的上升沿数据从 DOUT 逻辑输出引脚移出 ADE7756。CS 逻辑输入引脚是片选输入。当多个器件共用串行总线时利用此输入引脚。CS 的下降沿还使串行接口复位, 并使 ADE7756 处于通信方式。在整个数据传送之间, CS 输入保持低电平。在数据传送操作期间使 CS 变为高电平将停止传送, 并使串行总线处于高阻状态。若串行总线上只有一个 ADE7756, 则 CS 逻辑输入可以接收到低电平。然而, 当 CS 接收到低电平时, 所有初始数据传送操作必须完全结束, 即每个寄存器的 LSB 都必须传送完, 因为在使整个器件复位 (即利用 RESET) 的条件下, 没有使 ADE7756 返回到通信方式的其它方法。

串行写入操作

串行写入顺序按下述方式进行。当前 ADE7756 处于通信方式 (即 CS 输入为低电平) 时, 首先对通信寄存器写入。该传送字节的 MSB 为 1, 表明数据传送操作是写入。该字节的低 5 位表示写入寄存器的地址。ADE7756 在 SCLK 的下一个时钟降沿开始移入寄存器数据。寄存器数据的所有其余位则在相继的 SCLK 脉冲的下降沿上被移入 (见图 38)。

如前所述, 先开始写入通信寄存器, 再进行数据写操作。在对于 ADE7756 进行数据写入操作期间, 数据以每次一个字节传送到所有片内寄存器。字节被传送到串行端口之后, 在将其传送到 ADE7756 某一片内寄存器之前, 有一个限定时间。尽管在前面的字节正被传送到片内寄存器的同时其它字节可以开始向串行端口传送, 但直到前面的字节传送结束至少 4μs 之后, 才能结束下一个字节传送。这个功能用时序特性 t<sub>6</sub> 表示 (见图 38)。若写入操作在某一字节传送期间停止 (CS 变为高电平), 则该字节将不写入目标寄存器。

目标寄存器最多容纳达 2 个字节（见“ADE7756 寄存器说明”部分），因此，移入串行端口 DIN 的第一个字节被传送至目标寄存器的最高有效字节（MSB）。例如，若被访问的寄存器为 12 位，则必须进行双字节数据传送。我们总是假定数据是右对齐的。因此，在这种情况下，第一个字节的 4 个 MSB 将被忽略，而写入 ADE7756 的第 1 个字节的 4 LSB 将是 12 位字的 4 MSB。图 39 对这个实例做了说明。

串行读出操作

在对 ADE7756 进行数据读出操作期间，在 SCLK 的上升沿在 DOUT 逻辑输出端移出数据。同数据写入操作的情况一样，必须在数据读出操作之前写入通信寄存器。

当 ADE7756 处于通信方式（即  $\overline{CS}$  为低电平）时，首先将一个 8 位数据写入通信寄存器。这个传送字节的 MSB 为 0，表明下一个数据传送操作是读出。这个字节的低 5

位表示待读出寄存器的地址。ADE7756 在 SCLK 的下一个上升沿开始移出寄存器的数据（见图 40）。这时，DOUT 逻辑输出端处于其高阻状态并开始驱动数据总线。

寄存器数据的所有其余位在随后的 SCLK 上升沿被移出。一旦读出结束，串行接口便重新进入通信方式。这时，DOUT 逻辑输出在最后一个 SCLK 脉冲的下降沿进入高阻状态。在数据传送结束之前通过使  $\overline{CS}$  逻辑输入变为高电平可以停止读出操作。DOUT 输出在  $\overline{CS}$  的上升沿进入高阻状态。

当为读出操作访问 ADE7756 寄存器时，该寄存器的整个内容都被传送到串行端口。这就使 ADE7756 能修改其片内寄存器的内容，而无需承担在多字节传送期间数据出错的风险。注意：当写入操作发生在读出之前，在写入操作结束之后至少 4 $\mu$ s 内不应发出读出命令（即写入通信寄存器）。若读出命令在写入操作结束之后 4 $\mu$ s 以内发出，则可能丢失写入操作的最后一个字节。这一点由时序特性  $t_6$  表示。

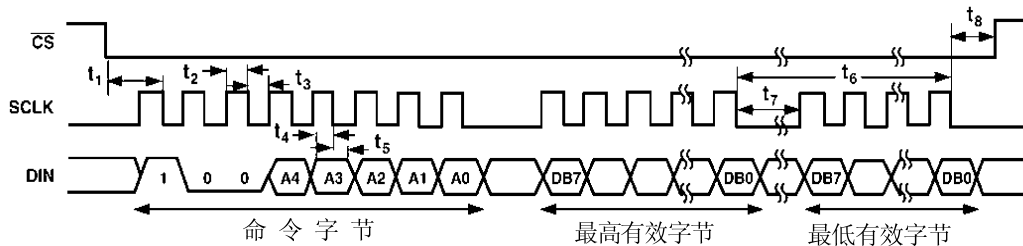


图 38. 串行接口写入时序图

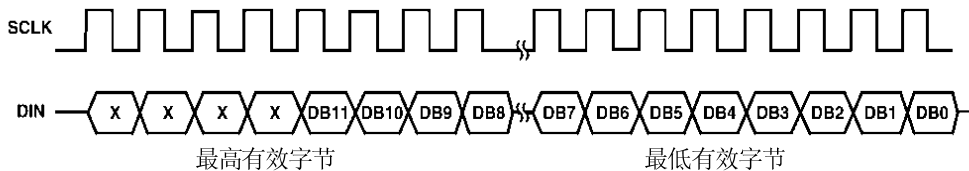


图 39. 12 位串行接口写操作

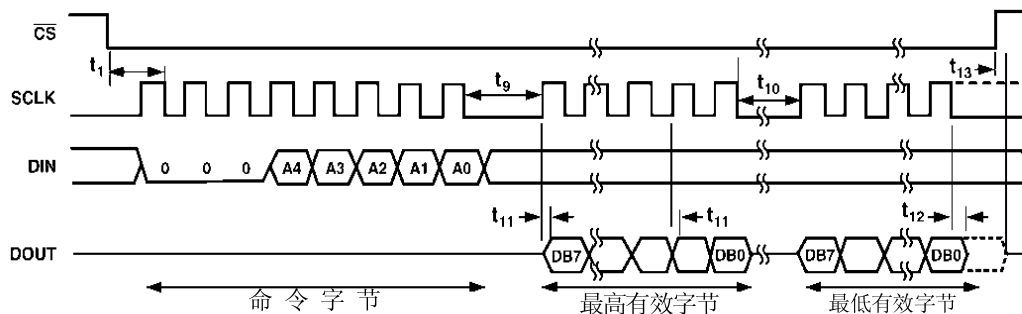


图 40. 串行接口读时序图

表IV. 寄存器一览表

地址	名称	读出/写入	位数	缺省值	说明
00h	未使用				不工作
01h	WAVEFORM	读出	24 位	0h	波形寄存器。这是一个 24 位只读寄存器，包含从通道 1，通道 2 或有功率信号采样的波形数据。该数据源由工作方式寄存器中的数据位 14 和 13 选择（见“通道 1 和 2 的采样”一节）。
02h	AENERGY	读出	40 位	0h	有功电能寄存器。有功功率在这个 40 位只读寄存器中对时间进行累加（积分）。电能寄存器在溢出之前对满度模拟输入可以将有功电能信息最少保持 6 秒长的时间（见“电能计算”一节）。
03h	RSTENERGY	读出	40 位	0h	复位电能寄存器。除在读出操作之后复位到零以外，它与有功电能寄存器相同。
04h	STATUS	读出	8 位	0h	中断状态寄存器。这是一个 8 位只读寄存器。状态寄存器包含有 ADE7756 中断源的信息（见“中断”一节）。
05h	RSTSTATUS	读出	8 位	0h	复位中断状态寄存器。除在读出操作之后复位到零（所有标志被清除）以外，它与中断状态寄存器相同。
06h	MODE	读出/写入	16 位	000ch	工作方式寄存器。这是一个 16 位寄存器，通过它可以访问 ADE7756 的大部分功能，信号采样速率、滤波器允许和校准方式都由对这个寄存器写入进行选择。该寄存器中的内容可以随时读出（见“工作方式寄存器”一节）。
07h	CFDIV	读出/写入	12 位	3Fh	CF 分频寄存器。这是一个 12 位读/写寄存器。CF 引脚的输出频率由对这个寄存器写入加以调节（见“电能 - 频率转换”一节）。
08h	CH1OS	读出/写入	6 位	0h	通道 1 失调校正寄存器。对这个 6 位寄存器写入能消除通道 1 的任何失调（见“模拟输入”一节）。
09h	CH2OS	读出/写入	6 位	0h	通道 2 失调校正寄存器。对这个 6 位寄存器写入能消除通道 2 的任何失调（见“模拟输入”一节）。
0Ah	GAIN	读出/写入	8 位	0h	增益寄存器。这个 8 位寄存器用于调节通道 1 和通道 2 中 PGA 的增益选择（见“模拟输入”一节）。
0Bh	APGAIN	读出/写入	12 位	0h	有功功率增益寄存器。这是一个 12 位寄存器。有功功率计算可以通过写入这个寄存器进行校准。校准范围为标称满度有功功率的 $\pm 50\%$ ，增益调节的分辨率为 0.0244%/LSB（见“通道 1 的 ADC 增益调节”一节）。
0Ch	PHCAL	读出/写入	6 位	0h	相位校准寄存器。通道 1 和通道 2 之间的相位关系可以通过写入这个 6 位寄存器进行调节调节范围在 60Hz 和 0.097° 步距条件下约为 $\pm 3.1^\circ$ （见“相位补偿”一节）。
0Dh	APOS	读出/写入	12 位	0h	有功功率失调寄存器。这个 12 位寄存器能消除有功功率计算中的微小失调（见“有功功率计算”一节）。
0Eh	ZXTOUT	读出/写入	12 位	FFFh	过零超时寄存器。若在这个 12 位寄存器规定的时间范围内在通道 2 未检测出过零信号，便将启动中断请求线 ( $\overline{\text{IRQ}}$ )，最长超时周期为 0.15s（见“过零检测”一节）。
0Fh	SAGCYC	读出/写入	8 位	FFh	线电压跌落周期寄存器。这个 8 位寄存器规定了 $\overline{\text{SAG}}$ 输出启动之前通道 2 内的信号必须低于 $\overline{\text{SAGLVL}}$ 的线电压的连续半周期数（见“电压跌落检测”一节）在校准工作方式期间，它还用于设置为电能校准对有功功率进行累加的线电压周期数（见“电能校准”一节）。

表 IV. 寄存器一览表 (续)

地址	名称	读出/写入	位数	缺省值	说明
10h	IRQEN	读出/写入	8 位	oh	中断允许寄存器。ADE7756 中断通过在这个 8 位允许寄存器将相应位设置到逻辑 0 而随时加以撤消。即使中断撤消, 状态寄存器仍将继续寄存中断事件。但是 $\overline{\text{IRQ}}$ 输出不会被启动 (见“中断”一节)。
11h	SAGLVL	读出/写入	8 位	oh	跌落电压电平寄存器。写入这个寄存器的 8 位数据决定通道 2 在多大的峰值信号电平下, SAG 引脚有效。在 SAG 引脚有效之前, 该信号必须在 SAGCYC 寄存器中规定的周期数内保持低电平 (见“线电压跌落检测”一节)。
12h	TEMP	读出	8 位	oh	温度寄存器。这是一个包含有最新温度数据的 8 位寄存器。欲了解这个寄存器的详细情况请见“温度测量”一节。

## 寄存器描述

ADE7756 的所有功能均是经片内寄存器实现的。对每个寄存器的访问首先是对通信寄存器写入, 然后是传送寄存器数据。本资料的“串行接口”一节对串行接口协议做了详细说明。

## 通信寄存器

通信寄存器是一个 8 位只写寄存器, 它对 ADE7756 与主处理器之间的串行数据传送进行控制。所有数据传送操作都必须从对通信寄存器写入开始。写入通信寄存器的数据决定了下一步操作是读出还是写入, 以及访问哪一个寄存器。表 V 概述了通信寄存器各位的命名及其功能。

表 V. 通信寄存器

DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
W/ $\overline{\text{R}}$	0	0	A4	A3	A2	A1	A0

位地址	位符号	说明
0~4	A0~A4	通信寄存器的 5 个 LSB 规定用于数据传送操作的寄存器。表 IV 列出 ADE7756 每个片内寄存器的地址。
5~6	RESERVED	这两位保留位不使用, 应设置为 0。
7	W/ $\overline{\text{R}}$	当此位为逻辑 1 时, 对通信寄存器写操作之后对应相应寄存器立即进行写操作。当此位为逻辑 0 时, 对通信寄存器写操作之后对应相应寄存器立即进行读操作。

## 工作方式寄存器 (06h)

通过对工作方式寄存器 (MODE) 写入设置 ADE7756 的功能。表 VI 列出了 MODE 寄存器中每一位的功能。

表 VI. 工作方式寄存器

位地址	位符号	说 明															
0	DISHPF	当该位置位时, 通道 1 的高通滤波器 HFP 被禁止。															
1	DISLPF2	当该位置位时, 乘法器之后的低通滤波器 (LPF2) 被禁止。															
2	DISCF	当该位置位时, 频率输出 CF 被禁止。															
3	DISSAG	当该位置位时, 线电压跌落检测被禁止。															
4	ASUSPEND	将该位设置到逻辑 1, 能将 ADE7756 的两个通道 ADC 都停止工作, 在正常工作情况下, 该位应处于逻辑 0。通过停止 CLKIN 引脚上的时钟信号, 可以停止所有数字电路的功能。															
5	TEMPSEL	当该位设置到 1 时, 便开始温度检测, 当温度检测结束时, 这个位便自动复位到 0。															
6	SWRST	软件芯片复位。在软件复位之后至少 18 $\mu$ s 以内, 不应向 ADE7756 传送数据。															
7	CMODE	将该位设置到逻辑 1 使 ADE7756 处于校准工作方式。															
8	DISCH1	ADC1 (通道 1) 的输入端在内部被短路。															
9	DISCH2	ADC2 (通道 2) 的输入端在内部被短路。															
10	SWAP	通过将该位设置到逻辑 1, 模拟输入 V2P 和 V2N 被连接到 ADC1, 而模拟输入 V1P 和 V1N 被连接到 ADC2。															
12,11	DTRT1, 0	这两位用于选择波形寄存器的刷新速率 <table border="1" style="margin-left: 40px;"> <thead> <tr> <th>DTRT 1</th> <th>DTRT 0</th> <th>刷新速率</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>27.9kSPS(CLKIN/128)</td> </tr> <tr> <td>0</td> <td>1</td> <td>14kSPS(CLKIN/256)</td> </tr> <tr> <td>1</td> <td>0</td> <td>7kSPS(CLKIN/512)</td> </tr> <tr> <td>1</td> <td>1</td> <td>3.5kSPS(CLKIN/1024)</td> </tr> </tbody> </table>	DTRT 1	DTRT 0	刷新速率	0	0	27.9kSPS(CLKIN/128)	0	1	14kSPS(CLKIN/256)	1	0	7kSPS(CLKIN/512)	1	1	3.5kSPS(CLKIN/1024)
DTRT 1	DTRT 0	刷新速率															
0	0	27.9kSPS(CLKIN/128)															
0	1	14kSPS(CLKIN/256)															
1	0	7kSPS(CLKIN/512)															
1	1	3.5kSPS(CLKIN/1024)															
14,13	WAVSEL1, 0	这两位用于选择供波形寄存器用的采样数据源 <table border="1" style="margin-left: 40px;"> <thead> <tr> <th>WAVSEL 1</th> <th>WAVSEL 0</th> <th>采样数据源</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>有功功率信号 (LPF2 的输出)</td> </tr> <tr> <td>0</td> <td>1</td> <td>保留</td> </tr> <tr> <td>1</td> <td>0</td> <td>通道 1</td> </tr> <tr> <td>1</td> <td>1</td> <td>通道 2</td> </tr> </tbody> </table>	WAVSEL 1	WAVSEL 0	采样数据源	0	0	有功功率信号 (LPF2 的输出)	0	1	保留	1	0	通道 1	1	1	通道 2
WAVSEL 1	WAVSEL 0	采样数据源															
0	0	有功功率信号 (LPF2 的输出)															
0	1	保留															
1	0	通道 1															
1	1	通道 2															
15	TEST1	将该位设置为逻辑 1, 使 ADE7756 处于测试工作方式。该位仅用于工厂测试, 所以用户应设置为 0。															

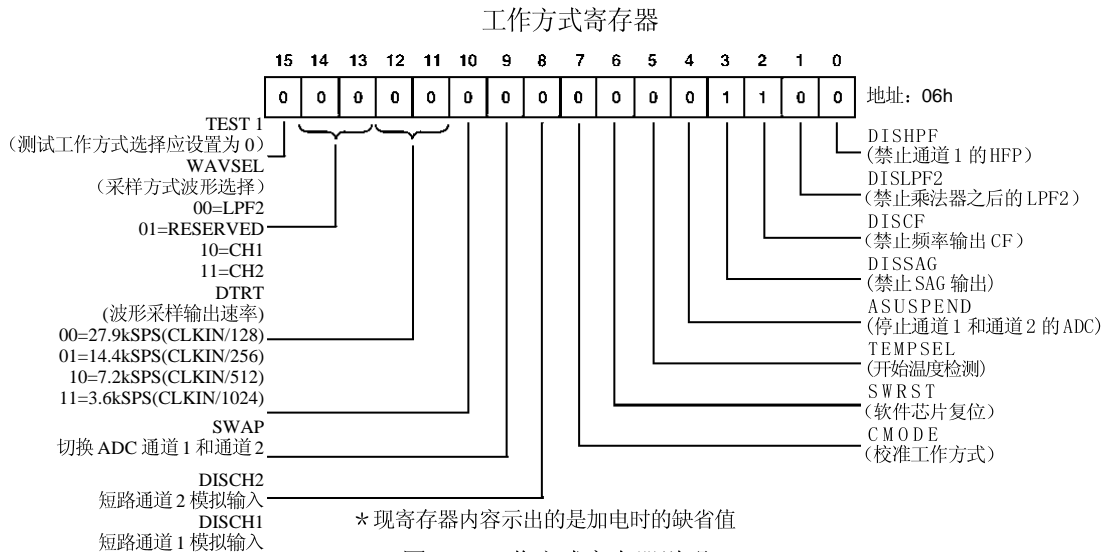


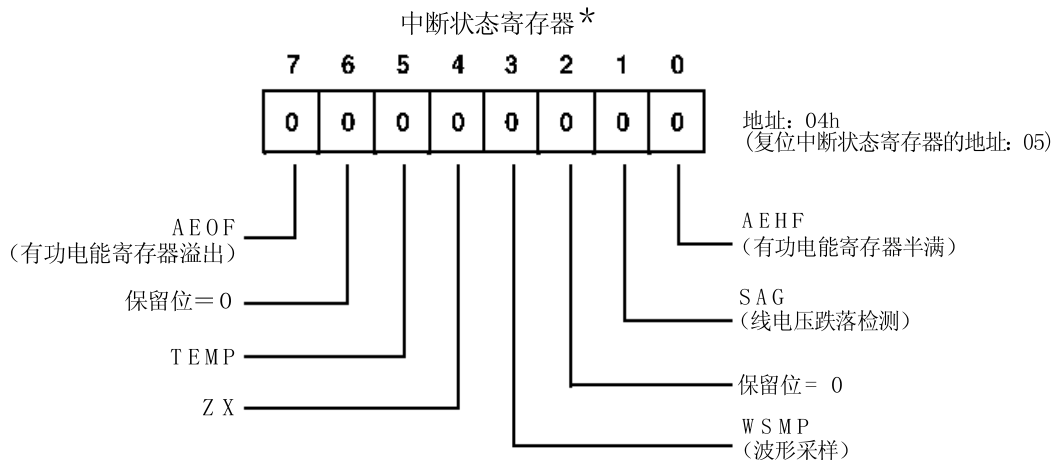
图 41. 工作方式寄存器说明

中断状态寄存器 (04h) 与复位中断状态寄存器 (05h)

MCU 利用中断状态寄存器来确定某一中断请求 ( $\overline{IRQ}$ ) 的中断源。当 ADE7756 中发生中断时，中断状态寄存器 (STATUS) 中的相应标志位被设置为逻辑高电平。若中断允许寄存器 (IRQEN) 中这个标志允许位是逻辑 1，则  $\overline{IRQ}$  逻辑输出变为有效低电平。当 MCU 服务中断时，则它必须从中断状态寄存器读出，以确定中断源。

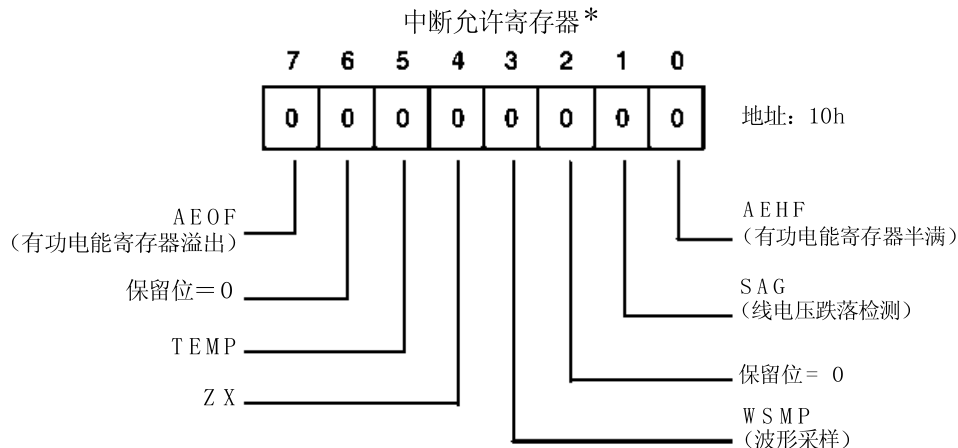
表 VII. 中断状态寄存器、复位中断状态寄存器和中断允许寄存器

位地址	中断标志	说明
0	AEHF	表明中断是由有功电能寄存器 MSB 由 0 到 1 跳变引起的。
1	SAG	表明中断是由线电压的跌落引起或未检测到过零。在校准工作方式下，这个标志还用来表示对整数个线电压半周期积分的结束 (见“电能校准”一节)。
3	WSMP	表明在波形寄存器中出现的新数据。
4	ZX	这个状态位反映 ZX 逻辑输出的状态 (见“过零检测”一节)。
5	TEMP	表明从温度寄存器中可获得温度转换结果。
7	AEOF	表明有功电能寄存器已溢出。



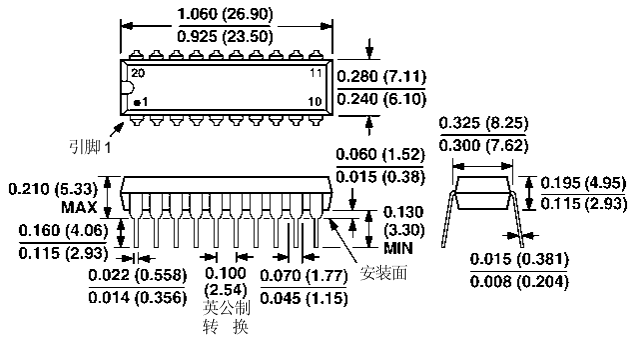
\* 现寄存器内容示出的是加电时的缺省值

图 42. 中断状态寄存器说明

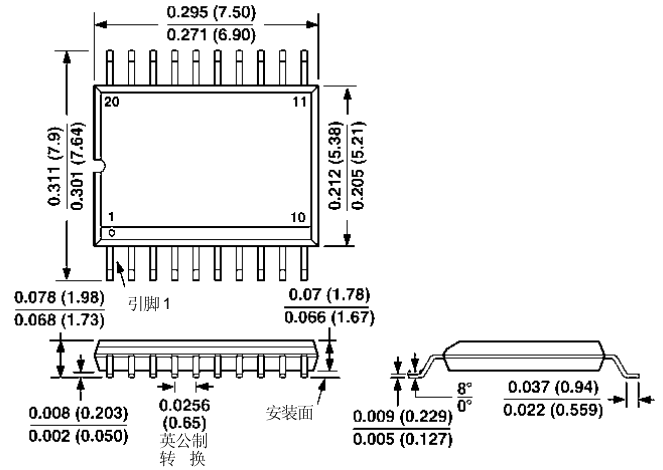


\* 现寄存器内容示出的是加电时的缺省值

图 43. 中断允许寄存器说明



20 引脚双列直插塑封 (DIP) (N-20)



20 引脚缩小外形封装 (RS-20)

尺寸单位: 英寸, 括号中为毫米 (mm)

外形尺寸图

## ADI 公司亚洲区总部

地址: 香港铜锣湾勿地臣街一号时代广场  
国民西敏大厦 4501-4503 室

电话: (00852) 2506-9336

传真: (00852) 2506-4755

## 深圳办事处

地址: 深圳市深南中路 30 号 A  
电子科技大厦 2708 室

电话: (0755) 378-1959

传真: (0755) 378-0142

## 上海办事处

地址: 上海天钥桥路 30 号  
美罗大厦 908 室

电话: (021) 6426-7009

传真: (021) 6426-7013