

第 4 章 架构

目录

本章包括下面一些主要内容：

4.1	简介	4-2
4.2	时序图 / 指令周期	4-5
4.3	指令流 / 流水线	4-6
4.4	I/O 端口描述	4-7
4.5	设计技巧	4-12
4.6	相关应用笔记	4-13
4.7	版本历史	4-14

PICmicro 中档单片机系列

4.1 简介

高性能的 PICmicro[®] 单片机具有许多 RISC 微处理器的架构特点，如下所示：

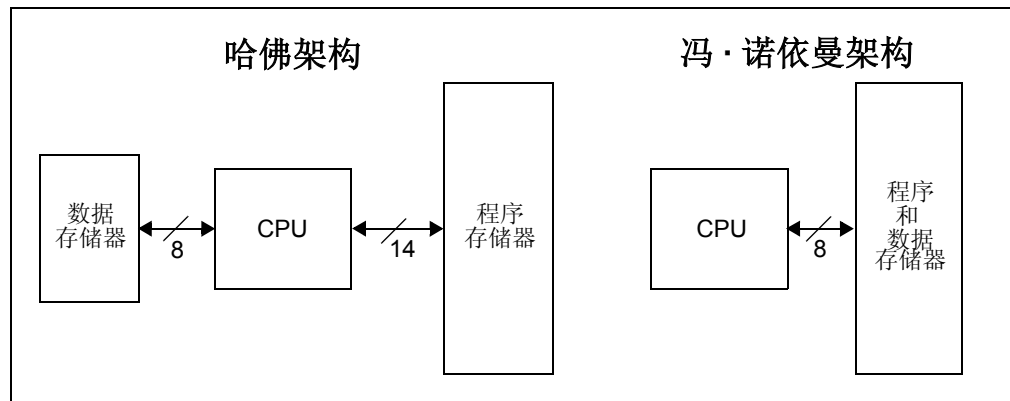
- 哈佛架构
- 长字指令
- 单字指令
- 单周期指令
- 指令流水线
- 精简指令集
- 文件寄存器结构
- 正交（对称）指令集

图 4-2 所示为中档系列单片机的简化总线结构图。

哈佛架构：

哈佛架构有独立的程序存储器和数据存储器，并可通过各自的独立总线进行存取。与冯·诺依曼架构相比，哈佛架构有更宽的数据带宽，因为冯·诺依曼架构的程序存储器和数据存储器是合二为一的，且通过同一总线访问。当执行一条指令时，冯·诺依曼架构的处理器通常需要通过 8 位总线进行多次操作，才能取得指令，同时也需要对数据进行读取、处理以及写操作，可见数据总线的操作非常繁忙。但哈佛架构则不同，取指令在单周期内完成（中档系列的指令为 14 位），在访问程序存储器中的同时，可通过独立的总线对数据存储器进行读写操作。独立的总线使得在执行一条指令的同时，可以取下一条指令。冯·诺依曼架构和哈佛架构的对比，见图 4-1。

图 4-1: 哈佛架构与冯·诺依曼架构的对比



长字指令：

长字指令的指令总线宽度比 8 位数据存储器的数据总线宽（位数更多）。由于使用了相互独立的总线，故能做到这一点。由于指令总线宽度可以不同于 8 位数据宽度，在针对架构对程序存储器做优化后，程序存储器的使用效率会更高。

单字指令：

单字指令为 14 位宽，因此所有指令都可以是单字指令。通过 14 位宽的程序存储器总线可以在单周期内取一条 14 位的指令。由于是单字指令，所以单片机程序存储器的大小（字数）就等于指令数，这意味着在所有存储单元内都是合法指令。

在典型的冯·诺依曼架构中，大多数指令为多字节指令，在 4K 字节的程序存储器中一般只能存放大约 2K 条指令。这 2:1 的比率只是大概情况，实际上与应用代码有关。由于有多字节指令，所以不能保证每个存储单元内都是合法指令。

指令流水线：

指令流水线有两级流水线，可以使取指操作和指令执行重叠进行。取指花费一个 T_{CY} 时间，而该指令在下一个 T_{CY} 时间内执行。由于当前指令的取指操作和前一条指令的执行是重叠的，所以在每一个 T_{CY} 内，进行一条指令的取指和另一条指令的执行。

单周期指令：

程序存储器总线是 14 位宽，因此能在一个机器周期 (T_{CY}) 内完成整条指令的取指操作。指令中包含了所需的所有信息，并能在单周期内执行完毕。如果指令的执行结果要修改程序指针 PC，那么完成指令可能需要 2 个周期（有一个周期的延迟），因为此时流水线会作废一条指令并重新取指令。

精简指令集：

当指令集设计得很好而且高度正交（对称）时，完成所有工作只需很少的指令。指令少，就很容易掌握整个指令集。

文件寄存器结构：

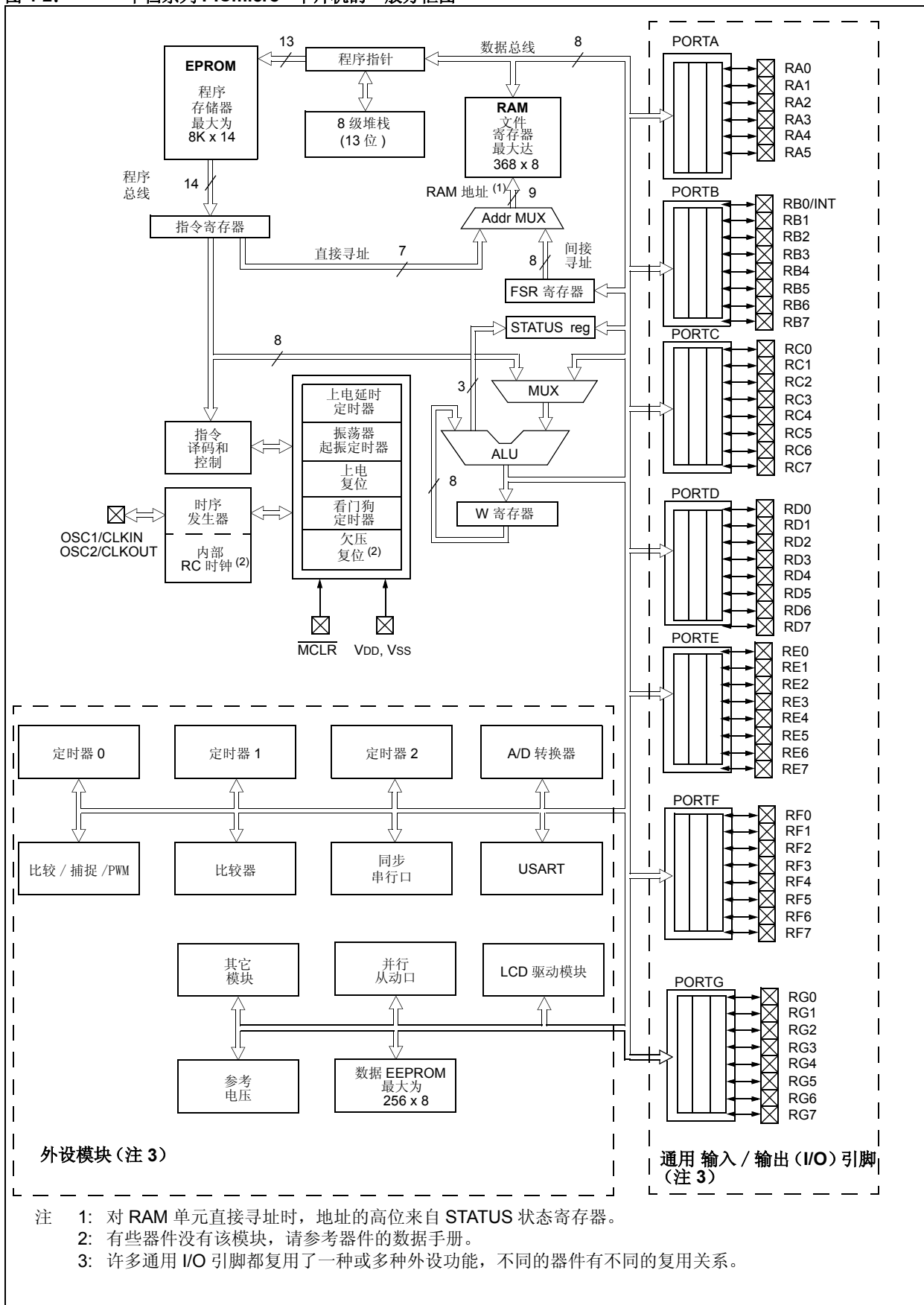
文件寄存器 / 数据存储器可以通过直接或间接寻址方式来访问。所有特殊功能寄存器，包括程序指针 PC，都映射到数据存储器空间。

正交（对称）的指令集：

正交指令有助于实现：对任意寄存器，采用所有的寻址方式完成所有可能的操作。指令集的对称性以及无特殊指令会使编程更简单和有效。此外，所有这些都大大缩短指令的学习周期。中档系列单片机的指令集里，只有两条与寄存器操作无关的指令，它们用于两种与内核相关的操作。其中一条为 SLEEP 指令，可将器件设置为最低功耗模式。另一条是 CLRWDT 指令，该指令对片内看门狗定时器 (WDT) 清零以防止溢出复位，以检验器件是否正常工作。

PICmicro 中档单片机系列

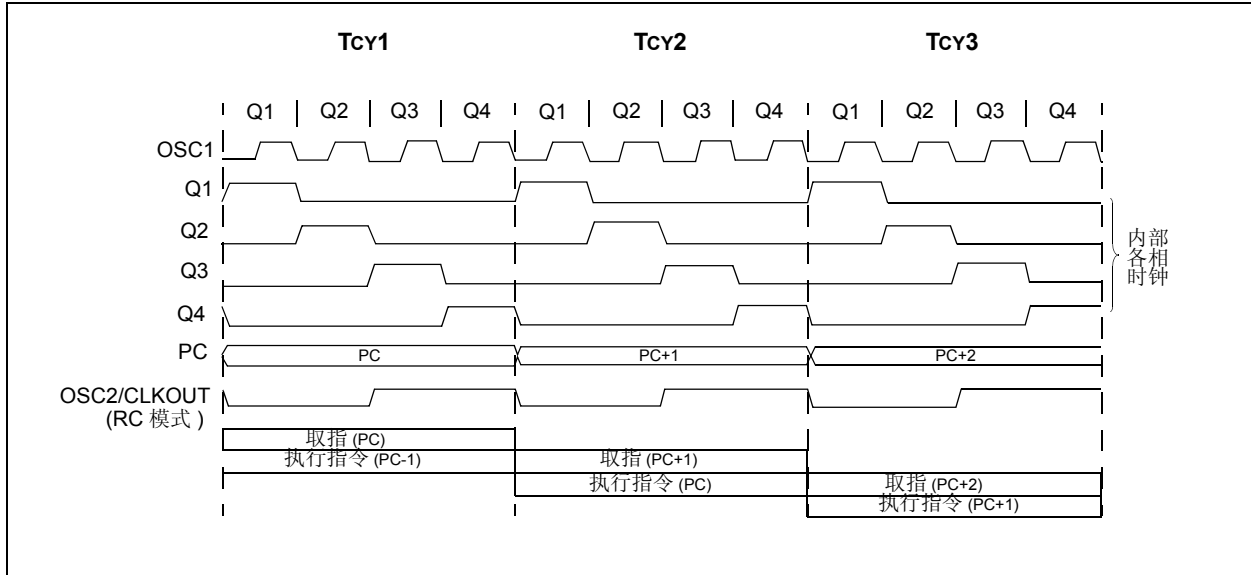
图 4-2: 中档系列 PICmicro® 单片机的一般方框图



4.2 时序图 / 指令周期

由 OSC1 引脚输入的时钟信号，在器件内部经过 4 分频后，产生非重叠的 4 个正交时钟节拍，分别命名为 Q1, Q2, Q3 和 Q4。在每个 Q1 拍，程序指针 PC 加 1；在 Q4 拍，从程序存储器取指，并将指令锁存在指令寄存器中。指令的译码和执行是在下一个 Q1 到 Q4 拍之间完成。图 4-3 和例 4-1 所示为时钟和指令流的关系。

图 4-3: 时钟 / 指令周期



PICmicro 中档单片机系列

4.3 指令流 / 流水线

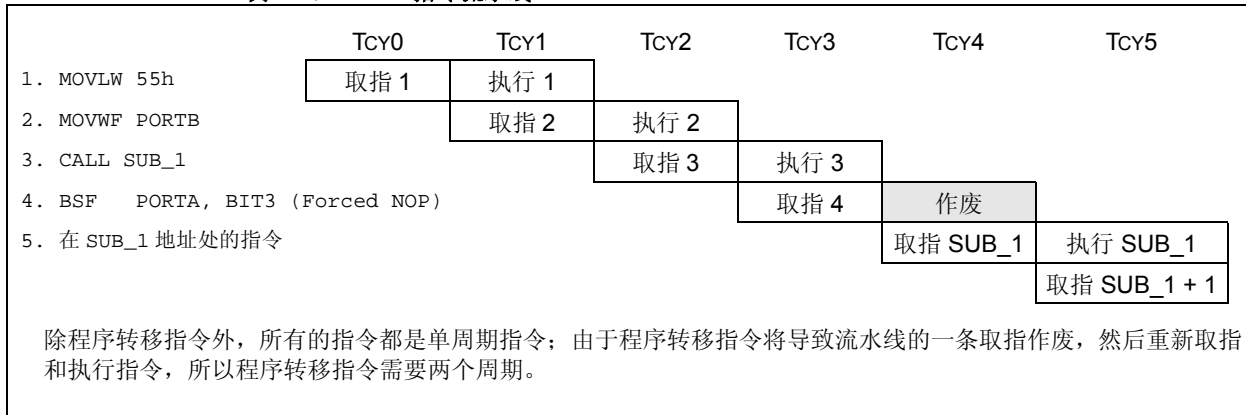
一个指令周期由 4 个 Q 周期组成 (即 Q1, Q2, Q3 和 Q4)。取指需要一个指令周期, 而该指令在下一个指令周期内执行。由于流水线的原因, 每条指令的等效执行时间为一个指令周期。如果指令改变了程序指针 PC (如 GOTO 指令), 则需要多一个指令周期才能完成指令 (见例 4-1)。

在 Q1 周期, 开始取指操作, 程序指针加 1。

指令的**执行过程**: 在 Q1 周期中, 所取指令被锁存到指令寄存器 (IR) 中。在 Q2、Q3 和 Q4 周期中进行指令的译码和执行, 其中读数据存储器 (读操作数) 发生在 Q2 周期, 写操作发生在 Q4 周期。

例 4-1 示出了对于给出的指令序列两级流水线如何工作。在 Tcy0 指令周期, 从程序存储器中取第一条指令; 在 Tcy1 指令周期, 执行第一条指令, 并取第二条指令; 在 Tcy2 指令周期, 执行第二条指令, 并取第三条指令; 在 Tcy3 指令周期, 执行第三条指令 (CALL SUB_1), 并取第四条指令; 在执行完第三条指令后, CPU 将第四条指令的地址压入堆栈, 并将程序指针 PC 改变为 SUB_1 的地址, 这意味着将作废在 Tcy3 指令周期所取的指令。在 Tcy4 指令周期, 指令 4 作废, 将执行一条空操作指令 (NOP), 并对 SUB_1 地址单元进行取指。在 Tcy5 指令周期, 执行第五条指令, 并对 SUB_1+1 地址单元进行取指。

例 4-1: 指令流水线



4.4 I/O 端口描述

表 4-1 概述了端口引脚可以复用的功能。有些引脚有多种功能。当发生功能复用时，外设模块的功能要求可能使引脚的数据方向设置（TRIS 位）不再起作用（例如用于 A/D 或 LCD 模块时）。

表 4-1: I/O 端口描述

引脚名称	引脚类型	缓冲器类型	描述
AN0	I	模拟	模拟输入通道
AN1	I	模拟	
AN2	I	模拟	
AN3	I	模拟	
AN4	I	模拟	
AN5	I	模拟	
AN6	I	模拟	
AN7	I	模拟	
AN8	I	模拟	
AN9	I	模拟	
AN10	I	模拟	
AN11	I	模拟	
AN12	I	模拟	
AN13	I	模拟	
AN14	I	模拟	
AN15	I	模拟	
AVDD	P	P	模拟电源
Avss	P	P	模拟地
C1	I	模拟	LCD 电压产生
C2	I	模拟	LCD 电压产生
CCP1	I/O	ST	捕捉 1 输入 / 比较器 1 输出 / PWM1 输出
CCP2	I/O	ST	捕捉 2 输入 / 比较器 2 输出 / PWM2 输出
CDAC	O	模拟	A/D 模块的斜坡电流源输出。一般外接电容，以产生线性的斜坡电压。
CK	I/O	ST	通用同步异步收发器的异步时钟，与 TX 引脚复用（参见有关 TX、RX 和 DT 引脚的信息）。
CLKIN	I	ST/CMOS	外部时钟源输入，与 OSC1 引脚复用（参见有关 OSC1/CLKIN、OSC2/CLKOUT 引脚的信息）。
CLKOUT	O	—	振荡器的输出。在晶体振荡器模式时，该引脚与晶体或谐振器相连；在 RC 振荡模式时，从 OSC2 引脚输出振荡信号 CLKOUT，该信号是 OSC1 引脚上的振荡信号的 4 分频，等于指令周期。该功能与 OSC2 引脚复用（参见有关 OSC2 和 OSC1 引脚的信息）
CMPA	O	—	比较器 A 的输出
CMPB	O	—	比较器 B 的输出

注： TTL = TTL 兼容输入
 ST = CMOS 电平的施密特触发器输入
 SM = SMBus 兼容的输入。作为输出端口时，要外接上拉电阻
 NPU = N 沟道上拉
 No-P diode = 没有二极管接到 VDD
 I = 输入
 P = 电源

CMOS = CMOS 兼容输入或输出
 PU = 内部弱上拉
 AN = 模拟输入或输出
 O = 输出
 L = LCD 驱动

PICmicro 中档单片机系列

表 4-1: I/O 端口描述 (续)

引脚名称	引脚类型	缓冲器类型	描述
COM0	L	—	LCD 模块的公共驱动端 0
COM1	L	—	LCD 模块的公共驱动端 1
COM2	L	—	LCD 模块的公共驱动端 2
COM3	L	—	LCD 模块的公共驱动端 3
\overline{CS}	I	TTL	并行从动端口的片选控制 (参见有关 \overline{RD} 和 \overline{WR} 的信息)。
DT	I/O	ST	通用同步异步收发器的数据口, 与 RX 引脚复用 (参见有关 TX、RX 和 DT 引脚的信息)。
GP0	I/O	TTL/ST	GP 是双向 I/O 端口。GP 口的某些引脚可以通过软件编程为内部弱上拉的输入端。 作为通用 I/O 端口时, 为 TTL 输入缓冲; 在串行编程模式时, 为施密特触发器输入缓冲。
GP1	I/O	TTL/ST	
GP2	I/O	ST	
GP3	I	TTL	
GP4	I/O	TTL	
GP5	I/O	TTL	
INT	I	ST	外部中断
MCLR/VPP	I/P	ST	主复位输入, 或编程电压输入。此引脚为低电平时, 单片机复位 (低电平有效)。
NC	—	—	这些引脚应该悬空。
OSC1	I	ST/CMOS	晶振输入或外部时钟源输入。配置为 RC 模式时, 该脚带 ST 缓冲, 其它模式为 CMOS 缓冲。
OSC2	O	—	
PBTN	I	ST	带弱上拉电阻的输入口, 可用于产生中断。
PSP0	I/O	TTL	并行从动端口, 可以和其它微处理器端口相连接。当使能并行从动端口 (PSP) 模块时, 这些引脚带 TTL 输入缓冲。
PSP1	I/O	TTL	
PSP2	I/O	TTL	
PSP3	I/O	TTL	
PSP4	I/O	TTL	
PSP5	I/O	TTL	
PSP6	I/O	TTL	
PSP7	I/O	TTL	
RA0	I/O	TTL	PORTA 是双向 I/O 端口 当 RA4 引脚配置输出时, 为集电极开路。
RA1	I/O	TTL	
RA2	I/O	TTL	
RA3	I/O	TTL	
RA4	I/O	ST	
RA5	I/O	TTL	

注: TTL = TTL 兼容输入
 ST = CMOS 电平的施密特触发器输入
 SM = SMBus 兼容的输入。作为输出端口时, 要外接上拉电阻
 NPU = N 沟道上拉
 No-P diode = 没有二极管接到 VDD
 I = 输入
 P = 电源
 CMOS = CMOS 兼容输入或输出
 PU = 内部弱上拉
 AN = 模拟输入或输出
 O = 输出
 L = LCD 驱动

表 4-1: I/O 端口描述 (续)

引脚名称	引脚类型	缓冲器类型	描述
RB0	I/O	TTL	PORTB 是双向 I/O 端口。PORTB 端口可以通过软件编程为所有引脚都是带内部弱上拉的输入端。 电平变化中断引脚 电平变化中断引脚 电平变化中断引脚。串行编程的时钟线。作为通用 I/O 口时，带 TTL 输入缓冲；作为串行编程的时钟时，带施密特触发器输入缓冲。 电平变化中断引脚。串行编程的数据线。作为通用 I/O 口时，带 TTL 输入缓冲；作为串行编程的时钟时，带施密特触发器输入缓冲。
RB1	I/O	TTL	
RB2	I/O	TTL	
RB3	I/O	TTL	
RB4	I/O	TTL	
RB5	I/O	TTL	
RB6	I/O	TTL/ST	
RB7	I/O	TTL/ST	
RC0	I/O	ST	PORTC 是双向 I/O 端口。
RC1	I/O	ST	
RC2	I/O	ST	
RC3	I/O	ST	
RC4	I/O	ST	
RC5	I/O	ST	
RC6	I/O	ST	
RC7	I/O	ST	
RD	I	TTL	并行从动端口的读控制引脚 (参见有关 WR 和 CS 引脚的信息)。
RD0	I/O	ST	PORTD 是双向 I/O 端口。
RD1	I/O	ST	
RD2	I/O	ST	
RD3	I/O	ST	
RD4	I/O	ST	
RD5	I/O	ST	
RD6	I/O	ST	
RD7	I/O	ST	
RE0	I/O	ST	PORTE 是双向 I/O 端口。
RE1	I/O	ST	
RE2	I/O	ST	
RE3	I/O	ST	
RE4	I/O	ST	
RE5	I/O	ST	
RE6	I/O	ST	
RE7	I/O	ST	

注： TTL = TTL 兼容输入
 ST= CMOS 电平的施密特触发器输入
 SM = SMBus 兼容的输入。作为输出端口时，要外接上拉电阻
 NPU = N 沟道上拉
 No-P diode = 没有二极管接到 VDD
 I = 输入
 P = 电源
 CMOS = CMOS 兼容输入或输出
 PU = 内部弱上拉
 AN = 模拟输入或输出
 O = 输出
 L = LCD 驱动

PICmicro 中档单片机系列

表 4-1: I/O 端口描述 (续)

引脚名称	引脚类型	缓冲器类型	描述
REFA	O	CMOS	可编程参考电压模块 A 的输出。
REFB	O	CMOS	可编程参考电压模块 B 的输出。
RF0	I/O	ST	PORTF 是数字输入端口或 LCD 的段驱动端口。
RF1	I/O	ST	
RF2	I/O	ST	
RF3	I/O	ST	
RF4	I/O	ST	
RF5	I/O	ST	
RF6	I/O	ST	
RF7	I/O	ST	
RG0	I/O	ST	PORTG 是数字输入端口或 LCD 的段驱动端口。
RG1	I/O	ST	
RG2	I/O	ST	
RG3	I/O	ST	
RG4	I/O	ST	
RG5	I/O	ST	
RG6	I/O	ST	
RG7	I/O	ST	
RX	I	ST	工作在 异步模式时, 通用同步异步收发器的数据接收引脚。
SCL	I/O	ST	I ² C™ 模式时, 同步串行时钟的输入 / 输出引脚。
SCLA	I/O	ST	I ² C 接口的同步串行时钟引脚。
SCLB	I/O	ST	I ² C 接口的同步串行时钟引脚。
SDA	I/O	ST	I ² C 的数据 I/O 引脚
SDAA	I/O	ST	I ² C 接口的同步串行数据 I/O 引脚
SDAB	I/O	ST	I ² C 接口的同步串行数据 I/O 引脚
SCK	I/O	ST	SPI™ 模式时, 同步串行时钟的输入 / 输出引脚。
SDI	I	ST	SPI 模式的数据输入
SDO	O	—	SPI 模式的数据输出
SS	I	ST	SPI 同步从模式选择
SEG00 to SEG31	I/L	ST	LCD 的段驱动 00 至段驱动 31。
SUM	O	AN	AN1 的求和输出。该引脚可外接电容, 可对窄脉冲进行平滑。
T0CKI	I	ST	定时器 0 的外部时钟输入引脚
T1CKI	I	ST	定时器 1 的外部时钟输入引脚
T1OSO	O	CMOS	定时器 1 的振荡器输出
T1OSI	I	CMOS	定时器 1 的振荡器输入
TX	O	—	工作在 异步模式时, 通用同步异步收发器的数据发送引脚 (参见有关 RX 引脚的信息)。

注: TTL = TTL 兼容输入
 ST = CMOS 电平的施密特触发器输入
 SM = SMBus 兼容的输入。作为输出端口时, 要外接上拉电阻
 NPU = N 沟道上拉
 No-P diode = 没有二极管接到 VDD
 I = 输入
 P = 电源
 CMOS = CMOS 兼容输入或输出
 PU = 内部弱上拉
 AN = 模拟输入或输出
 O = 输出
 L = LCD 驱动

I²C is a trademark of Philips Corporation.

表 4-1: I/O 端口描述 (续)

引脚名称	引脚类型	缓冲器类型	描述
VLCD1	P	—	LCD 电压
VLCD2	P	—	LCD 电压
VLCD3	P	—	LCD 电压
VLCDADJ	I	模拟	LCD 电压产生
VREF	I	模拟	模拟高参考电压输入 带有比较器的单片机的 DR 参考电压输出。
VREF+	I	模拟	模拟高参考电压输入。 一般与一个模拟引脚复用。
VREF-	I	模拟	模拟低参考电压输入。 一般与一个模拟引脚复用。
VREG	O	—	该引脚为输出引脚，控制外部 N 沟道场效应管的栅极来达到稳压作用。
VSS	P	—	数字逻辑和 I/O 引脚的参考地
VDD	P	—	数字逻辑和 I/O 引脚的正电源
WR	I	TTL	并行从动端口的写控制引脚 (参见 RD 和 CS 引脚)

注：

TTL = TTL 兼容输入	CMOS = CMOS 兼容输入或输出
ST = CMOS 电平的施密特触发器输入	
SM = SMBus 兼容的输入。作为输出端口时，要外接上拉电阻	
NPU = N 沟道上拉	PU = 内部弱上拉
No-P diode = 没有二极管接到 VDD	AN = 模拟输入或输出
I = 输入	O = 输出
P = 电源	L = LCD 驱动

4.5 设计技巧

目前没有相关的设计技巧。

4.6 相关应用笔记

本节列出了与本章内容相关的应用笔记。这些应用笔记并非都是专门针对中档单片机系列而写的（即有些针对低档系列，有些针对高档系列），但是其概念是相近的，通过适当修改并受到一些限制即可使用。目前与架构相关的应用笔记有：

标题

应用笔记 #

目前没有相关的应用笔记。

4.7 版本历史

版本 A

这是描述 PICmicro[®] 单片机架构的初始发行版。