

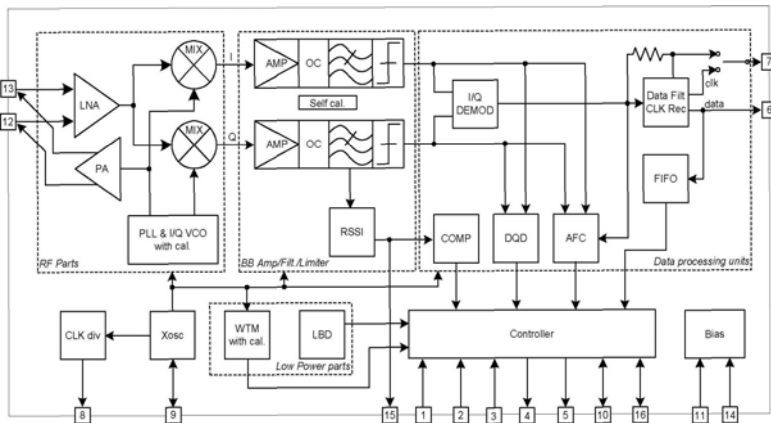
INTEGRATION

通用 ISM 频段 FSK 收发器: IA4421

IA4421 是全集成的一颗单晶片低功耗, 多频道的 FSK 收发器, 在无须申请注册的 433M、868M、915M 频段的设计应用完全符合 FCC 和 ETSI 认证相关规定。IA4421 收发器是 EZradio 产品线的一部分。是一个很有弹性、低成本、高集成度在生产中无需统调的产品。内部集成包括有高频功率放大器 (PA) 低噪声放大器 (LNA)、I/Q 转换混频器, 基带滤波器, 放大器、I/Q 解调器。所需的 RF 功能都集成。仅需要一个晶振和几颗退藕电容。

为使 RF 设计简单化, IA4421 具备全集成的 PLL 特性。它的快速设置时间特性容许快速跳频, 旁路多径衰减, 达到可靠的无线链抗干扰能力的特性。锁相环 (PLL) 的高精度性在任何指定的频段使用很多个频道。接收器的基带带宽 (BW) 是可以编程来调节各种不同的偏差。满足数据传输率和晶振误差要求。收发器使用接近零中频 (ZERO-IF) I/Q 解调的。因此在绝大多数的应用领域中, 不需要外部器件 (仅需要一颗晶振和几颗退藕电容)。IA4421 用全集成的数字数据处理特性极大地减低了微处理控制器的负担。数据滤波、时钟获取、数据格式识别、全集成 FIFO 和 TX 数据寄存器。它的自动频率控制特性容许使用低精度晶振 (低成本), 使整体系统成本降到最低。IA4421 能够产生一个时钟信号给微控制器使用, 从而避免用两个晶振。在低功率应用中, IA4421 基于内部的唤醒定时器支持低功耗工作。(最低待机 (Standby) 电流为 0.3uA)。

功能模块图:

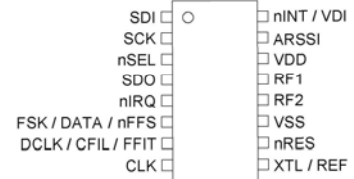


亚讯科技 (香港) 有限公司
ASIACOM TECHNOLOGY (H.K.) LTD.
深圳市高新区科技南十二路曙光大厦16楼
TEL: 0755-26993853 FAX: 0755-82877666

WIRELESS DATASHEET

IA4421

PIN ASSIGNMENT



See back page for ordering information.

订购信息见最后一页

特性:

- 全集成的(元器件少, 容易设计)生产中无需统调
- 快速设置, 可编程高精度 PLL, 快速跳频功能
- 高速率
- 直接差动无线输入/输出, 集成功率放大器
- 可编程的 TX 频率偏差和 RX 基带带宽
- 模拟和数字 RSSI 输出
- 自动频率控制 (AFC)
- 数据质量检测 (DQD)
- 内部数据滤波和时钟获取
- RX 同步格式识别
- SPI 兼容串口控制接口
- 为微控制器提供时钟和复位信号
- 16 位 RX 数据 FIFO
- 两个 8 位的 TX 数据寄存器
- 任务周期低功耗模式
- 标准的 10MHZ 参考晶振
- 唤醒定时器
- 2.2-3.8V 的工作电压
- 低功耗
- 低待机电流 (0.3uA)
- 小巧 16PIN TSSOP 封装
- 支持短的数据包 (3 个字节以下)
- RF 参数具备极好的温度稳定性

典型的应用:

- 远程控制
- 家居安防门禁与报警系统
- 无线键盘/鼠标和其它 PC 外围设备
- 玩具控制
- 遥控车门开关
- 胎压监控
- 遥感测量
- 私人的/病人的资料记录
- 远程自动抄表

详细特征描述:

IA4421 是无需申请许可的 433M, 868M, 915M 频段。该器件完全符合 FCC 和 ETSI 的要求。

接收模块使用接近零中频 I/Q 解调方式。在一般的应用当中只需要使用很少几颗外围元件（在同档次的 FSK 芯片是使用外围元件最少的一款 RF 芯片）。IA4421 综合了一个全集成的多频段的 PLL 合成器。带天线调谐的 PA, 带切换增益的 LNA、I/Q down 转换混频器。基带滤波和放大器, 附带一个数据滤波的 I/O 解调器。

PLL(锁相环):

可编程的 PLL 合成器决定了工作频率。基于参考晶振控制晶片保持很高准确振荡。PLL 的高精度性允许在任何指定的频段使用多个频道。

RF Power Amplifier(PA)(功率放大器):

功率放大器有一个的集电极开路差动输出, 编程设定功率大小可以直接驱动一个环形天线。一个自动的天线调谐电路避免昂贵的调整过程和所谓的“手感应”。

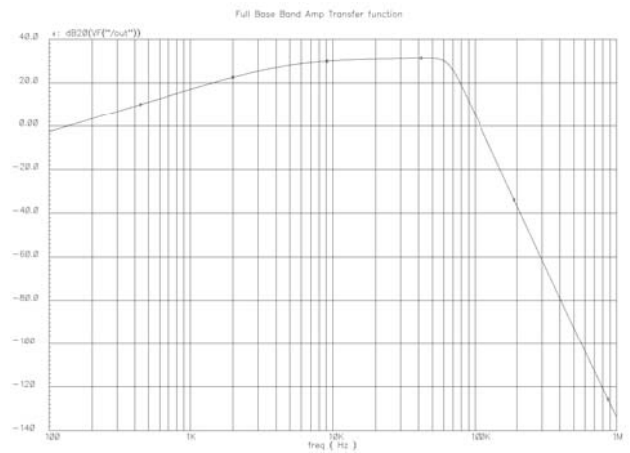
LNA(低噪声放大器):

LNA 大约 250 Ohm 的输入阻抗适合我们建议您使用的天线(环形天线). 如果芯片的天线输入连接到 50 Ohm 的设备. 需要一个外部的匹配电路提供正确的匹配把接收器的噪声指数降到最低。

根据 RF 信号强度, LNA 的增益选择分四步 (在 0~-20db 比较高的增益)。它在强干扰的环境下能发挥很好的作用。

Baseband Filters(基带滤波器):

接收器的带宽是通过可编程的基带滤波器的带宽来选择. 这样就容许根据接收到的信号特性来设定接收器. 选择合适的带宽以适应不同的 FSK 偏差、速率和晶振的误差的需要。滤波器结构是第七代巴特沃斯低通 2 倍带宽频率 40db 抑制能力, 用一个截止频率在 7KHz 以下的高通滤波器来取消偏差。



Data Filtering an Clock Recovery

(数据滤波和时钟获取)

数据输出滤波根据最终的客户的应用可以有外部的电容或者用内部的数字滤波器。

Analog operation (模拟方式):

这个滤波器是一个带施密特触发器的 RC 类型的低通滤波器, 施密特触发器和一个 10K 电阻都集成在芯片内。根据实际的速率选择一个外部电容。在这个模式, 接收器可以达到 256K 的数据波特率。FIFO 不能使用这种模式并且不能提供解调数据时钟。

Digital operation(数字方式):

数字滤波器用在速率为 29 次的时钟频率, 在这个模式给数据提供同步时钟的时钟获取电路。使用这个时钟接收数据可以填充 FIFO。这个时钟获取电路有三个操作模式: 快速、慢速、自动, 在慢速模当中, 它对噪声的抵抗力非常高。但是设置时间慢, 比快速模式相比要求更精确的数据时间; 在自动模式, 时钟获取在快速和慢速之间自动变化时钟获取电路从快速模式启动。然后锁定它自动切换到慢速模式。

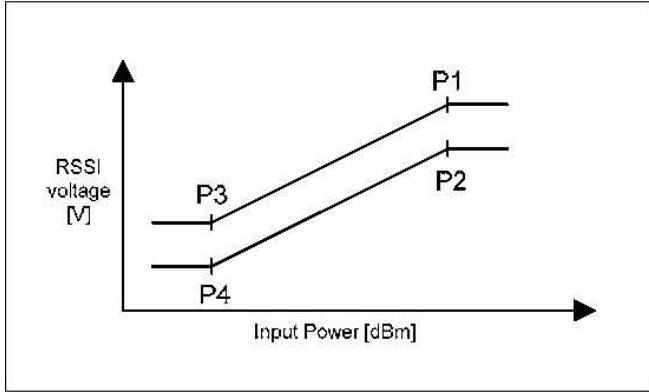
(仅仅在数字数据滤波器时钟获取使用位速率时钟。在模拟方式, 不需要设定正确的的数据波特率。)

数据有效性模块 (Data Validity Blocks):

RSSI

一个数字的 RSSI 输出为输入信号级别提供监控, 如果所收到的信号强度超过一个预编程的级别时 RSSI 会变高。一个模拟的 RSSI 信号也是有用的。RSSI 的建立时间取决于与外部的滤波电容。第 15 引脚是模拟 RSSI 输出, 数字 RSSI 可以有读状态命令 (reading the status register)。

模拟 RSSI 电压与 RF 输入功率



P1	-65 dBm	1300 mV	433M
P2	-65 dBm	1000 mV	868M
P3	-100 dBm	600 mV	433M
P4	-100 dBm	300 mV	868M

DQD (数据质量检测)

数据质量检测是在计算未经滤波接收到的数据的峰值的基础上工作的高的输出信号从局部晶振指示一个在基带滤波器带宽之内的工作中的 FSK 发射器。使用数据滤波命令 (Data Filter Command) 设置 DQD 门限参数。

AFC (自动频率控制)

使用一个集成的自动频率控制特性, 接收器能够在不连续的步长把 TX/RX 的偏移降到最小。允许使用在:

- 较窄的接收带宽 (比如提高灵敏度)
- 高波特率
- 廉价的晶振

晶振 (Crystal Oscillator)

IA4421 是一个给 PLL 提供 10Mhz 参考信号的单引脚晶振电路。为了减少外围器件而使的设计更加简单化。晶振负载电容是内部可编程的。查找后面数据手册的指导表格可以选择适合的晶振。

这个收发器可以为微控制器提供一个时钟信号, 因此不需要再加第二颗晶振也可能精确定时。

当使用配置设定命令 (Configuration Setting Command) 清除相应的位, 微控制器将会关闭晶振。芯片将提供一个固定个数 (196) 推动时钟给微控制器事态进入挂起或睡眠模式。假如不用这个时钟输出通过电源管理命令 (Power Management Command) 把输出缓冲器关闭。

低电压检测

(Low Battery Voltage Detector)

低电压检测电路监控提供的电压, 如果电压跌落到可编程的门限电压将产生一个中断。这个检测有 50mV 的磁滞回差。

唤醒定时器 (Wake-Up Timer):

这个唤醒定时器是一个很低功耗的 (典型 1.5 uA) 并且精度在 5% 的编程设定在 1ms 到几天。每次晶振启动并且每隔 30 秒它会自我校正, 当晶振被关闭, 这个校正电路会重新打开它仅仅做一个快速校正 (几个毫秒) 甚至在周围温度和电压的变化变化的情况下促进计算唤醒定时器。

事件处理 (Event Handling):

为了最大程度减小功耗, 收发器安全模式在支持不同的功率, 活动模式可以初始化为几个唤醒事件。(nINT 输入的负逻辑脉冲; 唤醒定时器溢出; 低电压检测; FIFO 填满或通过串口接收到一个请求。) 任何一个唤醒事件发生, 唤醒逻辑产生一个中断信号可以唤醒微控制器, 有效地较少微控制器的激活周期, 微控制器可以通过 SDO 引脚从收发器读出中断源。

接口与控制 (Interface and Controller):

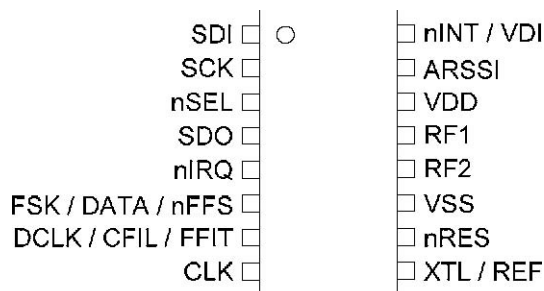
用户可以通过一个 SPI 兼容串口选择频段, 合成器的中心频率。基带信号路径的带宽, 微控制器时钟比例区分。唤醒定时器的占空比, 低电压检测的门限等都是可编程的, 当不需要的时候任何这些辅助功能都可以被关闭, 上电后所有的参数都是默认的。睡眠模式期间会保留设置好的参数值, 这个接口支持读出状态寄存器, 提供关于接收数据和收发器状态的详细信息。

发射模块配备两个 8 位宽的发送数据寄存器 (TX data registers), 在阵发模式它能把位数据写入寄存器, 由内部的位速率产生器在预先设置的波特率下把位数据发送出去。更加详细, 可以看到发送寄存器的缓冲数据发射部分。

在缓冲模式它也可能把接受数据位存储在 FIFO 寄存器并且可以把它们读出来。

封装引脚定义:

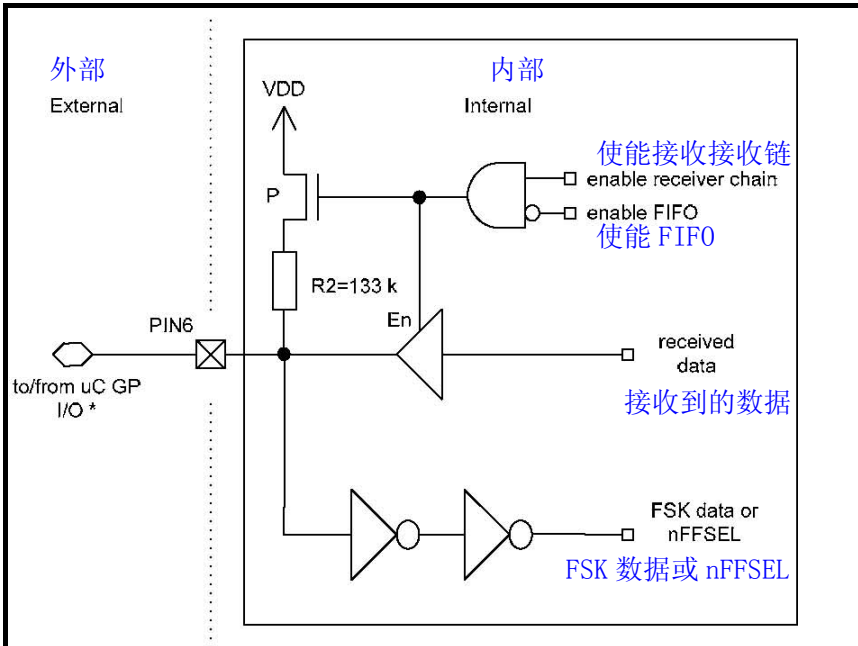
引脚类型关键词: D=数字, A=模拟, S=供电, I=输入, O=输出, IO=输入/输出



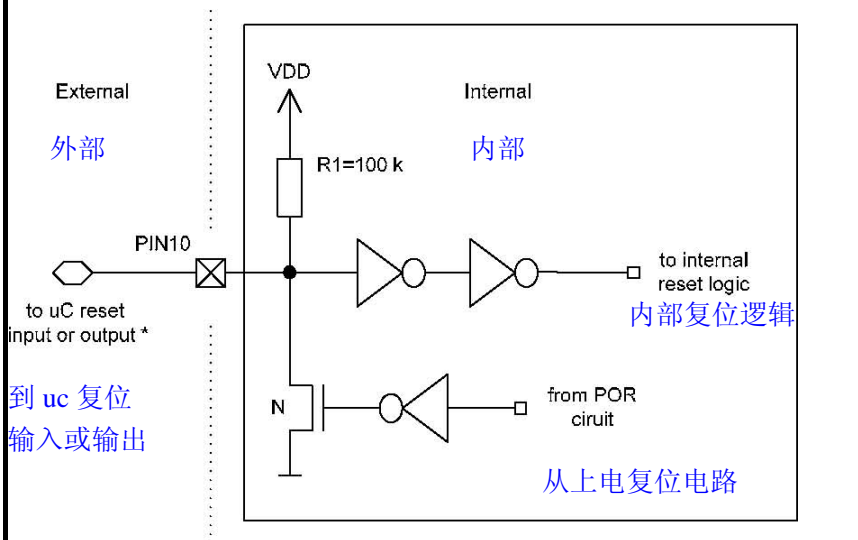
引脚	名称	类型	功能
1	SDI	DI	SPI串口数据输入
2	SCK	DI	SPI串口数据时钟输入
3	nSEL	DI	SPI串口片选输入（低电平有效）
4	SDO	DO	总线数据输出
5	nlRQ	DO	中断请求输出（低电平有效）
6	FSK	DI	FSK发送数据输入（内部上拉电阻133K）
	DATA	DO	接收数据输出（不用FIFO）
	nFFS	DI	在FIFO模式，FIFO选择输入（低电平有效），当配置设定命令（Configuration Setting Command）的ef位被设定，（内部上拉电阻133K）
7	DCLK	DO	接收数据时钟输出（使用数字滤波，不使用FIFO）
	CFIL	AIO	外部数据滤波电容连接（使用模拟滤波）
	FFIT	DO	FIFO模式时，当配置设定命令（Configuration Setting Command）的ef位被设定接收到FIFO的数据位数达到了预编程设定的极限FIFO中断（高电平有效）
8	CLK	DO	时钟输出给微控制器使用
9	XTL	AIO	晶振连接（晶振另一端接到VSS）或者外部参考输入
	REF	AIO	或者外部参考输入. 串一个33pF耦合电容
10	nRES	DIO	内部上拉和输入缓冲（低电平有效）的开漏（OD）复位输出
11	VSS	S	参考地电压
12	RF2	AIO	RF差动信号输入/输出
13	RF1	AIO	RF差动信号输入/输出
14	VDD	S	供电电压
15	ARSS1	AO	模拟RSSI输出
16	nlNT	DI	中断输入（低电平有效）
	VDI	DO	有效数据指示输出

注意: 多功能引脚（第6引脚和第7引脚）的实际模式由收发器的TX/RX数据I/O设置决定

第 6 引脚内部结构 (FSK / DATA / nFFS)



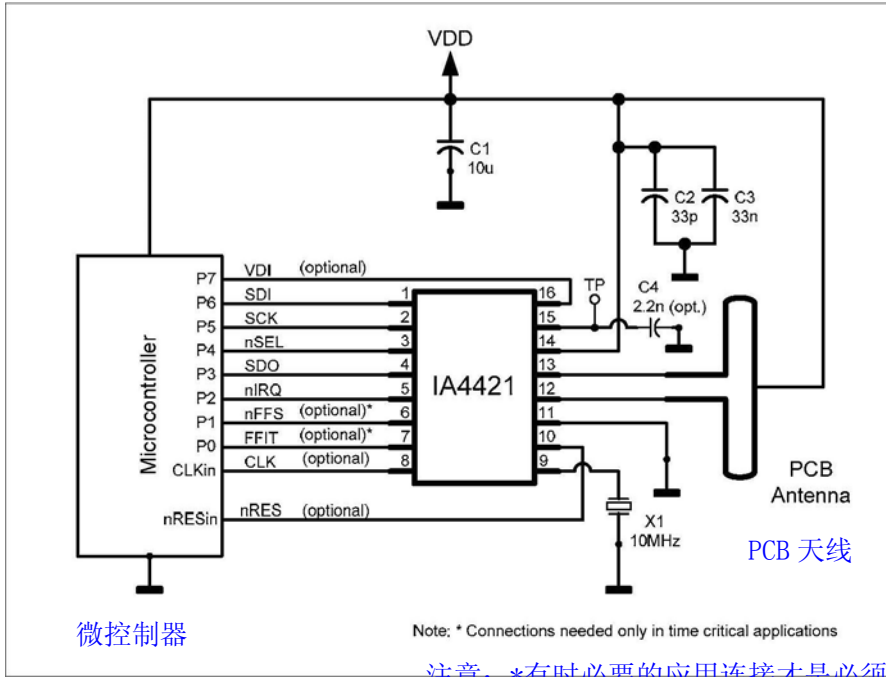
PIN10 Internal Structure (nRES I/O)
第 10 引脚内部结构 (nRES I/O)



*注意：这些引脚可以悬空

典型应用

典型应用 FIFO 的用法



注意：*有时必要的应用连接才是必须的

	Pin 6	Pin 7
发射模式 e1=0 配置设定命令	发送数据输出	
发射模式 e1=1 配置设定命令	nFFS 输入 (发送数据可以存入寄存器)	
接收模式 ef=0 配置设定命令	接收数据输出	接收数据时钟输出
接收模式 ef=1 配置设定命令	nFFS input (接收数据可以存入寄存器)	FFIT输出

器件通用规格

所有的电压都是参考 VSS，VSS 引脚参考地电位。

绝对最大额定值(不工作)

符号	参数	最小	最大	单位
V _{dd}	正压	-0.5	6	V
V _{in}	任何引脚的电压(除了 RF1 and RF2)	-0.5	V _{dd} +0.5	V
V _{oc}	开集电极输出电压 (RF1, RF2)	-0.5	V _{dd} +1.5 (Note 1)	V
I _{in}	任何引脚的的输入电流 (除了 VDD and VSS)	-25	25	mA
ESD	人体模型静电放电		1000	V
T _{st}	储存温度	-55	125	°C
	焊接温度 (锡焊, 最大10秒)		260	°C

建议工作范围

符号	参数	最小	最大	单位
V _{dd}	供电电压	2.2	3.8	V
V _{ocDC}	集电极开路直流电压输出 (RF1, RF2)	V _{dd} -1.5 (Note 2)	V _{dd} +1.5	V
V _{ocAC}	集电极开路交流电压输出 (RF1, RF2)		V _{dd} +1.5	V
T _{op}	周围工作温度	-40	85	°C

注意 1: 不能高于 7V.

注意 2: 不能低于 1.2 V

电气特性:

全部推荐的最小最大的有效工作范围, 典型条件: $T_{op}=27\text{ }^{\circ}\text{C}$; $V_{dd}=V_{oc}=2.7\text{ V}$

DC 特性

符号	参数	条件/注意	最小	典型	最大	单位
I_{ddTX_0}	供电电流 (发射模式, $P_{out}=0\text{ dBm}$)	433 MHz 频段		15	17	mA
		868 MHz 频段		16	18	
		915 MHz 频段		17	19	
I_{ddTX_PMAX}	供电电流 (发射模式, $P_{out}=P_{max}$)	433 MHz 频段		22	24	mA
		868 MHz 频段		23	25	
		915 MHz 频段		24	26	
	供电电流 (接收模式)	433 MHz 频段		11	13	mA
		868 MHz 频段		12	14	
		915 MHz 频段		13	15	
I_{pd}	待机电流 (睡眠模式)	所有模块禁止		0.3		μA
I_{lb}	低电压检测电流功耗			0.5		μA
I_{wt}	唤醒定时器电流功耗			1.5		μA
I_x	挂起电流	晶振振荡 (Note 3)		0.62	1.2	mA
V_{lb}	低电压检测门限	可编程0.1V/步长	2.2		3.7	V
V_{lba}	低电压检测精度		0		5	%
V_{il}	数字输入低电平				$0.3*V_{dd}$	V
V_{ih}	数字输入高电平		$0.7*V_{dd}$			V
L_{i1}	数字输入电流	$V_{i1}=0\text{V}$	-1		1	μA
L_{ib}	数字输入电流	$V_{ih}=V_{dd}, V_{dd}=3.8\text{ V}$	-1		1	μA
V_{ol}	数字输出低电平	$I_{o1}=2\text{ mA}$			0.4	V
V_{oh}	数字输出高电平	$I_{oh}=-2\text{ mA}$	$V_{dd}-0.4$			V

以上表格上所有的注意事项在 11 页。

AC 特性 (PLL 参数)

符号	参数	条件/注意	最小	典型	最大	单位
f_{ref}	PLL 参考频率	(Note 1)	9	10	11	MHz
f_0	接收LO/发射载波频率	433 MHz 频段, 2.5 kHz 选频步长	430.24		439.75	MHz
		868 MHz 频段, 5.0 kHz 选频步长	860.48		879.51	
		915 MHz 频段, 7.5 kHz 选频步长	900.72		929.27	
t_{lock}	PLL 锁定时间	以10 MHz测量后频率误差 < 1kHz		30		us
$t_{st,p}$	PLL 启动时间	晶振处于工作状态		200	300	us

AC 特性 (接收)

符号	参数	条件/注意	最小	典型	最大	单位
BW	接收带宽	模式 0	60	67	75	kHz
		模式 1	120	134	150	
		模式 2	180	200	225	
		模式 3	240	270	300	
		模式 4	300	340	380	
		模式 5	360	400	450	
BR_{rx}	FSK 位速率	内部的数字滤波	0.6		115.2	kbps
BRA_{rx}	FSK 位速率	模拟滤波			256	kbps
P_{min}	接收灵敏度	BER 103, BW=67 kHz, BR=1.2 kbps (Note 2)		-109	-103	dBm
AFC_{range}	AFC 锁定范围	df_{FSK} : 接收到的信号的FSK偏移		$0.8 * df_{FSK}$		
$IIP3_{inh}$	Input1P3	高频段的干扰频段 (868, 915 MHz)		-21		dBm
$IIP3_{outh}$	Input1P3	超出干扰频段 $ f-f_0 > 4$ MHz		-18		dBm
$IIP3_{inl}$	1IP3 (LNA-6 dB gain)	高频段的干扰频段 (433 MHz)		-15		dBm
$IIP3_{outl}$	1IP3 (LNA-6 dB gain)	超出干扰频段 $ f-f_0 > 4$ MHz		-12		dBm
P_{max}	最大输入功率	LNA: 高增益	0			dBm
C_{in}	RF 输入电容			1		pF
RS_a	RSSI 精度			+/-5		dB
RS_r	RSSI 范围			46		dB
C_{ARSSI}	ARSSI滤波电容		1			nF
RS_{step}	RSSI 可编程步长等级			6		dB
RS_{resp}	DRSSI 响应时间	在输入信号超过预编程的极限之后直到RSSI信号变高电平 $C_{ARSSI} = 4.7$ nF		500		us
$P_{sp,rx}$	接收寄生辐射				-60	dBm

以上表格上所有的注意事项在 11 页。

AC 特性 (发射)

符号	参数	条件/注意	最小	典型	最大	单位
I_{out}	集电极开路直流输出电流	可编程	0.5		6	mA
P_{max_50}	超过50 Ohm匹配网络的传递的最大输出功率 (Note 4)	433 MHz 频段		7		dBm
		868/915 MHz 频段		5		
P_{max_ant}	适合的PCB天线的最大等效全向辐射功率(EIRP) (Note 6, 7)	433 MHz 频段带匹配网络的单极天线 (Note 4)		7		dBm
		868/915 MHz 频段 (Note 5)		7		
P_{out}	典型输出功率	可选步长3db (Note 8)	$P_{max}-21$		P_{max}	dBm
P_{sp}	寄生发射 $ f-f_{sp} > 1$ MHz	50 Ohm 负载的最大功率 (Note 4)			-55	dBc
		PCB 天线 (Note 5)			-60	dBc
P_{harm}	谐波抑制	50 Ohm 负载的最大功率 (Note 4)			-35	dBc
		PCB 天线 (Note 5)			-42	dBc
C_o	输出电容 (由自动天线调谐电路设定)	433 MHz 频段	2	2.6	3.2	pF
		868/915 MHz 频段	2.1	2.7	3.3	
Q_o	输出电容的品质因素	433 MHz 频段	13	15	17	
		868/915 MHz 频段	8	10	12	
L_{out}	输出相位噪声	868 MHz 频段载波 100 kHz		-80		dBc/Hz
		868 MHz 频段载波 1 MHz		-103		
BR_{TX}	FSK 位速率	经过内部的发送寄存器			172	kbps
BRA_{TX}	FSK 位速率	发送数据连接FSK输入			256	kbps
df_{rsk}	FSK 频率偏移	可编程步长为15 K	15		240	kHz

AC 特性 (启动/转换时间)

符号	参数	条件/注意	最小	典型	最大	单位
t_{sx}	晶振启动时间	晶振等效串联电阻 < 100 Ohm		1	5	ms
$T_{tx_XTAL_ON}$	发射启动时间	合成器关闭, 晶振以10Mhz正常运行		250		us
$T_{rx_XTAL_ON}$	接收启动时间	合成器关闭, 晶振以10Mhz正常运行		250		us
$T_{tx_SSYNT_ON}$	由发射到接收转换时间	发射到接收转换期间合成器、晶振以10Mhz正常运行		150		us
$T_{rx_SSYNT_ON}$	由接收到发射转换时间	接收到发射转换期间合成器、晶振以10Mhz正常运行		150		us

AC 特性 (其它)

符号	参数	条件/注意	最小	典型	最大	单位
C_{x1}	晶振负载电容, 查晶振选型向导	可编程步长0.5 pF 误差+/- 10%	8.5		16	pF
t_{POR}	内部上电时间	在达到VDD最终的电压的90%之后 (Note 9)			100	ms
t_{PBt}	唤醒定时器的时钟占空比	每30秒校正	0.95		1.05	ms
$C_{in,D}$	数字输入电容				2	pF
$T_{r,f}$	数字输出上升/下降时间	15 pF 纯容性负载			10	ns

以上表格上所有的注意事项在 11 页。

AC 特性 (续)

注意 1: 不用 10MHz 晶振是可以的, 但是不推荐, 因为所有晶振参考时间和频率参数都会发生相应的变化。

注意 2: 详细信息见测量结果部分的 BER (Bit Error Rate 误码率) 图表

注意 3: 测量禁止时钟输出缓冲, 晶振振荡的低功耗模式电流会减小。详见 PLL 设定命令 (PLL Setting Command) 和电源管理命令 (Power Management Command)。

注意 4: 详见 50 Ohm 匹配网络的参考设计。

注意 5: 详见谐振 PCB 环形天线参考设计

注意 6: 接收模式如果使用同样的天线。户外 RF 链的范围在室内接近 120 米, 在室外 450 米。

注意 7: 最理想的天线导纳/阻抗

IA4421	Y天线 [S]	Z天线 [Ohm]	L天线 [nH]
433 MHz	$1.4E-3 - j7.1E-3$	$27 + j136$	52.00
868 MHz	$2E-3 - j1.5E-2$	$8.7 + j66$	12.50
915 MHz	$2.2E-3 - j1.55E-2$	$9 + j63$	11.20

注意 8: 8 步可调整。

注意 9: 在此期间, 芯片不接受命令。

控制接口

发送器命令连续发射，只有在片选引脚 nSEL 是低电平的时候通过 sck 引脚上的上升沿把 sdi 引脚的数据位移入器件内部，当 nSel 引脚信号为高电平时，它将初始化串口，所有的命令码的命令组成，附带许多不同的参数和数据位，所有的数据是从最高有效位 (MSB) 开始传送 (例如. 16 位命令的第 15 位)。不受影响的数据位 (无关的) 用 X 指示。上电复位电路把所有的控制和命令寄存器设为默认值。接收器为微控制器产生一个中断请求-通过 nIRQ 拉为低电平-在下面的事件：

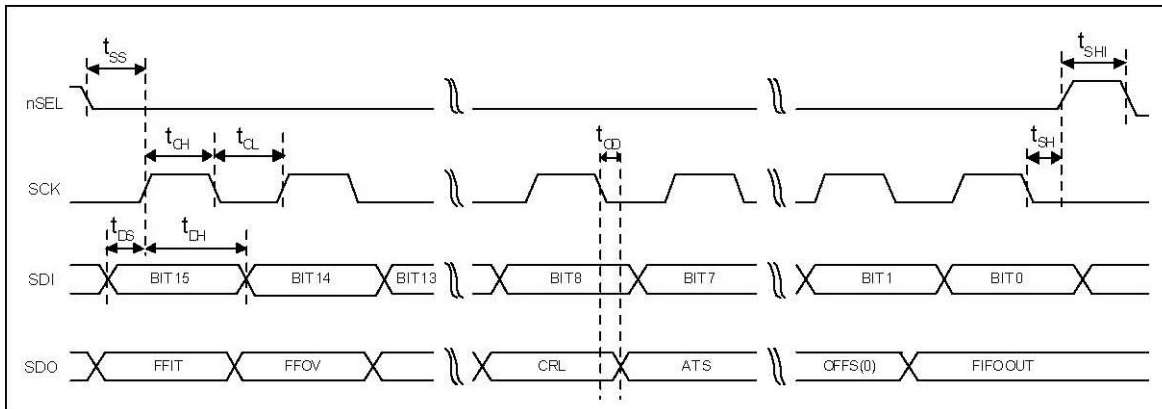
- *发送寄存器准备接收下一个字节 (RGIT)
- *FIFO 已收到预编程的位的个数 (FFIT)
- *上电复位 (POR)
- *FIFO 溢出 (FFOV) /发送寄存器欠载运行
- *唤醒定时器定时超出
- *nINT 引脚中断输入负脉冲
- *检测到供电电压低于预编程的值 (LBD)

FFIT 和 FFOV 是可用与 FIFO 使能，RGIT 和 RGUR 可用于发送寄存器使能。读出状态位可以识别 IT 源。

Timing Specification (定时特性)

标号	参数	最小值 [ns]
t_{ch}	时钟高电平时间	25
t_{el}	时钟低电平时间	25
t_{ss}	选择设置时间 (nSEL 下降沿到SCK上升沿)	10
t_{sh}	选择占用时间 (SCK 下降沿 to nSEL 上升沿)	10
t_{SHI}	选择高电平时间	25
t_{DS}	数据设置时间 (SDI 转换到SCK上升沿)	5
t_{DH}	数据保持时间 (SCK 上升沿 to SDI 转换)	5
t_{OD}	数据迟滞时间	10

Timing Diagram (时序图)



Control Commands (控制命令)

	控制命令	相关参数/功能	相关控制位
1	配置设定时间	频段, 晶振振荡器负载电容, 基带滤波器带宽, 等等。	el, ef, b1 to b0, x3 to x0
2	电源管理命令	接收器/发送器模式交换, 合成器, xtal振荡器, 功率放大器 (PA), 定时唤醒器, 在这里时钟输入使能	er, ebb, et, es, ex, eb, ew, dc
3	频率设定命令	局部振荡器数据频率/载波信号	f11 to f0
4	数据率命令	位速率	cs, r6 to r0
5	接收器控制命令	引脚16的功能, 有效数据指示器, 基带带宽, LNA增益, 数字RSSI门限	p16, d1 to d0, i2 to i0, g1 to g0, r2 to r0
6	数据滤波命令	数据滤波类型, 时钟获取参数	al, ml, sl to s0, f2 to f0
7	FIFO和复位命令	数据FIFO IT级别, FIFO启动控制, FIFO使能和FIFO填充使能	f3 to f0, sl to s0, if, fe
8	接收器FIFO读取命令	接收FIFO用此命令读取	
9	同步格式命令	同步格式	b7 to b0
10	自动频率控制命令	自动频率控制 (AFC) 参数	al to a0, r11 to r10, st, fi, oe, en
11	发送配置控制命令	调制参数, 输出功率 ea	mp, m3 to m0, p2 to p0
12	PLL设定命令	时钟输出 (CLK OUT) 缓冲速度, 晶振振荡器低功耗模式, 脉动, PLL锁相环延迟, 带宽	obl to ob0, Ipx, ddit, ddy, bw1 to bw0
13	发送寄存器写入命令	发送寄存器用这个命令写入	t7 to t0
14	唤醒定时器命令	唤醒定时时期	r4 to r0, m7 to m0
15	任务周期低功率命令	使能任务周期低功率模式, 设定任务周期	d6 to d0, en
16	低电池检测和微控制器时钟分频比命令	电池低电压检测和微控制器时钟分频比	d2 to d0, v4 to v0
17	状态位读取命令	数据位被读出	

总之, 设定相应的位激活相应的功能, 在下面的表格里, POR 列给出了上电后命令寄存器的默认值。

控制命令描述

1. 配置设定命令

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR	
	1	0	0	0	0	0	0	0	0	el	ef	b1	b0	x3	x2	x1	x0	8008h

位 er 使能内部数据寄存器。

位 er 使能 FIFO 模式. 如果 ef=0, DATA (引脚 6) 和 DCLK (引脚 7) 用于数据和数据时钟输出。

b1	b0	频段 [MHz]
0	0	保留
0	1	433
1	0	868
1	1	915

x3	x2	x1	x0	晶振负载电容 [pF]
0	0	0	0	8.5
0	0	0	1	9.0
0	0	1	0	9.5
0	0	1	1	10.0
.....				
1	1	1	0	15.5
1	1	1	1	16.0

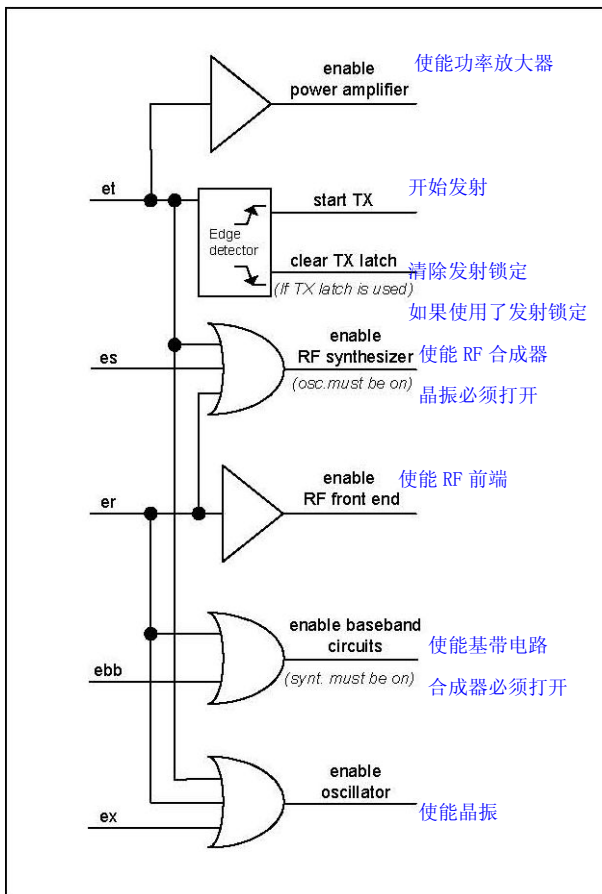
2. 电源管理命令

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	0	0	0	0	0	1	0	er	ebb	et	es	ex	eb	ew	dc	8208h

位	控制位功能	相关模块
er	使能整个接收链	RF前端, 基带, 合成器, 晶振振荡
ebb	接收基带电路可以分别打开	基带
et	打开PLL, 功率放大器开始发送(如果发送寄存器 (TX register)使能)	功率放大器, 合成器, 晶振振荡
es	打开合成器	合成器
ex	打开晶振振荡	晶振振荡
eb	使能电池低电压检测器	电池低电压检测器
ew	使能唤醒定时器	唤醒定时器
dc	禁止时钟输出 (第8引脚)	时钟输出缓冲

提供 ebb, es 和 ex 位 来优化发送到接收或接收到发射的转换时间。

电源控制位之间的逻辑连接:



注意:

*如果 et 和 er 位都被设为逻辑“1”，芯片进入接收模式

*FSK/nFFSEL 输入配备有内部上拉电阻，在睡眠模式不要把 FSK/nFFSEL 输入设为逻辑低电平，以达到最小电流消耗。

3. 频率设定命令

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	0	1	0	f11	f10	f9	f8	f7	f6	f5	f4	f3	f2	f1	f0	A680h

12 位 F 参数（位 f0 到位 f11）的范围应该在 $96 \sim 3903$ ，当 C1 和 C2 的数值取决于选择的频段：

F 值设定超出了范围，讲保持先前的值，合成器的中心频率 f_0 这样计算

$$F_0 = 10 * C1 * (C2 + F/4000) \text{ [MHz]}$$

Band [MHz]	C1	C2
433	1	43
868	2	43
915	3	30

4. 数据率命令：

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	1	0	0	0	1	1	0	cs	r6	r5	r4	r3	r2	r1	r0	C623h

在发射模式实际的位速率和接收到的数据流预期位速率都取决于 R 参数（r6 到 r0）和 cs 位：

$$BR = 10000 / 29 / (R+1) / (1+cs*7) \text{ [kbps]}$$

在接受中根据下一个功能设定 R：

$$R = (10000 / 29 / (1+cs*7) / BR) - 1, \text{ 这里 BR 是预期的位速率在 kbps.}$$

设定习惯值的区别，标准的位速率是从 600 到 115.2kbps 接近最小误差, 数据传输率需要计算：

慢模式的时钟获取： $\Delta BR/BR < 1/(29*N_{bit})$ 快模式的时钟获取： $\Delta BR/BR < 3/(29*N_{bit})$

BR 是接收设定的位速率并且 ΔBR 是发射端与接收端位速率的差值。N_{bit} 是数据流中连续的“1”或“0”的最大个数，它建议长的数据包包括足够的 1/0 和 0/1 发射。并且接收和发射注意使用相同的偏差比例。

5. 接收控制命令

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	0	0	1	0	p16	d1	d0	i2	i1	i0	g1	g0	r2	r1	r0	9080h

第 10 位（p16）：16 引脚功能选择

p16	Function of pin 16
0	Interrupt input
1	VDI output

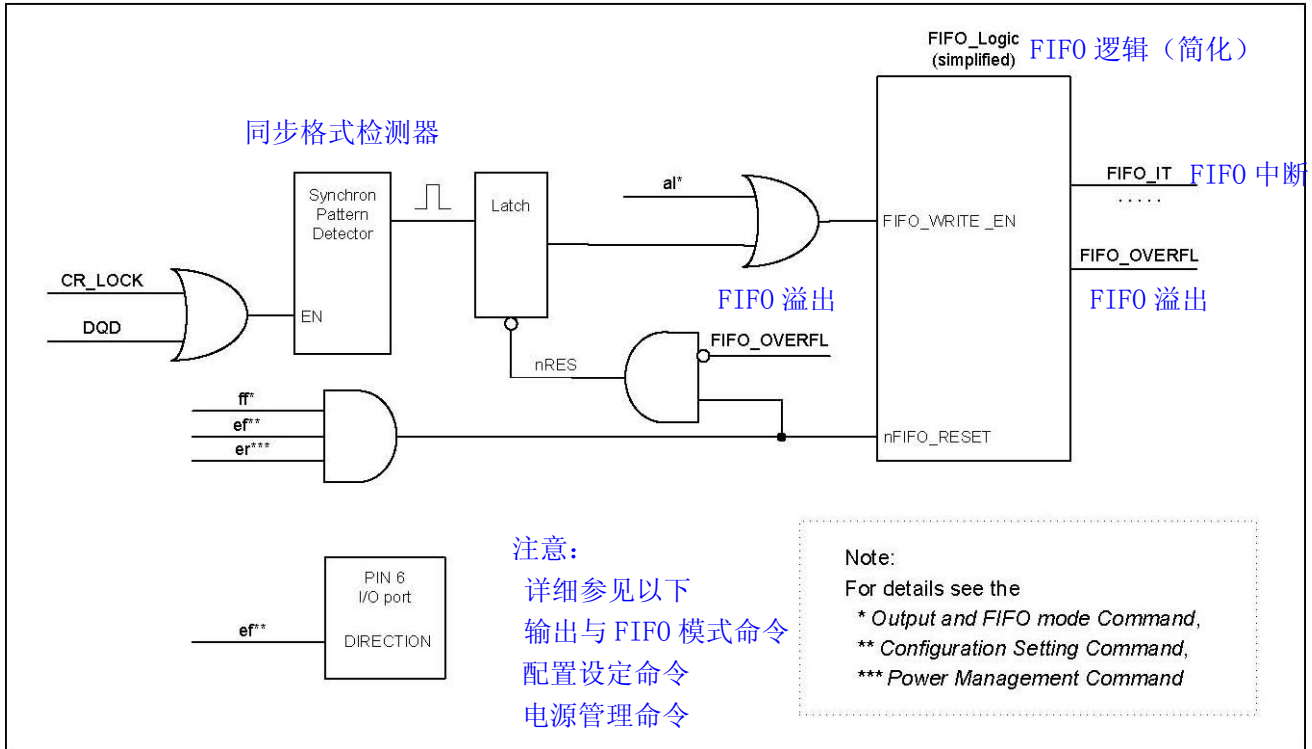
第 16 引脚功能

中断输入

VDI 输出

第 9-8 位 (d1-d0): VDI (有效数据指示) 信号响应时间设置:

d1	d0	响应
0	0	快速
0	1	中速
1	0	慢速
1	1	一直开



第 7-5 位 (i2 to i0): 接收基带带宽 (BW) 选择:

Bits 7-5 (i2 to i0): Receiver baseband bandwidth (BW) select:

i2	i1	i0	BW [kHz]
0	0	0	保留
0	0	1	400
0	1	0	340
0	1	1	270
1	0	0	200
1	0	1	134
1	1	0	67
1	1	1	保留

第 4-3 位 (g1 到 g0): LNA 增益选择:

g1	g0	相关最大值 [dB]
0	0	0
0	1	-6
1	0	-14
1	1	-20

第 2-0 位 (r2 to r0): RSSI 检测器门限

r2	r1	r0	RSSI设置门限 (RSSI _{setth}) [dBm]
0	0	0	-103
0	0	1	-97
0	1	0	-91
0	1	1	-85
1	0	0	-79
1	0	1	-73
1	1	0	保留
1	1	1	保留

RSSI 门限取决于 LNA 增益, 真正的 RSSI 门限 按一下计算方法:

$$RSSI_{th} = RSSI_{th} + G_{LNA}$$

6. 数据滤波命令:

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	1	0	0	0	0	1	0	al	ml	1	s	1	f2	f1	f0	C22Ch

第 7 位 (al): 如果设定为逻辑“1”, 时钟获取电路自动锁定控制

时钟获取以快速模式启动, 锁定之后会自动转为慢速模式

第 6 位(ml): 时钟获取锁定控制

1, 快速模式, 快速获取和快速释放 (推荐 4 到 8 位前导码 (1010...))

0, 慢速模式, 满速获取和慢速释放 (推荐 12 到 16 位前导码 (1010...))

使用慢模式需要更多精确的位时间 (参见数据率命令 (Data Rate Command))

第 4 位(s): 选择数据滤波类型:

s	Filter Type
0	Digital filter
1	Analog RC filter

数字滤波

模拟 RC 滤波

数字: 这是一个通过带回差比较器的模拟 RC 滤波实现数字滤波。在数据率命令定义的位速率时间常数被自动调整。

注意: 在这个模式位速率不能超过 115 kbps。

模拟 RC 滤波: 解调输出通过一个 10K 电阻馈入第 7 引脚。通过连接到这个引脚到 VSS 的外部电容来设定滤波器截止频率。

这个表格显示了不同数据率的最佳电容值。

1.2 kbps	2.4 kbps	4.8 kbps	9.6 kbps	19.2 kbps	38.4 kbps	57.6 kbps	115.2 kbps	256 kbps
12 nF	8.2 nF	6.8 nF	3.3 nF	1.5 nF	680 pF	270 pF	150 pF	100 pF

注意: 如果内部时钟获取电路选择为模拟 RC 滤波器并且 FIFO 不能使用。

第 2-0 位 (f2 到 f0): DQD (数据质量检测) 门限参数。

注意: 比特率接近偏差的情况下要让 DQD 报告“信号质量好”这个门限参数应该是 4, 在更高偏差和比特率设定, 一个更高门限参数也能报告“信号质量好”。

7. FIFO 和 FIFO 复位模式命令:

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	1	0	0	1	0	1	0	f3	f2	f1	f0	sp	al	ff	dr	CA80h

第 7-4 位 (f4 到 f0): FIFO 中断 级别. 当接收到的数据位达到这个个数级别时 FIFO 产生中断

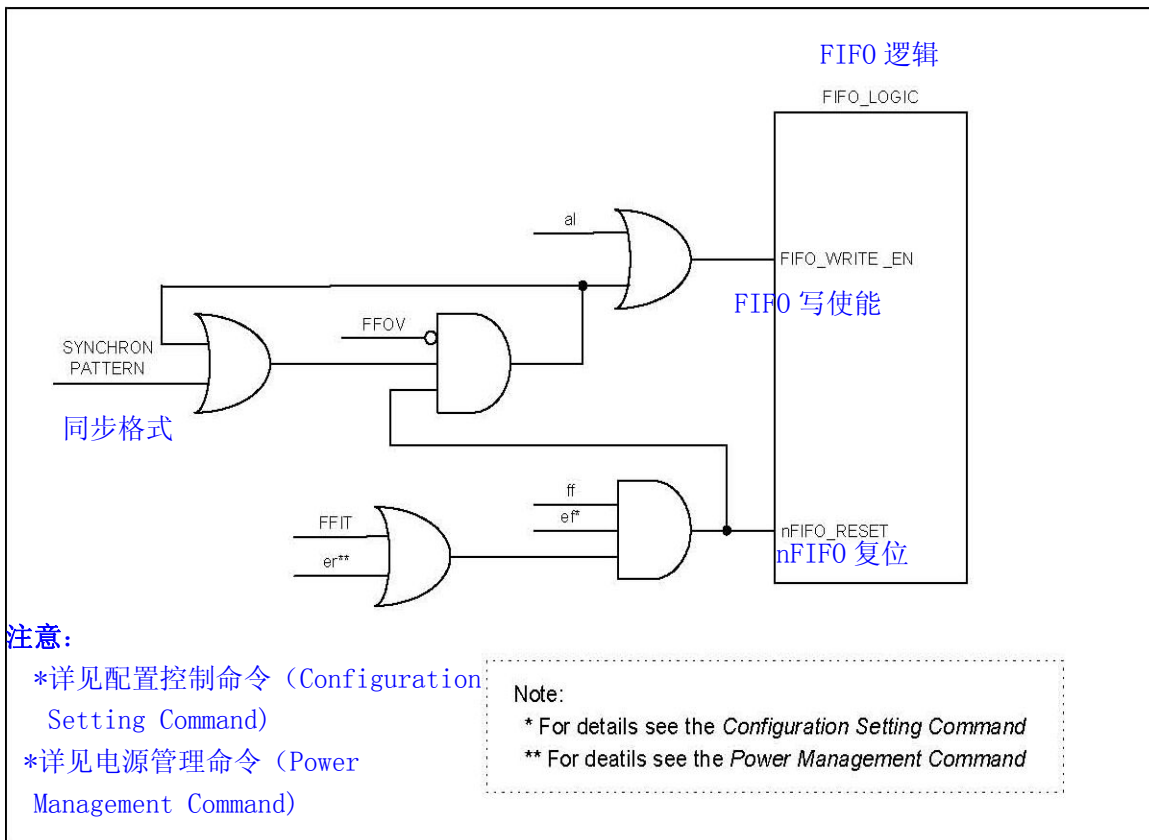
第 3 位 (sp): 选择一个同步格式长度:

sp	Byte1	Byte0 (POR)	Synchron Pattern (Byte1+Byte0)
0	2Dh	D4h	2DD4h
1	Not used	D4h	D4h

注意: Byte0 通过同步格式命令 (Synchron Pattern Command) 是可编程的,

第 2 位 (al): 设置 FIFO 输入添充的启动条件:

al		
0	Synchron pattern	同步格式
1	Always fill	总是填冲



注意:

* 详见配置控制命令 (Configuration Setting Command)

* 详见电源管理命令 (Power Management Command)

Note:
 * For details see the Configuration Setting Command
 ** For details see the Power Management Command

第 1 位 (ff): 同步格式接受之后会使能 FIFO 添充, 清除这个位会停止 FIFO 添充。

第 0 位 (dr): 禁止高灵敏度的复位模式, 假如清除这个位, 在供电电源一个 500mV 干扰导致系统复位。

注意: 重启同步格式识别, 第 1 位将会清除然后设定。

8. 同步格式命令:

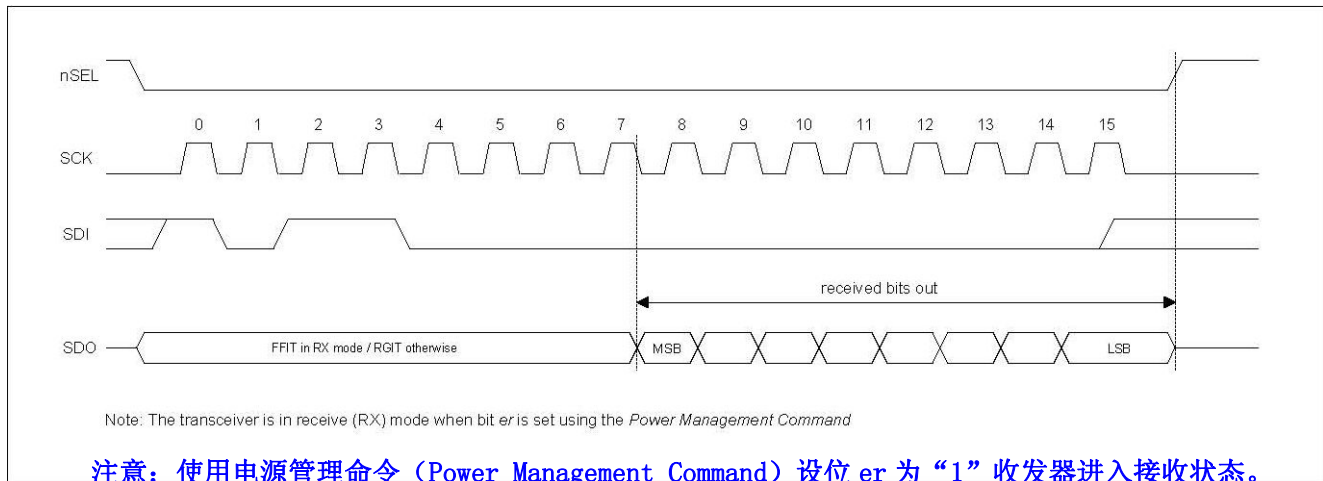
Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	1	0	1	1	1	1	0	b7	b6	b5	b4	b3	b2	b1	b0	CED4h

Bytes0 B<b7:b0>预编程用于同步格式检测。

9. 接收 FIFO 复位命令

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	B000h

这个命令控制器可以从接收器 FIFO 读出 8 个位，配置设定命令 (Configuration Setting Command) 第6位 (ef) 必须设为逻辑“1”。



注意：使用电源管理命令 (Power Management Command) 设位 er 为“1”收发器进入接收状态。

注意：在 FIFO 存取 f_{sck} 不能高于 $f_{ref}/4$ ， f_{ref} 在这里是晶振振荡频率，时钟信号的周期占空比不是 50%，时钟脉冲的较短周期应该至少是 $2/f_{ref}$ 秒。

10. 自动频率控制 (AFC) 命令

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	1	0	0	0	1	0	0	a1	a0	r11	r10	st	fi	oe	en	C4F7h

第 7-6 位 (a1 to a0): 自动工作模式选择:

a1	a0	
0	0	自动模式关闭 (由微控制器控制选通)
0	1	仅在每次上电后运行
1	0	仅在接收期间保留 f_{offset}
1	1	以 VDI (有效数据指示) 信号的状态独立保持 f_{offset} 的值

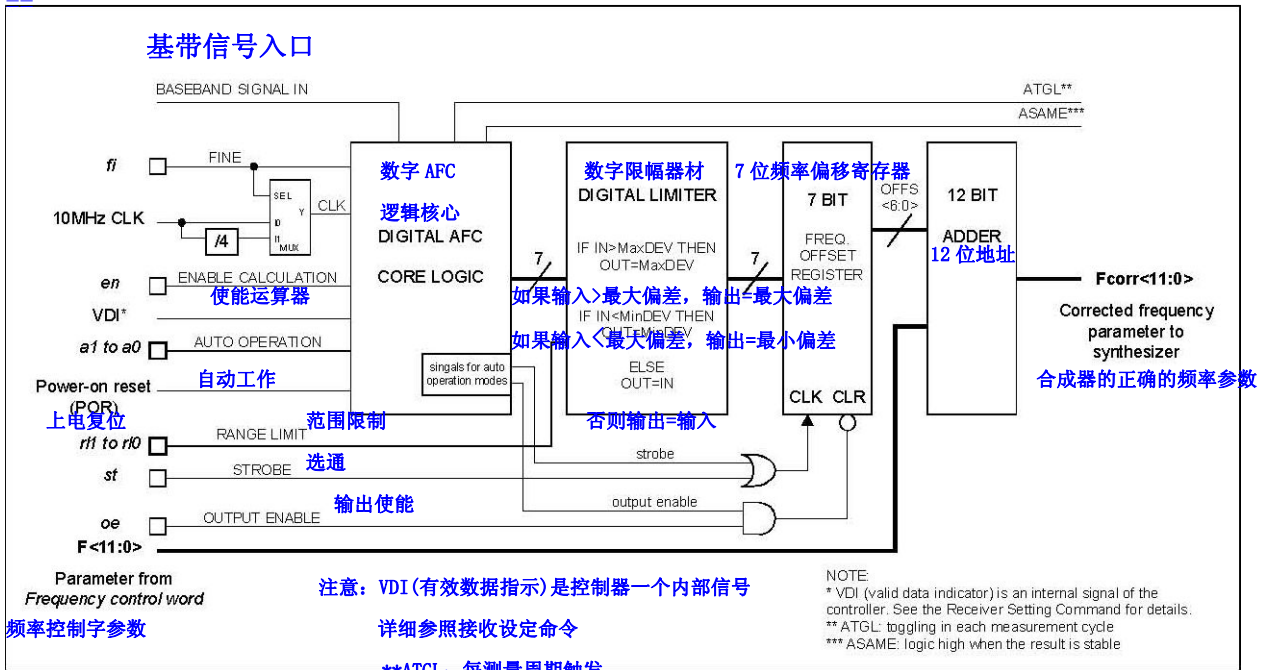
第 5-4 位 (r11 to r10): 范围限制，频率偏移寄存器的值来限制下一个值

r11	r10	最大的偏差
0	0	不限制
0	1	+15 f_{res} 到 -16 f_{res}
1	0	+7 f_{res} 到 -8 f_{res}
1	1	+3 f_{res} 到 -4 f_{res}

f_{res} :

433 MHz 频段: 2.5 kHz 选频步长
 868 MHz 频段: 5 kHz 选频步长
 915 MHz 频段: 7.5 kHz 选频步长

- 第 3 位 (st): 沿选通, 当 st 给高电平, 实际最后计算的频率误差存储在 AFC 块的偏移寄存器里面。
- 第 2 位 (fi): 切换电路到高精度(精细)模式, 在这中情形下, 处理时间大概 2 倍长, 但是测量结果有大约一半的不确定行。
- 第 1 位 (oe): 使能偏移寄存器, 它允许 PLL 的频率控制字附带一个偏移寄存器。
- 第 0 位 (en): 通过 AFC 电路使能偏移频率的计算,



注意: 当 AFC 环被锁定, 锁定位是高电平, 当紧接着两个测量结果一样 f_same 位会指示, 每个测量周期触发位的变化状态。

在自动工作模式 (微控制器更新输出偏移不需要选通信号), 当 VDI 指示电位引入信号在整个测量周期和这个电路测量一样的结果在两个临近的周期这个 AFC 电路自动使能。

这有三个工作模式, 可能应用举例:

1, (a1= 0, a0=1) 在上电后电路仅测量一次, 这样的话, 达到增强发射到接收的最大距离, 应用: 最终的应用, 当用户插入电池, 这个电路测量和补偿由晶振误差引起的频率偏移, 这个方法允许应用中使用的一个低廉的石英晶振并且提供抗干扰跟踪保护。

2a, (a1=1, a0=0) 一个包的初始有效的低数据率格式-更容易接收 (例如: 00110011)

和相应的接收频率的变化期间电路自动测量频率偏移。正确的频率设置可以接收更远的数据包。

2b, (a1=1, a0=0) 这个发射器必须发射带步长偏差更高的包的第一部分, 然后才减小它的可能性。

在 (2a 和 2b) 的两中情形下, 当 VDI 指示很比接收条件更弱 (VDI 变低电平), 输出寄存器自动清除, 当从不同的发射器发射的相同的标称频率接收信号用这个设定。

3, (a1=1, a0=1) 与 2a 和 2b 模式相同, 建议在只有一个发射器的接收工作中使用, 在一个完整的测量周期之后, VDI 信号的状态的测量过的值独立保持。

11. 发射配置控制命令 (TX Configuration Control Command)

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	0	0	1	1	0	0	mp	m3	m2	m1	m0	0	p2	p1	p0	9800h

第 8-4 位 (mp, m3 to m0): FSK 解调参数输出频率结果可以这样计算:

$$f_{out} = f_o + (-1)^{SIGN} * (M + 1) * (15 \text{ kHz})$$

这里:

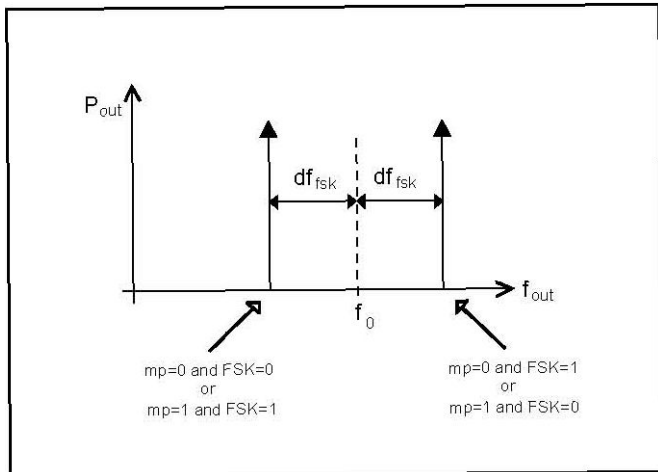
f_o . 中心频率频道 (参见频率设定命令 (Frequency Setting Command))

M is 四个二进制位 <m3 : m0>

SIGN = (mp) XOR (Data bit (数据位))

第 2-0 位 (p2 to p0): 输出功率:

p2	p1	p0	相关输出功率 [dB]
0	0	0	0
0	0	1	-3
0	1	0	-6
0	1	1	-9
1	0	0	-12
1	0	1	-15
1	1	0	-18
1	1	1	-21



表格给出的输出功率是相关的最大的有效功率, 它与依赖实际天线阻抗的最大可利用功率是有关联的。

(见天线应用笔记 IA ISM-AN1)

12. PLL 设置命令

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	1	0	0	1	1	0	0	0	ob1	ob0	lpx	ddy	ddit	1	bw0	CC67h

注意: 上电复位 (POR) 默认精选的寄存器的设定覆盖所有的典型应用。

第 6-5 位 (ob1-ob0): 微控制器输出时钟缓冲上升和下降时钟控制

ob1	ob0	选择的uC时钟频率
0	0	5 or 10 MHz (推荐)
0	1	3.3 MHz
1	X	2.5 MHz 或更低

注意: 需要RF性能最佳。最佳的设置通过实际的外部寄生电容可改变。

第 4 位 (lpx): 当此位被设定为逻辑“1”, 被选择为晶振荡器的低功耗模式。

lpx	晶振启动时间 (typ)	功耗 (typ)
0	1 ms	620 uA
1	2 ms	460 uA

(典型条件): $T_{op} = 27^\circ\text{C}$; $V_{dd} = V_{oc} = 2.7\text{V}$, Crystal ESR (晶振等效串联电阻) = 30 Ohm)

第 3 位 (ddy): 当此位被设置为逻辑“1”, 打开相位检测器延时。

第 2 位 (ddit): 当此位被设置为逻辑“1”, 在 PLL 环禁止抖动。

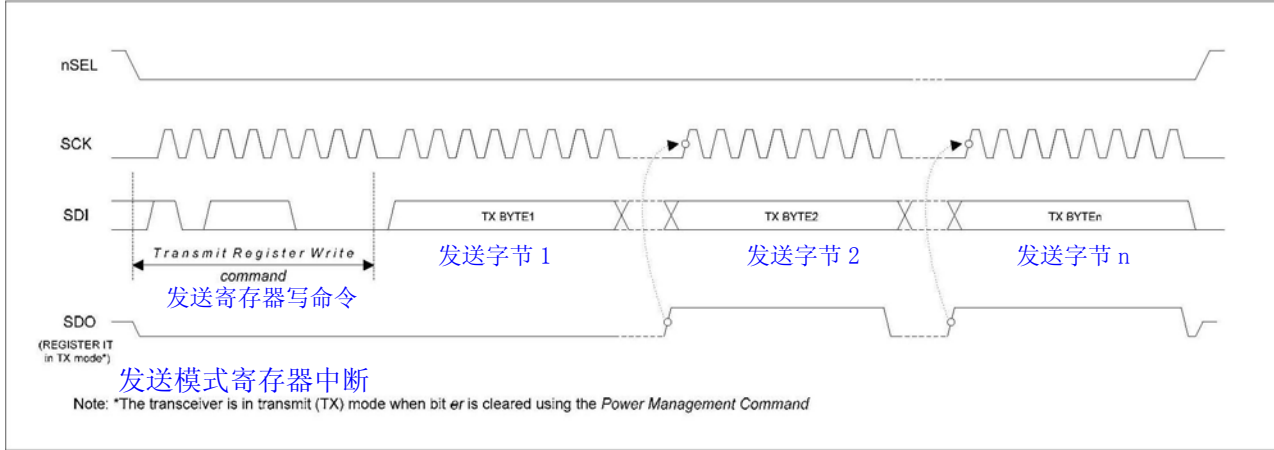
第 1-0 位 (bw1-bw0): PLL 带宽为最佳的发送 RF 性能而设置。

bw0	最大位速率 [kbps]	1MHz偏移的相位噪声 [dBc/Hz]
0	86.2	-107
1	256	-102

13. 发送寄存器写命令 (Transmitter Register Write Command)

这个命令，控制器可以写 8 位 (t7 到 t0) 到发射数据寄存器。配置设定命令的第 7 位 (e1) 必须设为逻辑“1”。

发送寄存器写命令写入多字节:



注意：当使用电源管理命令 (Power Management Command) 的 er 位清零，收发器处于发射模式。

注意：交替的发射寄存器可以通过 nFFSEL (第 6 引脚) 直接访问。

14. 唤醒定时器命令 (Wake-Up Timer Command)

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	1	1	r4	r3	r2	r1	r0	m7	m6	m5	m4	m3	m2	m1	m0	E196h

唤醒时间周期可以通过 (m7到m4) 和 (r4 到 r0) 计算:

$$T_{\text{wake-up}} = M * 2^R \text{ [ms]}$$

注意:为了持续的工作，在每个周期结束 ew 位可以被清 0 或置 1。

为了将来的兼容性，R 的使用范围在 0 到 29。

15. 低任务周期命令 (Low Duty-Cycle Command):

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	1	0	0	1	0	0	0	d6	d5	d4	d3	d2	d1	d0	en	C80Eh

用这个命令，可以设定低任务周期工作以减少在接收模式的平均功率

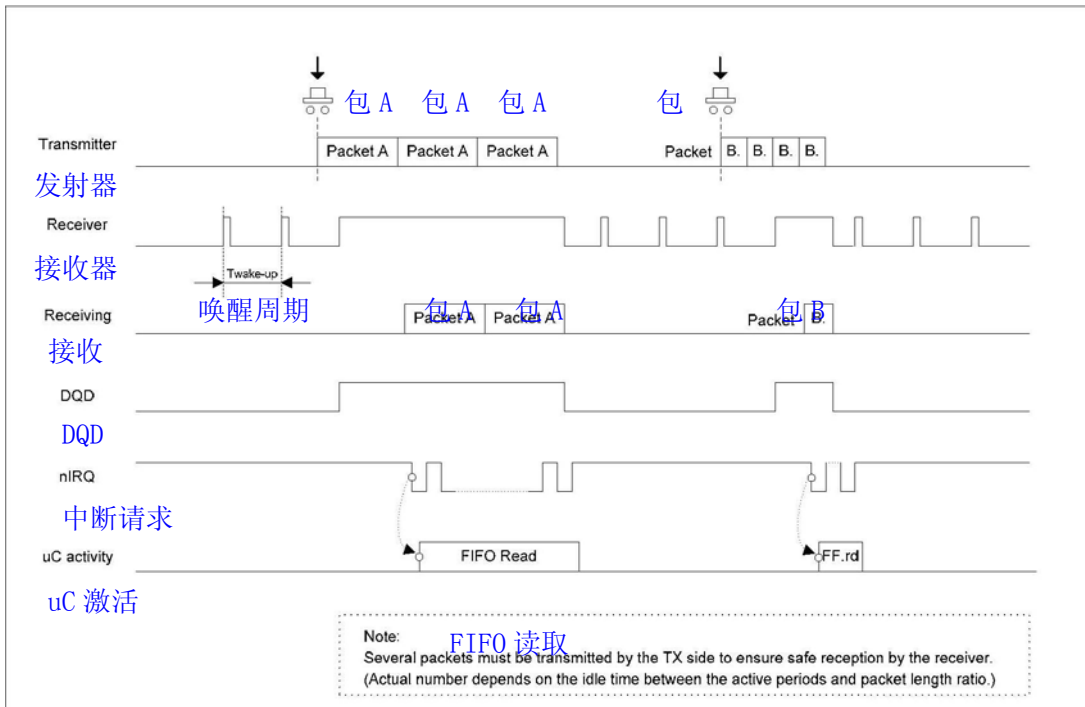
定时周期由唤醒定时命令 (Wake-Up Timer Command) 决定。

任务周期可以通过使用 (d6 to d0) 和 M 来计算 (M 是唤醒定时命令的参数。) 任务周期占比

$$= (D * 2 + 1) / M * 100\%$$

当接收到的信号条件 DQD 指示好开周期会自动延伸，（在频率范围内检测 FSK 发射由频率设定命令 (Frequency Setting Command) 决定，正的和负的基带滤波带宽由接收控制命令 (Receiver Control Command) 决定）。

LPDM 接收器（低功耗任务周期模式）应用建议



注意：发射端必须发送几个包以确保接收器的安全接受。（实际个数是取决于数据包的长度比例和激活占空比的挂起时间。）

第 0 位 (en):使能低任务周期模式，在这个模式不产生唤醒定时中断。

注意：在这个工作模式，电源管理命令 (Power Management Command) er 位必须被清除为逻辑“0”和 ew 位必须是设为逻辑“1”。

16. 电池低压检测和微控制器时钟分频

(Low Battery Detector and Microcontroller Clock Divider Command)

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	POR
	1	1	0	0	0	0	0	0	d2	d1	d0	0	v3	v2	v1	v0	C000h

这5位参数 (v3 to v0)代表检测器的 V_{lb} 定义的的门限电压V的值：

$$V_{lb} = 2.2 + V * 0.1 \text{ [V]}$$

时钟分频配置：

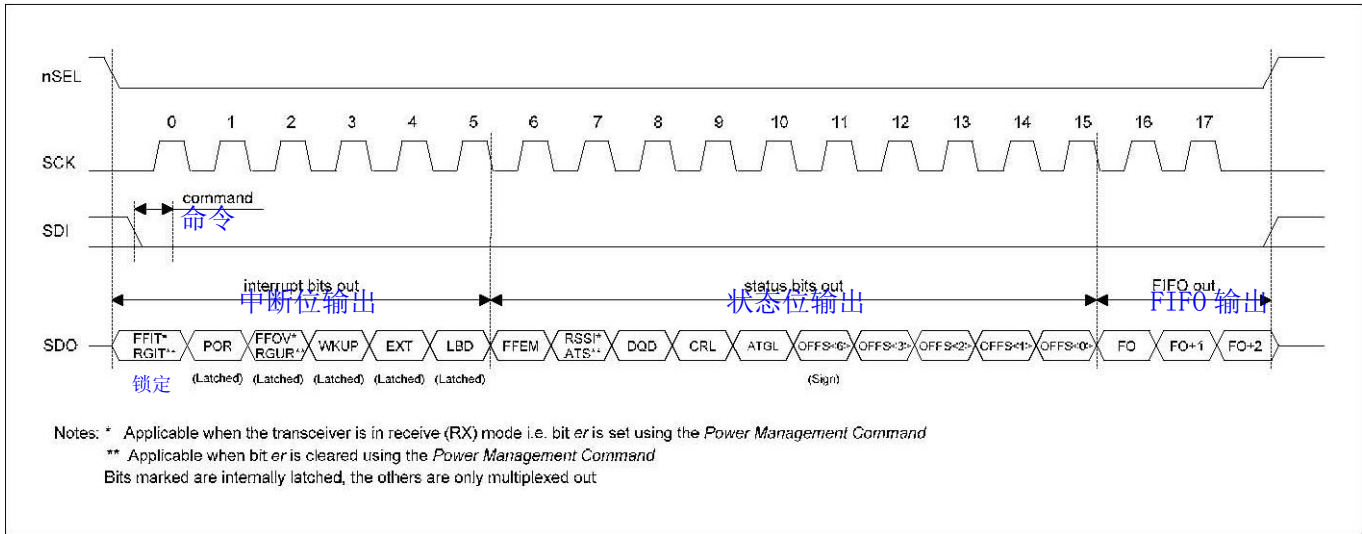
d2	d1	d0	时钟输出频率 [MHz]
0	0	0	1
0	0	1	1.25
0	1	0	1.66
0	1	1	2
1	0	0	2.5
1	0	1	3.33
1	1	0	5
1	1	1	10

使用电源管理命令 (Power Management Command) 通过eb使能电池低压检测，dc位禁止和时钟输出，

17. 状态读取命令 (Status Read Command):

读取命令从“0”开始，而其它的所有的控制命令从“1”开始。如果一个读取命令被识别，状态位将会在 SDO 引脚通过时钟串出。

带读 FIFO 状态寄存器按时序读取实例:



注意: *当收发器应用在接收模式, 比如用电源管理命令 (Power management Command) 位 er 设定为逻辑“1”。

**当比如用电源管理命令 (Power management Command) 位 er 设定为逻辑“0”, 所标记的位都被内部锁定, 其它的位都被多路复用输出。

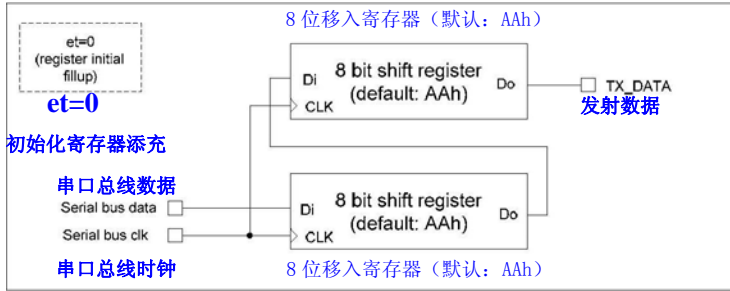
RGIT	发送寄存器准备接受下一个字节 (通过发送寄存器 (Transmitter Register Write Command) 写命令可以清除)
FFIT	在接收FIFO的数据位数据位达到预编程的极限值 (被任何的FIFO读取方式清零)
POR	上电复位 (状态读命令 (Status Read Command) 之后清除)
RGUR	不运行发送寄存器, 寄存器写入结束 (状态读命令 (Status Read Command) 之后清除)
FFOV	接收FIFO溢出 (状态读命令 (Status Read Command) 之后清除)
WKUP	唤醒定时器溢出 (状态读命令 (Status Read Command) 之后清除)
EXT	在中断引脚 (16第引脚) 的逻辑电位变成低电平 (状态读命令 (Status Read Command) 之后清除)
LBD	电池低压检测, 电源供电电压低于预编程的的极限
FFEM	FIFO空的
ATS	天线调谐电路检测到足够强的RF信号
RSSI	引入的信号强度在预编程的上限
DQD	数据质量检测器输出
CRL	时钟获取锁定
ATGL	在每AFC周期触发
OFFS (6)	测量到的频率偏移的最高有效为 (偏移值的符号)
OFFS (3) -OFFS (0)	频率控制参数的值加上偏移的值 (低4有效位)

注意: 为了得到更精确的值, 在读取期间通过AFC控制命令 (AFC Control Command) 清除“en”位禁止AFC。(第0位)

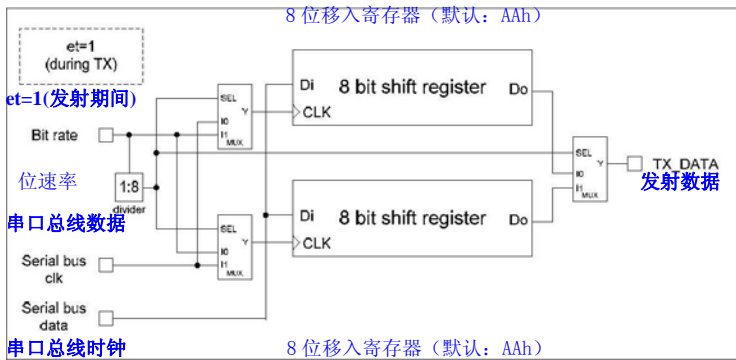
TX 寄存器缓冲数据发射

在这种工作模式（通过把配置控制命令(Configuration Control Command0 的 e1 位使能)发送数据通过时钟串入两个 8 位数字寄存器中的一个，当电源管理命令(Power Management Command)位 et 设为“1”，发射用定时，发送器开始发送第一个寄存器的数据（以给的的位速率），数据寄存器初始值（0AAh）能被用来产生前导。在此模式中，SDO 引脚被监控去检查寄存器是否准备（SDO 引脚位高电平）从微控制器接收下一个字节。

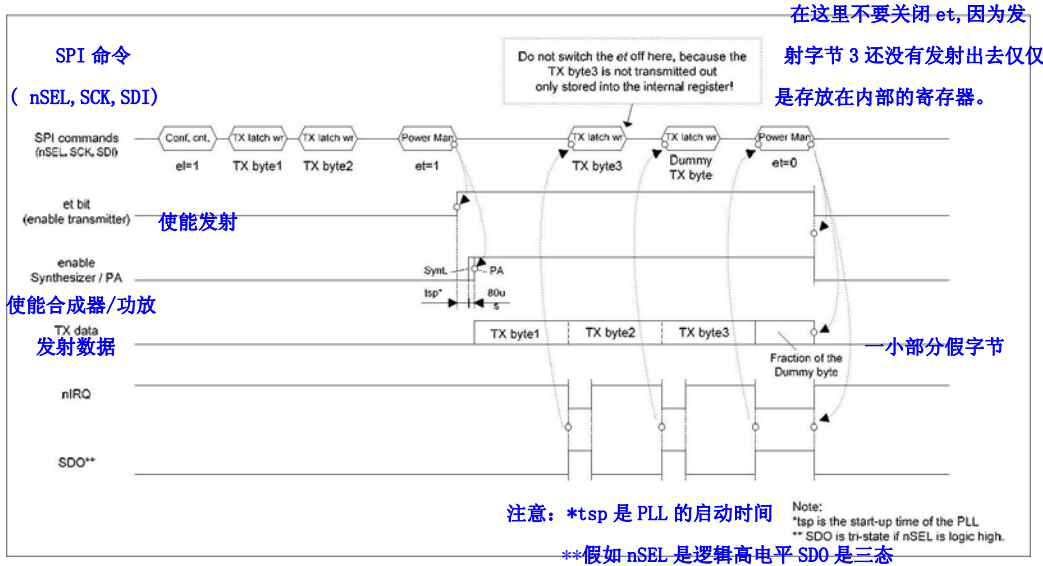
TX 寄存器简化模块图（发射前）



TX 寄存器简化模块图（发送中）



典型发射寄存器用法:



注意：通过清除位 et 初始化数据寄存器的内容

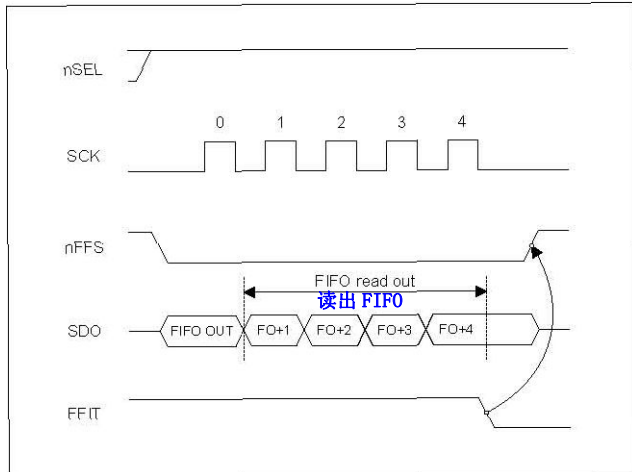
读取接收 FIFO 数据

在这个工作方式，引入的数据通过时钟串入 16 位 FIFO 缓冲器内，当有效数据指示 (VDI) 位和同步格式识别电路指示潜在的真实数据引入，接收器开始添充 FIFO。这将防止 FIFO 把噪声添冲进来以及外部的微控制器负荷过重。

中断控制模式：

用户可以定义 FIFO IT 级别（接收位的个数），当超过 FIFO IT 级别（接收位的个数）时 nFFIT 将产生中断，这种情形下状态位的报告了变化了的 FIFO 状态。

FFIT 轮询读 FIFO 举例：



在 FIFO 存取 f_{sck} 不能高于 $f_{ref}/4$ ， f_{ref} 在这里是晶振振荡频率，时钟信号的周期占空比不是 50%，时钟脉冲的较短周期应该至少是 $2/f_{ref}$ 秒。

轮询模式：当 nFFS 信号是逻辑低电平，那么 FIFO 输出是直接连接到 DS0 引脚，并且它的内容可以通过 SCK 时钟串出。设置 FIFOIT 级别到 1，在这种情形下，FIFO 接收到的位是和 FFIT 指示一样长。控制器可以继续取走数据位，当 FFIT 成为逻辑低电平，不再有数据位需要带走，一个 SPI 读命令读取 FIFO 的内容也是有效的。

数据包结构推荐

	前导	同步字(可以为网络识别 (network ID))	有效载荷(用户数据码)	CRC校验
最小长度	4-8位(1010b 或0101b)	D4h (programmable)	?	4位 - 1字节
推荐长度	8-12位(如: AAh or 55h)	2DD4h(D4 is programmable)	?	2字节

晶振选择指导

IA4421 的晶振振荡器需要一个 10MHZ 并行模式晶振。电路包含一个全集成的负载电容,以最大限度地降低外围器件数量,内部的负载电容是可编程的,从 8.5PF 到 16PF,每步 0.5PF。用合适的 PCB 布线,总的负载电容值能在 10PF 到 20PF,所以,多种晶振类型能被使用。

当总的负载电容不超过 20pF 并且最坏情况 7pF 的分布电容(C_0)值,振荡器就能用任何不于 300 欧姆的 ESR(等效串联电阻)来启动.然而较低的分路电容(C_0)和 ESR (等效串联电阻)值能够保证振荡器启动更快。

晶振频率当作产生局部振荡器频率(f_{lo})的 PLL 的参考使用.因此频率(f_{lo})与晶振的频率是直接成比例的。这样,产品公差、温度偏差和老化的精确要求由最大允许的局部振荡器的频率的误差决定。

任何时候,在应用中是必须有一个低的频率误差,它能通过改变负载电容的值把晶振“拉”到准确的频率。如果晶振的标称需求负载电容值在中间范围,比如 16PF,拉动的范围能达到最宽.晶振的“拉动能力”是由起动电容和分流电容决定。

包含温度和老化的最大 XTLA 误差 [ppm]

位速率: 2.4kbps

	偏差 [+/- kHz]						
	30	45	60	75	90	105	120
315 MHz	25	50	75	100	100	100	100
433 MHz	20	30	50	70	90	100	100
868 MHz	10	20	25	30	40	50	60
915 MHz	10	15	25	30	40	50	50

位速率: 9.6kbps

	偏差 [+/- kHz]						
	30	45	60	75	90	105	120
315 MHz	20	50	70	75	100	100	100
433 MHz	15	30	50	70	80	100	100
868 MHz	8	15	25	30	40	50	60
915 MHz	8	15	25	30	40	50	50

位速率: 38.4kbps

	偏差 [+/- kHz]						
	30	45	60	75	90	105	120
315 MHz	don't use	7	30	50	75	100	100
433 MHz	don't use	5	20	30	50	75	75
868 MHz	don't use	3	10	20	25	30	40
915 MHz	don't use	3	10	15	25	30	40

位速率: 115.2kbps

	偏差 [+/- kHz]						
	105	120	135	150	165	180	195
315 MHz	don't use	4	30	50	70	100	100
433 MHz	don't use	3	20	30	50	70	80
868 MHz	don't use	don't use	10	20	25	35	45
915 MHz	don't use	don't use	10	15	25	30	40

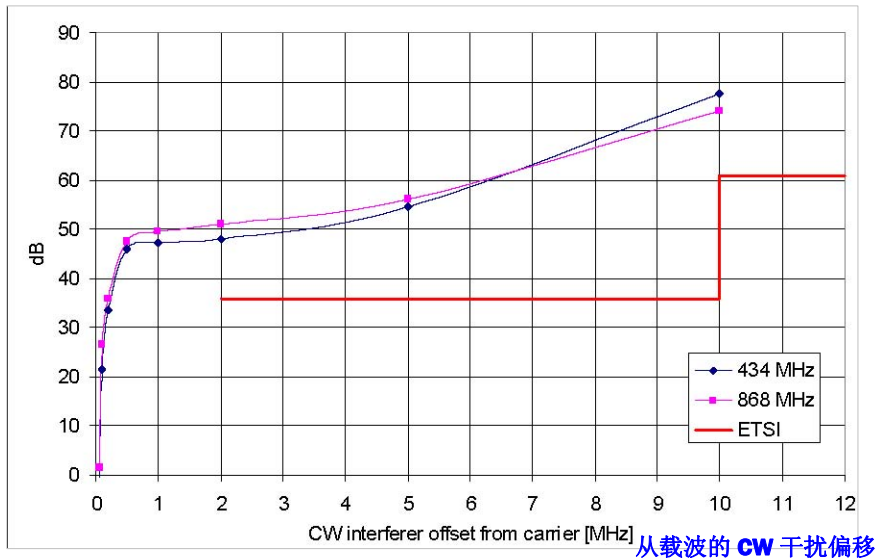
接收-发送调整过程:

接收-发送频率偏移仅由实际参考频率的不同而引起。为了最大限度的减少这些误差,建议在发送-接收板上为晶振布局使用相同类型晶振和相同的 PCB 布线。

为了检验可能的发送-接收误差偏移,建议用高精度水准仪测量双方芯片的时钟 (CLK) 输出,不要测量引脚 XTL,因为在测量过程中它自己将会改变参考频率。当载波频率从参考频率导出,在发送-接收边指示参考频率和标称频率设置。如果时钟信号指示频率,将不会有偏差。

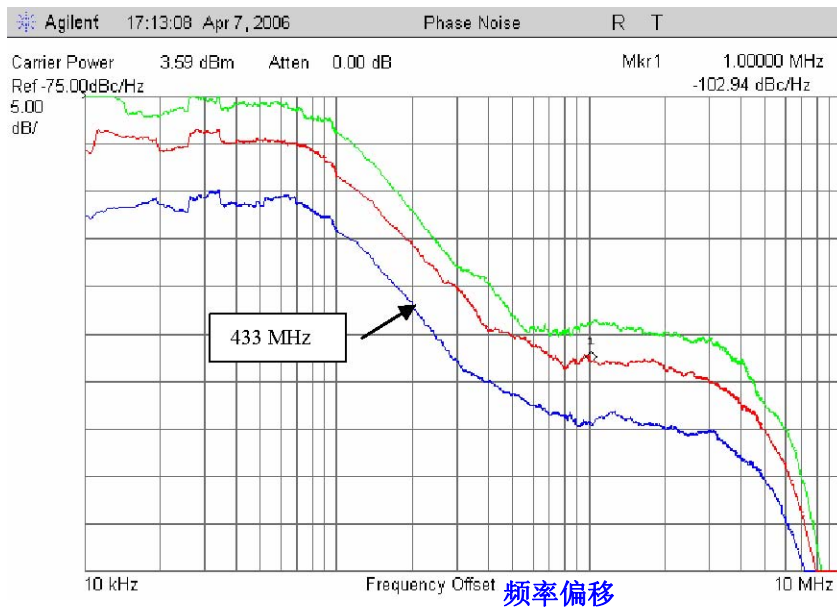
使用包含在接收器的状态字节的 AFC 状态报告,可以监测实际的接收-发送偏移。通过从接收器读取状态字节,实际测量出的偏移频率将被报告。为了得到更精确的值,在读取期间,通过 AFC 控制命令的“en”位(bit 0)清零禁止(自动频率控制命令)AFC。

典型的性能特点:
选频模块:



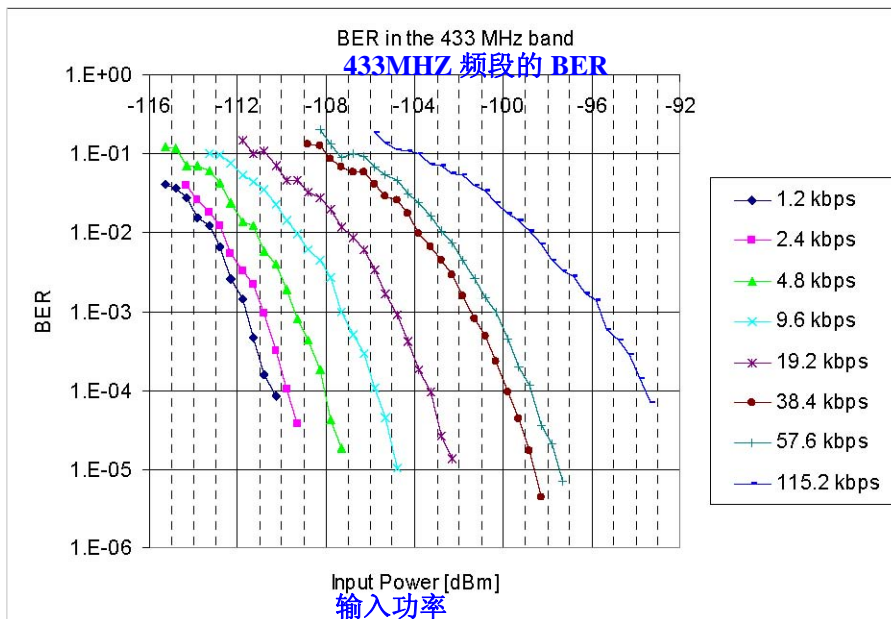
- 注意:
- 最大值.滤波器带宽 67KHZ,数据位传输率达到 9.6KBPS,AFC (自动频率控制) 关闭, FSK 偏差+/-45KHZ, $V_{dd}=2.7V$
 - 根据 ETSI 标准 EN300 200-1 V2.1.1(2006-01 最后拟定)描述来测量.版本 9
 - 图表中所画的 ETSI 的极限是通过 109dbm 典型灵敏度估算而来的

在 915MHZ(绿)868MHZ(红)433MHZ(蓝)频段的相位噪声性能

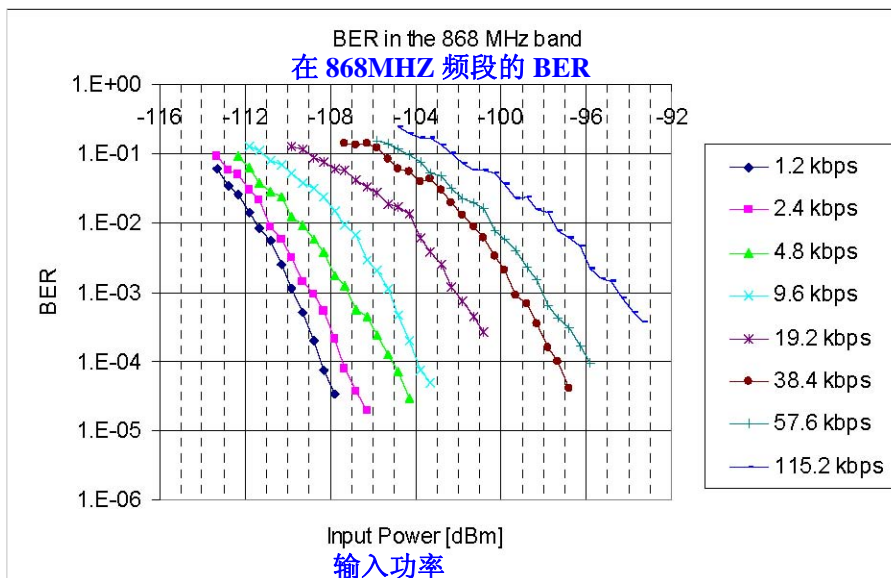


在典型条件($T_{OP}=27^{\circ}C, V_{dd}=V_{oc}=2.7V$)下测量

在 433MHZ 频段的【(二进制)误码率】(BER) 曲线



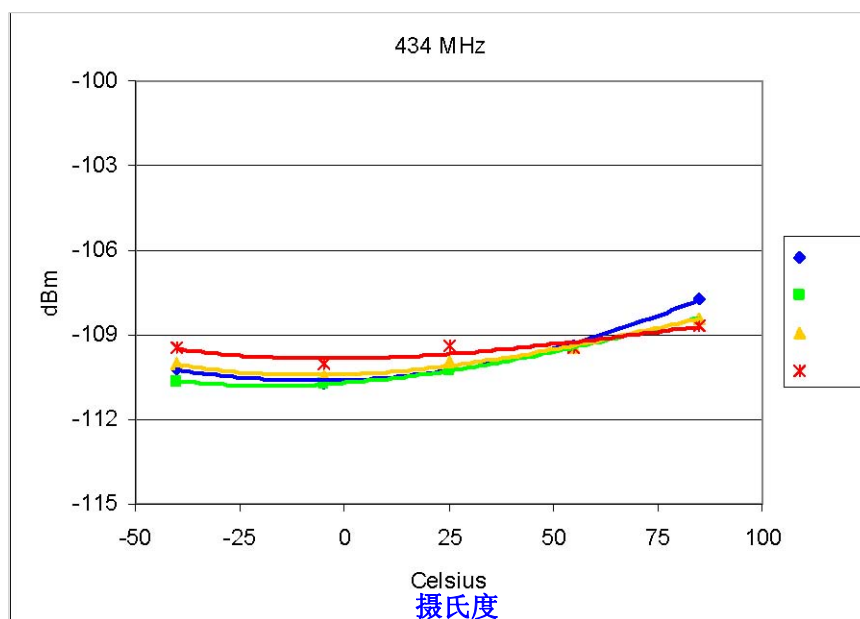
在 868MHZ 频段的【(二进制)误码率】(BER) 曲线



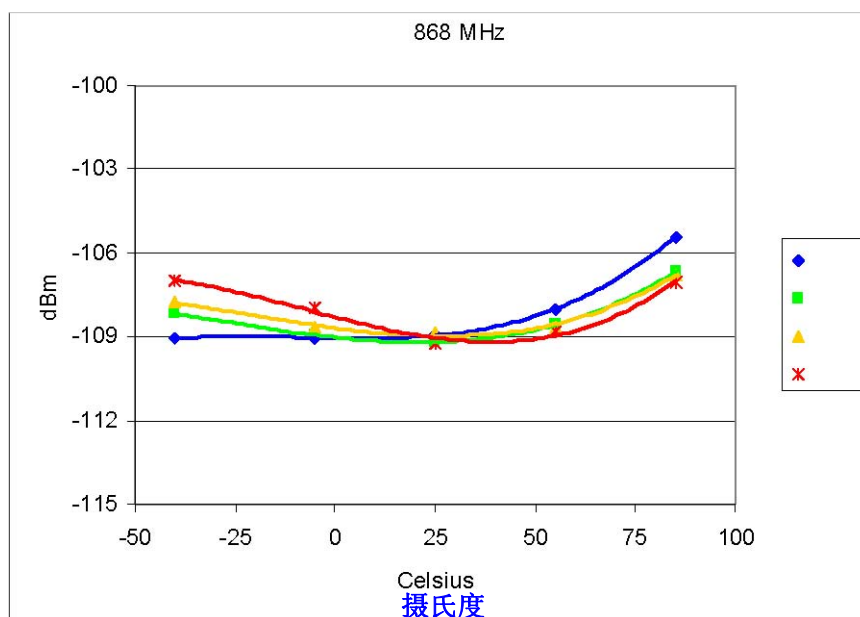
表格给出了最佳的接收器基带带宽和不同数据传输率的发送器偏移频率选择。

1.2 kbps	2.4 kbps	4.8 kbps	9.6 kbps	19.2 kbps	38.4 kbps	57.6 kbps	115.2 kbps
BW=67 kHz	BW=67 kHz	BW=67 kHz	BW=67 kHz	BW=67 kHz	BW=134kHz	BW=134 kHz	BW=200 kHz
$\delta f_{FSK} = 45$ kHz	$\delta f_{FSK} = 45$ kHz	$\delta f_{FSK} = 45$ kHz	$f_{FSK} = 45$ kHz	$\delta f_{FSK} = 45$ kHz	$\delta f_{FSK} = 90$ kHz	$\delta f_{FSK} = 90$ kHz	$\delta f_{FSK} = 120$ kHz

在环境温度上的接收器灵敏度(433MHZ, 9.6kbps, δf_{FSK} :45khz,BW:67khz)



在环境温度上的接收器灵敏度(868MHZ, 9.6kbps, δf_{FSK} :45khz,BW:67khz)



REFERENCE DESIGNS

参考设计

50 Ohm Matching Network

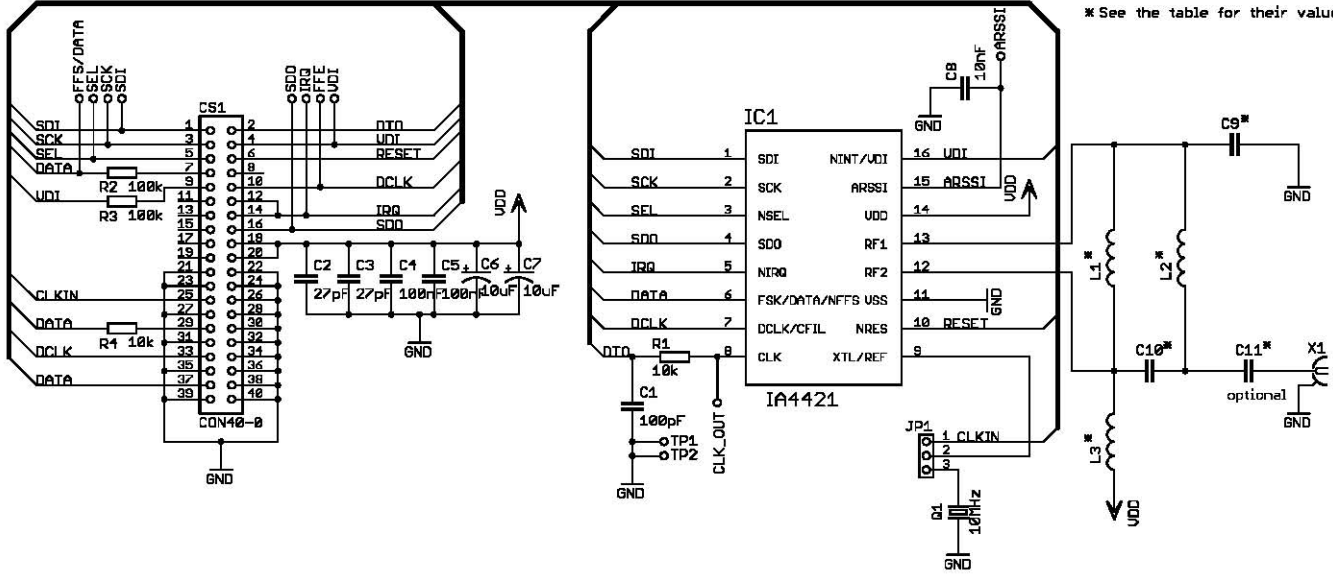
50 Ohm 匹配网络

原理图

Schematics

参数值见下面表格

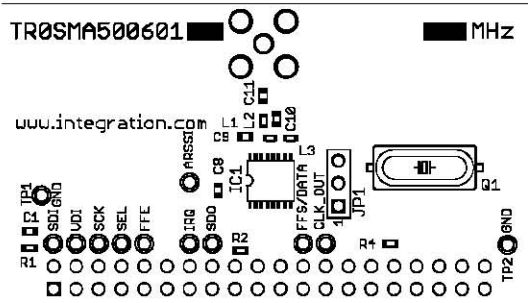
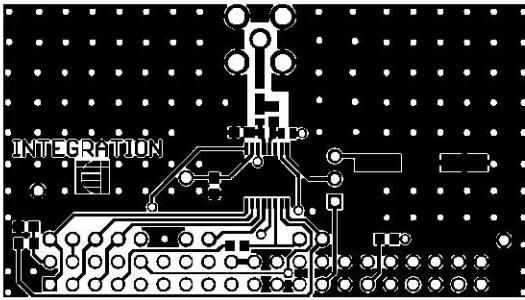
* See the table for their values.



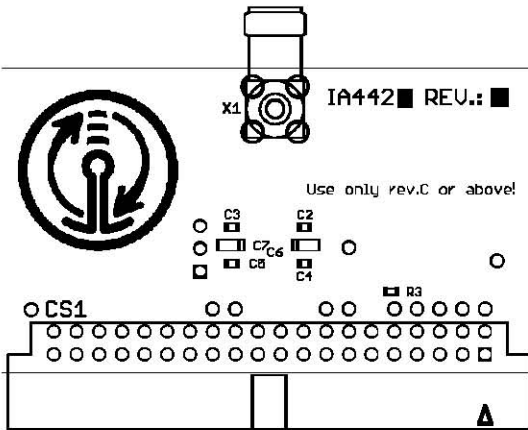
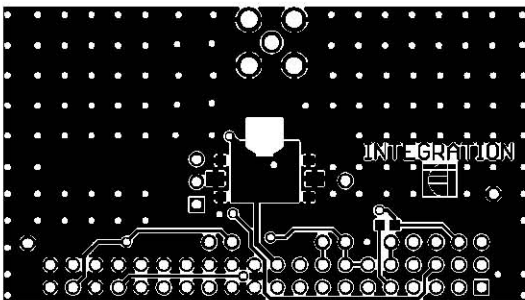
f [MHz]	L1 [nH]	L2 [nH]	L3 [nH]	C9 [pF]	C10 [pF]	C11 [pF]
434	36	47	398	5.1	2.7	68..100
860	9.7	22	100	2.7	1.2	27...56
915	9.7	22	100	2.7	1.2	27...56

PCB 版图

PCB Layout



Top View
顶层

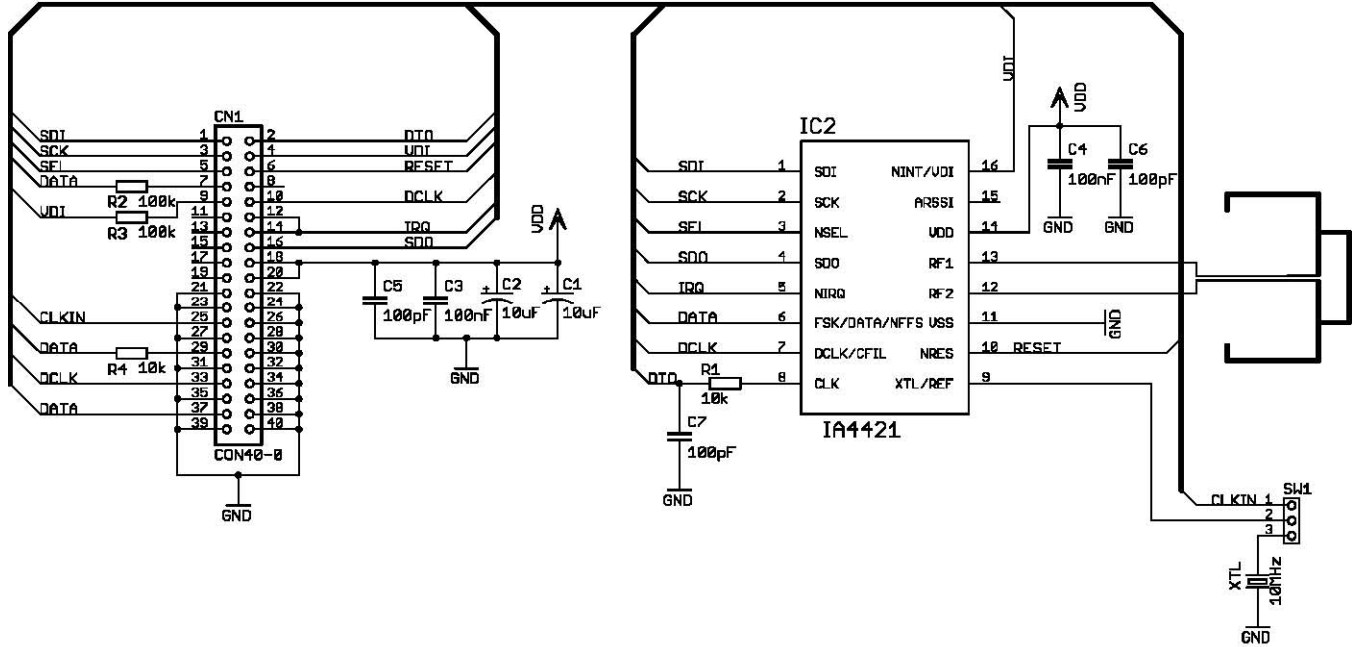


Bottom View
底层

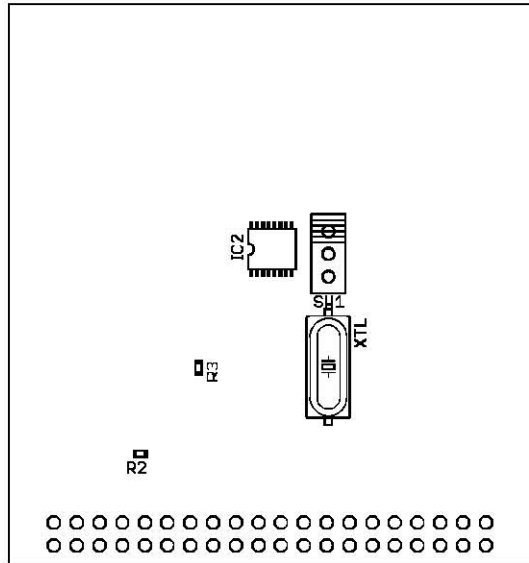
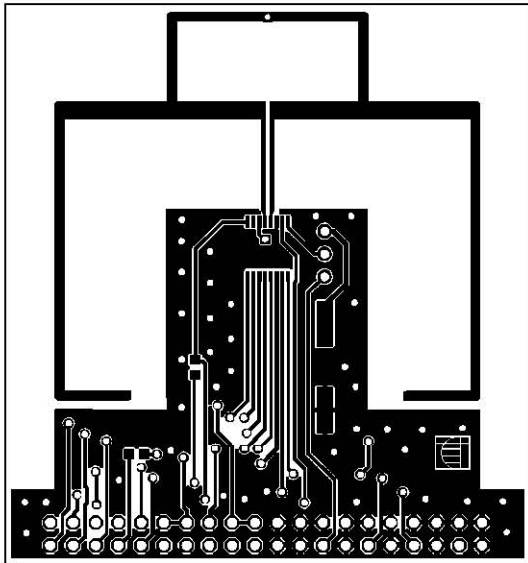
Resonant PCB Antenna (BIFA)

谐振 PCB 天线 (BIFA)

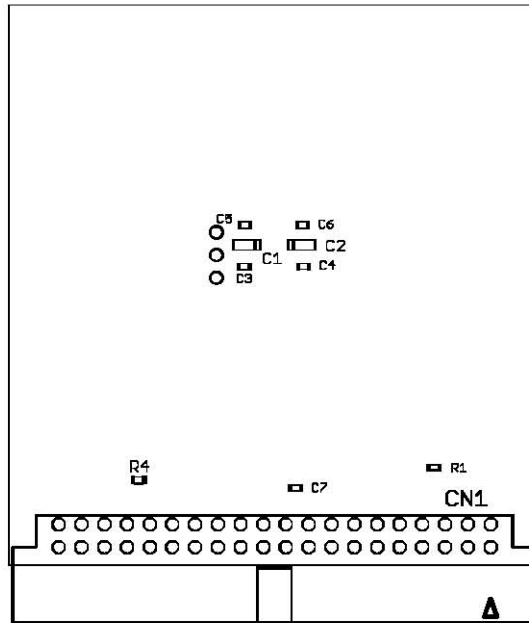
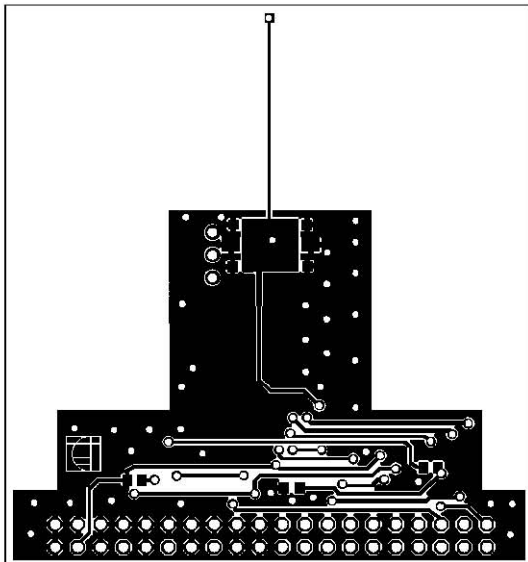
Schematics 原理图



PCB 布线 (为 870MHZ 频段设计的天线)
 PCB Layout (Antenna designed for 870 MHz band)



Top View
 顶层

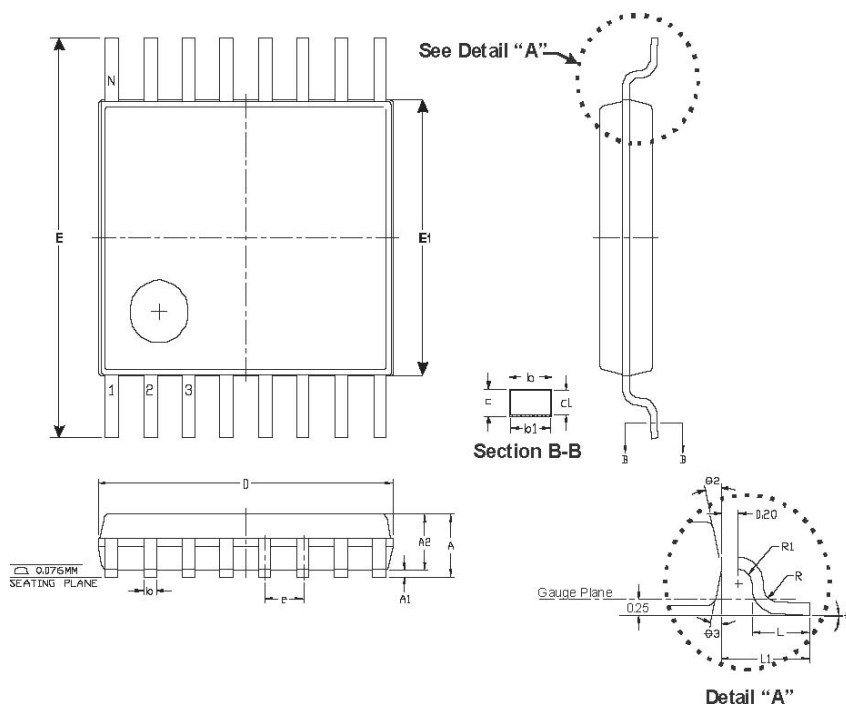


Bottom View

底层

封装信息:

16-PIN TSSOP



符号	Symbol	以毫米为单位 Dimensions in mm			以英寸为单位 Dimensions in Inches		
		Min. 最小值	Nom. 正常值	Max. 最大值	Min. 最小值	Nom. 正常值	Max. 最大值
	A			1,20			0,047
	A1	0,05		0,15	0,002		0,006
	A2	0,80	0,90	1,05	0,031	0,035	0,041
	b	0,19		0,30	0,007		0,012
	b1	0,19	0,22	0,25	0,007	0,009	0,010
	c	0,09		0,20	0,004		0,008
	c1	0,09		0,16	0,004		0,006
	D	4,90	5,00	5,10	0,193	0,197	0,201
	e	0.65 BSC.			0.026 BSC.		
	E	6.40 BSC.			0.252 BSC.		
	E1	4,30	4,40	4,50	0,169	0,173	0,177
	L	0,50	0,60	0,75	0,020	0,024	0,030
	L1	1.00 REF.			0.39 REF.		
	R	0,09			0,004		
	R1	0,09			0,004		
	$\phi 1$	0		8	0		8
	$\phi 2$	12 REF.			12 REF.		
	$\phi 3$	12 REF.			12 REF.		

IA 系列无线 IC: IA4220, IA4221, IA4320, IA4420, IA4421,

外围器件很少,只要两三颗小电容和一个 10M Cystal, 对其精度无特殊要求(具备自动频率控制,可确保收发器自动调整到输入信号的频率,有了自动频率控制,制造商可以选择更低精度晶体而依然保证满意的频率调制效果。)

其主要特点:

单片全集成

频段: 315, 433, 868, and 915 MHz bands. 具体频率范围 310M—320M, 2.5K 选频步长; 430M—440M, 2.5K 选频步长; 860M—880M, 5K 选频步长; 900M—930M, 7.5K 选频步长。

高精度锁相环 (PLL),

多通道频率捷变功能

调制模式: FSK(移频键控), 支持 OOK(通断键控调制)

传输速率: 0~ 256k bps(建议客户使用 9.6k bps)

发射功率: 3dBm(IA4220)、8dBm(IA4221) (2mW、6.5mW) (dBm 定义的是 milliwatt。0 dBm = 10log1 mw)

接收灵敏度: -109 dBm @BER 10-3, BW=67 kHz

自适应天线调谐。(非常重要,生产时无需统调)

SPI 接口

支持 EEPROM 模式

极低的待机电流: 0.3uA

发射电流: 20—25mA (包括 mcu)

接收电流: 15—20mA (包括 mcu)

有效距离: 60—200 米 (注: 最大通讯距离与环境、天线形式和通讯速率均相关),

具备低电池检测功能

定时唤醒功能 (1ms-几天)

电压范围: 2.2V to 5.4 V

工作频率为国际通用的 ISM 频段,采用低发射功率、高接收灵敏度的设计,所以使用时对周围干扰很小,无需申请许可证,方面设计生产,功耗极低,

适合便携式,手持产品的设计,满足无线电管制使用许可证,是目前低功耗无线数传的理想模块,

可广泛应用工业和家庭监控、控制和自动化、保健诊断等领域。在遥控遥测,小型无线网络,无线抄表,门禁系统,小区传呼,工业数据采集系统,无线标签,

身份识别,非接触 RF 智能卡,小型无线数据终端,安全放火系统,无线遥控系统,生物信号采集,水文气象监测,机器人控制,无线数据通讯,无线数字语音,汽车电子胎温和胎压检测等,符合 FCC 标准(美国联邦通信委员会).做出口产品更佳.

与蓝牙和 Zigbee 产品相比,具有成本更低、功耗更低、协议简单、软件开发更简易等特点。

本系列模块均自带传输层协议栈,对外为“透明的”标准串行接口,全工业级设计,超低待机功耗,同时有多款天线及 PCB 天线型可供选择,也可应用户要求提供个性化设计的模块产品及实用解决方案等。可代为开发硬件和软件.

IA 4220 发射 TSOP16

IA 4320 接收 TSOP16

IA 4420 发射接收一体 TSOP16

联系方式: 0755-26993853

E-mail: Kevin.Ouyang@Asiacom.cn

E-mail: Kevin.Ouyang@Asiacom.com.cn

亚讯科技(香港)有限公司

<http://www.asiacom.cn>

<http://www.asiacom.com.cn>

相关产品和文件

通用 ISM 频段 FSK 收发器 IA4421

描述

订购号

IA4421 16-pin TSSOP

IA4421-IC CC16

Revision #

演示板和研发组件

描述

订购号

研发组件

IA ISM-DK

ISM 转发器演示

IA ISM-DAPP

相关资源

描述

订购号

天线选择指导

IA ISM-LN1

通用的 ISM 频段 FSK 发送器: IA4220/21

详细信息见 See www.integration.com

通用的 ISM 频段 FSK 接收器: IA4320

详细信息见 See www.integration.com

注意:大批量订单必须包含芯片版本才能接受

Integration Associates, Inc.
110 Pioneer Way, Unit L
Mountain View, California 94041
Tel: 650.969.4100
Fax: 650.969.4582
www.integration.com
info@integration.com
wireless.support@integration.com
P707

This document may contain preliminary information and is subject to change by Integration Associates, Inc. without notice. Integration Associates assumes no responsibility or liability for any use of the information contained herein. Nothing in this document shall operate as an express or implied license or indemnity under the intellectual property rights of Integration Associates or third parties. The products described in this document are not intended for use in implantation or other direct life support applications where malfunction may result in the direct physical harm or injury to persons. NO WARRANTIES OF ANY KIND, INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE, ARE OFFERED IN THIS DOCUMENT.

©2006 Integration Associates, Inc. All rights reserved. Integration Associates is a trademark of Integration Associates, Inc. All other trademarks belong to their respective owners.