



可提供评估板

升/降压Li+电池充电器

MAX1870A

概述

MAX1870A 为升/降压型、多化学类型电池充电器，可以在电池电压高于或低于适配器电压时充电。这款高度集成的充电器需要极少的外部元件。MAX1870A 采用升/降压控制方案的专利技术，实现高效充电。通过模拟输入控制充电电流与电压，可以通过主机或硬件电路编程。

MAX1870A 能够以大于4A的电流为2至4节锂离子(Li+)串联电池精确充电。具有可编程输入电流限制，同时为电池充电和负载供电时，可以防止AC适配器过载。这就降低了对适配器最大电流的要求，从而降低成本。MAX1870A 提供模拟输出，以监视AC适配器电流以及充电电流。数字输出用来显示是否连接了AC适配器。当移开适配器时，MAX1870A 仅从电池消耗1 μ A以内的电流。

MAX1870A 采用32引脚薄型QFN (5mm x 5mm)封装，额定工作在-40°C至+85°C扩展级温度范围。提供MAX1870A 评估板(MAX1870AEVKIT)，加快用户的设计进程。

特性

- ◆ 升/降压控制专利方案*
- ◆ $\pm 0.5\%$ 充电电压精度
- ◆ $\pm 9\%$ 充电电流精度
- ◆ $\pm 8\%$ 输入电流门限精度
- ◆ 可编程电池充电电流最大值
- ◆ 模拟输入用来控制充电电流、充电电压以及输入电流限制
- ◆ 模拟输出用来指示适配器电流
- ◆ 输入电压范围8V至28V
- ◆ 电池电压范围0至17.6V
- ◆ 为Li+或NiCd/NiMH电池充电
- ◆ 细小的32引脚薄型QFN (5mm x 5mm)封装

应用

笔记本电脑和亚笔记本电脑
手持终端

订购信息

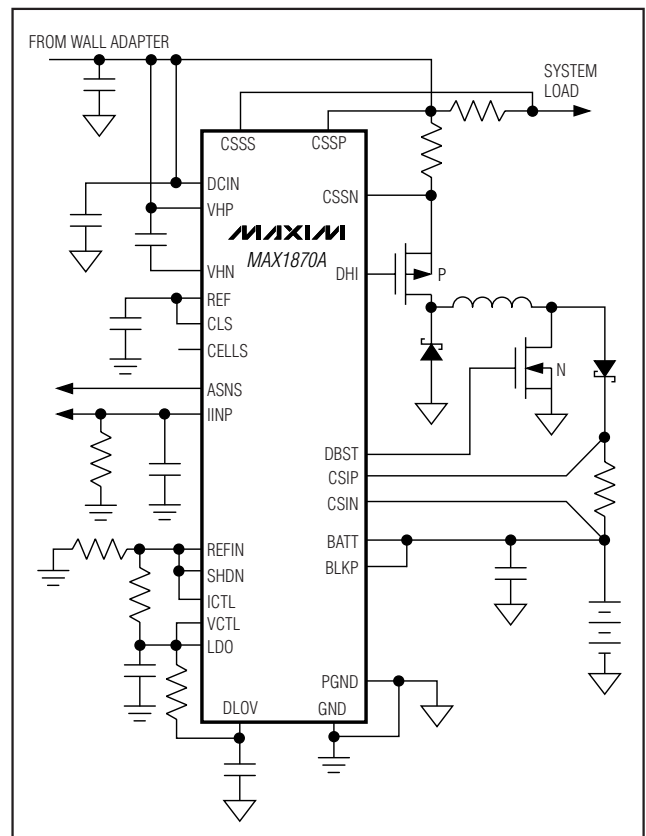
PART	TEMP RANGE	PIN-PACKAGE
MAX1870AETJ	-40°C to +85°C	32 Thin QFN
MAX1870AETJ+	-40°C to +85°C	32 Thin QFN

+表示无铅封装。

*受美国专利6,087,816保护。

引脚配置在数据资料的最后给出。

典型工作电路



Maxim Integrated Products 1

升/降压Li+电池充电器

MAX1870A

ABSOLUTE MAXIMUM RATINGS

DCIN, CSSP, CSSS, CSSN,
VHP, VHN, DHI to GND-0.3V to +30V
VHP, DHI to VHN-0.3V to +6V
BATT, CSIP, CSIN, BLKP to GND-0.3V to +20V
CSIP to CSIN, CSSP to CSSN,
CSSP to CSSS, PGND to GND-0.3V to +0.3V
CCI, CCS, CCV, REF, IINP to GND-0.3V to (VLDO + 0.3V)
DBST to GND-0.3V to (VDLOV + 0.3V)
DLOV, VCTL, ICTL, REFIN, CELLS,
CLS, LDO, ASNS, SHDN to GND-0.3V to +6V

LDO Current50mA
Continuous Power Dissipation (TA = +70°C)
32-Pin Thin QFN 5mm x 5mm
(derate 21mW/°C above +70°C)1.7W
Operating Temperature Range
MAX1870AETJ-40°C to +85°C
Storage Temperature Range-60°C to +150°C
Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 2, VDCIN = VCSSP = VCSSN = VCSSS = VVHP = 18V, VBATT = VCSIP = VCSIN = VBLKP = 12V, VREFIN = 3.0V, VICTL = 0.75 x VREFIN, VCTL = LDO, CELLS = FLOAT, GND = PGND = 0, VDLOV = 5.4V, TA = 0°C to +85°C, unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CHARGE-VOLTAGE REGULATION					
VCTL Range		0		3.6	V
Battery Regulation Voltage Accuracy	VVCTL = VLDO (2 cells)	-0.5		+0.5	%
	VVCTL = VLDO (3 cells)	-0.5		+0.5	
	VVCTL = VLDO (4 cells)	-0.5		+0.5	
	VVCTL = VREFIN (2 cells)	-0.8		+0.8	
	VVCTL = VREFIN (3 cells)	-0.8		+0.8	
	VVCTL = VREFIN (4 cells)	-0.8		+0.8	
	VVCTL = VREFIN / 20 (2 cells)	-1.2		+1.2	
	VVCTL = VREFIN / 20 (3 cells)	-1.2		+1.2	
	VVCTL = VREFIN / 20 (4 cells)	-1.2		+1.2	
VCTL Default Threshold	VCTL rising	4.0	4.1	4.2	V
VCTL Input Bias Current	0 < VVCTL < VREFIN	-1		+1	μA
	DCIN = 0, VREFIN = VVCTL = 3.6V	-1		+1	
	VCTL = DCIN = 0, VREFIN = 3.6V	-1		+1	
CHARGE-CURRENT REGULATION					
ICTL Range		0		3.6	V
Quick-Charge-Current Accuracy	VICTL = VREFIN	67	73	79	mV
	VICTL = VREFIN x 0.8	54	59	64	
	VICTL = VREFIN x 0.583	39	43	47	
Trickle-Charge-Current Accuracy	VICTL = VREFIN x 0.0625	3.0	4.5	6.0	mV
BATT/CSIP/CSIN Input Voltage Range		0		19	V
CSIP Input Current	DCIN = 0		0.1	2	μA
	ICTL = 0		0.1	2	
	ICTL = REFIN		350	600	

升/降压Li+电池充电器

MAX1870A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 2, $V_{DCIN} = V_{CSSP} = V_{CSSN} = V_{CSSS} = V_{VHP} = 18V$, $V_{BATT} = V_{CSIP} = V_{CSIN} = V_{BLKP} = 12V$, $V_{REFIN} = 3.0V$, $V_{ICTL} = 0.75 \times V_{REFIN}$, $V_{CTL} = LDO$, $CELLS = FLOAT$, $GND = PGND = 0$, $V_{DLOV} = 5.4V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
CSIN Input Current	DCIN = 0			0.1	2	μA
	ICTL = 0			0.1	2	
	ICTL = REFIN			0.1	2	
ICTL Power-Down-Mode Threshold Voltage			REFIN / 100	REFIN / 55	REFIN / 32	V
ICTL Input Bias Current	0 < V _{ICTL} < V _{REFIN}		-1		+1	μA
	ICTL = DCIN = 0, V _{REFIN} = 3.6V		-1		+1	
INPUT-CURRENT REGULATION						
Charger-Input Current-Limit Accuracy (V _{CSSP} - V _{CSSN})	CSSS = CSSP	CLS = REF	97	105	113	mV
		CLS = REF x 0.845	81	88	95	
System-Input Current-Limit Accuracy (V _{CSSP} - V _{CSSS})	CSSN = CSSP	CLS = REF	97	105	113	mV
		CLS = REF x 0.845	81	88	95	
CSSP/CSSS/CSSN Input Voltage Range			8		28	V
CSSP Input Current	V _{CSSP} = V _{CSSN} = V _{CSSS} = V _{DCIN} = 6V		-1		+1	μA
	V _{CSSP} = V _{CSSN} = V _{CSSS} = V _{DCIN} = 8V, 28V			700	1200	
CSSS/CSSN Input Current	V _{CSSP} = V _{CSSN} = V _{CSSS} = V _{DCIN} = 6V		-1		+1	μA
	V _{CSSP} = V _{CSSN} = V _{CSSS} = V _{DCIN} = 8V, 28V		-1		+1	
CLS Input Range			V _{REF} / 2		V _{REF}	V
CLS Input Bias Current	CLS = REF		-1		+1	μA
IINP Transconductance	V _{CSSP} - V _{CSSS} = 102mV, CSSN = CSSP		2.5	2.8	3.1	μA/mV
IINP Output Current	V _{CSSP} - V _{CSSN} = 200mV, V _{IINP} = 0V		350			μA
	V _{CSSP} - V _{CSSS} = 200mV, V _{IINP} = 0V		350			
IINP Output Voltage	V _{CSSP} - V _{CSSN} = 200mV, IINP float		3.5			V
	V _{CSSP} - V _{CSSS} = 200mV, IINP float		3.5			
SUPPLY AND LINEAR REGULATOR						
DCIN Input Voltage Range			8		28	V
DCIN Undervoltage Lockout	DCIN falling		4	6.2		V
	DCIN rising			6.3	7.85	
DCIN Quiescent Current	8.0V < V _{DCIN} < 28V			3.5	6	mA
BATT Input Voltage Range			0		19	V
BATT Input Bias Current	DCIN = 0			0.1	1	μA
	VBATT = 2V to 19V			300	500	
LDO Output Voltage	No load		5.3	5.4	5.5	V
LDO Load Regulation	0 < I _{LDO} < 10mA			70	150	mV
LDO Undervoltage Lockout	V _{DCIN} = 8V, LDO rising		4.00	5.0	5.25	V

升/降压Li+电池充电器

MAX1870A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 2, $V_{DCIN} = V_{CSSP} = V_{CSSN} = V_{CSSS} = V_{VHP} = 18V$, $V_{BATT} = V_{CSIP} = V_{CSIN} = V_{BLKP} = 12V$, $V_{REFIN} = 3.0V$, $V_{ICTL} = 0.75 \times V_{REFIN}$, $V_{CTL} = LDO$, $CELLS = FLOAT$, $GND = PGND = 0$, $V_{DLOV} = 5.4V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE					
REF Output Voltage	IREF = 0μA	4.076	4.096	4.116	V
REF Load Regulation	0 < IREF < 500μA		5	10	mV
REF Undervoltage-Lockout Trip Point	VREF falling		3.1	3.9	V
REFIN Input Range		2.5		3.6	V
REFIN UVLO Rising			1.9	2.2	V
REFIN UVLO Hysteresis			50		mV
REFIN Input Bias Current	VDCIN = 18V		50	100	μA
	DCIN = 0, VREFIN = 3.6V	-1		+1	
SWITCHING REGULATOR					
Cycle-by-Cycle Step-Up Maximum Current-Limit Sense Voltage	VDCIN = 12V, VBATT = 16.8V	135	150	165	mV
Cycle-by-Cycle Step-Down Maximum Current-Limit Sense Voltage	VDCIN = 19V, VBATT = 16.8V	135	150	165	mV
Step-Down On-Time	VDCIN = 18V, VBATT = 16.8V	2.2	2.4	2.6	μs
Minimum Step-Down Off-Time	VDCIN = 18V, VBATT = 16.8V	0.15	0.4	0.50	μs
Step-Up Off-Time	VDCIN = 12V, VBATT = 16.8V	1.6	1.8	2.0	μs
Minimum Step-Up On-Time	VDCIN = 12V, VBATT = 16.8V	0.15	0.3	0.40	μs
MOSFET DRIVERS					
VHP - VHN Output Voltage	8V < VVHP < 28V, no load	4.5	5	5.5	V
VHN Load Regulation	0 < IVHN < 10mA		70	150	mV
DHI On-Resistance High	ISOURCE = 10mA		2	5	Ω
DHI On-Resistance Low	ISINK = 10mA		1	3	Ω
VHP Input Bias Current	DCIN = 0		0.1	1	μA
	VDCIN = 18V		1.3	2	mA
BLKP Input Bias Current	ICTL = 0		0.1	2	μA
	VICTL = VREFIN = 3.3V		100	400	
DLOV Supply Current	DBST low		5	10	μA
DBST On-Resistance High	ISOURCE = 10mA		2	5	Ω
DBST On-Resistance Low	ISINK = 10mA		1	3	Ω
ERROR AMPLIFIERS					
GMV Amplifier Loop Transconductance	VCTL = REFIN, VBATT = 16.8V	0.05	0.1	0.20	μA/mV
GMI Amplifier Loop Transconductance	ICTL = REFIN, VCSIP - VCSIN = 72mV	1.8	2.4	3.0	μA/mV

升/降压Li+电池充电器

MAX1870A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 2, $V_{DCIN} = V_{CSSP} = V_{CSSN} = V_{CSSS} = V_{VHP} = 18V$, $V_{BATT} = V_{CSIP} = V_{CSIN} = V_{BLKP} = 12V$, $V_{REFIN} = 3.0V$, $V_{ICTL} = 0.75 \times V_{REFIN}$, $V_{CTL} = LDO$, $CELLS = FLOAT$, $GND = PGND = 0$, $V_{DLOV} = 5.4V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
GMS Amplifier Loop Transconductance	$V_{CLS} = REF$, $V_{CSSP} - V_{CSSN} = 102mV$, $V_{CSSP} = V_{CSSS}$	1.2	1.7	2.2	$\mu A/mV$
	$V_{CLS} = REF$, $V_{CSSP} - V_{CSSS} = 102mV$, $V_{CSSP} = V_{CSSN}$	1.2	1.7	2.2	
CCV Output Current	$V_{CTL} = REFIN$, $V_{BATT} = 15.8V$	50			μA
	$V_{CTL} = REFIN$, $V_{BATT} = 17.8V$			-50	
CCI Output Current	$ICTL = REFIN$, $V_{CSIP} - V_{CSIN} = 0mV$	150			μA
	$ICTL = REFIN$, $V_{CSIP} - V_{CSIN} = 150mV$			-150	
CCS Output Current	$CLS = REF$, $V_{CSSP} = V_{CSSN}$, $V_{CSSP} = V_{CSSS}$	100			μA
	$CLS = REF$, $V_{CSSP} - V_{CSSN} = 200mV$, $V_{CSSP} - V_{CSSS} = 200mV$			-100	
CCI/CCS/CCV Clamp Voltage	$1.1V < V_{CCV} < 3.5V$, $1.1V < V_{CCS} < 3.5V$, $1.1V < V_{CCI} < 3.5V$	100	300	500	mV
LOGIC LEVELS					
ASNS Output-Voltage Low	$V_{IINP} = GND$, $I_{SINK} = 1mA$			0.4	V
ASNS Output-Voltage High	$V_{IINP} = 4V$, $I_{SOURCE} = 1mA$	LDO - 0.5			V
ASNS Current Detect	V_{IINP} rising	1.1	1.15	1.2	V
	Hysteresis		50		mV
$\overline{SHDN}$ Input Bias Current	$V_{SHDN} = 0$ to V_{REFIN}	-1		+1	μA
	$DCIN = 0$, $V_{REFIN} = 5V$, $V_{SHDN} = 0$ to V_{REFIN}	-1		+1	
$\overline{SHDN}$ Threshold	$\overline{SHDN}$ falling, $V_{REFIN} = 2.8V$ to $3.6V$	22	23.5	25	% of $REFIN$
$\overline{SHDN}$ Hysteresis			1		% of $REFIN$
CELLS Input Low Voltage				0.75	V
CELLS Float Voltage		40	50	60	% of $REFIN$
CELLS Input High Voltage		$REFIN - 0.75V$			V
CELLS Input Bias Current	$CELLS = 0$ to $REFIN$	-2		+2	μA

升/降压Li+电池充电器

MAX1870A

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 2, $V_{DCIN} = V_{CSSP} = V_{CSSN} = V_{CSSS} = V_{VHP} = 18V$, $V_{BATT} = V_{CSIP} = V_{CSIN} = V_{BLKP} = 12V$, $V_{REFIN} = 3.0V$, $V_{ICTL} = 0.75 \times V_{REFIN}$, $V_{CTL} = LDO$, $CELLS = FLOAT$, $GND = PGND = 0$, $V_{DLOV} = 5.4V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CHARGE-VOLTAGE REGULATION					
VCTL Range		0		3.6	V
Battery Regulation Voltage Accuracy	$V_{VCTL} = V_{LDO}$ (2 cells)	-0.8		+0.8	%
	$V_{VCTL} = V_{LDO}$ (3 cells)	-0.8		+0.8	
	$V_{VCTL} = V_{LDO}$ (4 cells)	-0.8		+0.8	
	$V_{VCTL} = V_{REFIN}$ (2 cells)	-1.2		+1.2	
	$V_{VCTL} = V_{REFIN}$ (3 cells)	-1.2		+1.2	
	$V_{VCTL} = V_{REFIN}$ (4 cells)	-1.2		+1.2	
	$V_{VCTL} = V_{REFIN} / 20$ (2 cells)	-1.4		+1.4	
	$V_{VCTL} = V_{REFIN} / 20$ (3 cells)	-1.4		+1.4	
	$V_{VCTL} = V_{REFIN} / 20$ (4 cells)	-1.4		+1.4	
VCTL Default Threshold	VCTL rising	4.0		4.2	V
CHARGE-CURRENT REGULATION					
ICTL Range		0		3.6	V
Quick-Charge-Current Accuracy	$V_{ICTL} = V_{REFIN}$	66		80	mV
	$V_{ICTL} = V_{REFIN} \times 0.8$	53		65	
	$V_{ICTL} = V_{REFIN} \times 0.583$	38		48	
BATT/CSIP/CSIN Input Voltage Range		0		19	V
CSIP Input Current	$ICTL = REFIN$			600	μA
ICTL Power-Down-Mode Threshold Voltage		$REFIN / 100$		$REFIN / 32$	V
INPUT-CURRENT REGULATION					
Charger-Input Current-Limit Accuracy ($V_{CSSP} - V_{CSSN}$)	$CSSS = CSSP$	$CLS = REF$	95	115	mV
		$CLS = REF \times 0.845$	79	97	
System-Input Current-Limit Accuracy ($V_{CSSP} - V_{CSSS}$)	$CSSN = CSSP$	$CLS = REF$	95	115	mV
		$CLS = REF \times 0.845$	79	97	
CSSP/CSSS/CSSN Input Voltage Range		8		28	V
CSSP Input Current	$V_{CSSP} = V_{CSSN} = V_{CSSS} = V_{DCIN} = 8V, 28V$			1200	μA
CLS Input Range		$V_{REF} / 2$		V_{REF}	V
IINP Transconductance	$V_{CSSP} - V_{CSSS} = 102mV$, $CSSN = CSSP$	2.5		3.1	$\mu A/mV$
IINP Output Current	$V_{CSSP} - V_{CSSN} = 200mV$, $V_{IINP} = 0V$	350			μA
	$V_{CSSP} - V_{CSSS} = 200mV$, $V_{IINP} = 0V$	350			
IINP Output Voltage	$V_{CSSP} - V_{CSSN} = 200mV$, IINP float	3.5			V
	$V_{CSSP} - V_{CSSS} = 200mV$, IINP float	3.5			

升/降压Li+电池充电器

MAX1870A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 2, $V_{DCIN} = V_{CSSP} = V_{CSSN} = V_{CSSS} = V_{VHP} = 18V$, $V_{BATT} = V_{CSIP} = V_{CSIN} = V_{BLKP} = 12V$, $V_{REFIN} = 3.0V$, $V_{ICTL} = 0.75 \times V_{REFIN}$, $V_{CTL} = LDO$, $CELLS = FLOAT$, $GND = PGND = 0$, $V_{DLOV} = 5.4V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY AND LINEAR REGULATOR					
DCIN Input Voltage Range		8		28	V
DCIN Undervoltage Lockout	DCIN falling	4			V
	DCIN rising			7.85	
DCIN Quiescent Current	$8.0V < V_{DCIN} < 28V$			6	mA
BATT Input Voltage Range		0		19	V
BATT Input Bias Current	$V_{BATT} = 2V$ to $19V$			500	μA
LDO Output Voltage	No load	5.3		5.5	V
LDO Undervoltage Lockout	$V_{DCIN} = 8V$, LDO rising	4.00		5.25	V
REFERENCE					
REF Output Voltage	$I_{REF} = 0\mu A$	4.060		4.132	V
REF Load Regulation	$0 < I_{REF} < 500\mu A$			10	mV
REF Undervoltage-Lockout Trip Point	V_{REF} falling			3.9	V
REFIN Input Range		2.5		3.6	V
REFIN UVLO Rising				2.2	V
REFIN Input Bias Current	$V_{DCIN} = 18V$			100	μA
SWITCHING REGULATOR					
Cycle-by-Cycle Step-Up Maximum Current-Limit Sense Voltage	$V_{DCIN} = 12V$, $V_{BATT} = 16.8V$	130		170	mV
Cycle-by-Cycle Step-Down Maximum Current-Limit Sense Voltage	$V_{DCIN} = 19V$, $V_{BATT} = 16.8V$	130		170	mV
Step-Down On-Time	$V_{DCIN} = 18V$, $V_{BATT} = 16.8V$	2.2		2.6	μs
Minimum Step-Down Off-Time	$V_{DCIN} = 18V$, $V_{BATT} = 16.8V$	0.15		0.50	μs
Step-Up Off-Time	$V_{DCIN} = 12V$, $V_{BATT} = 16.8V$	1.6		2.0	μs
Minimum Step-Up On-Time	$V_{DCIN} = 12V$, $V_{BATT} = 16.8V$	0.15		0.40	μs
MOSFET DRIVERS					
VHP - VHN Output Voltage	$8V < V_{VHP} < 28V$, no load	4.5		5.5	V
VHN Load Regulation	$0 < I_{VHN} < 10mA$			150	mV
DHI On-Resistance High	$I_{SOURCE} = 10mA$			5	Ω
DHI On-Resistance Low	$I_{SINK} = 10mA$			3	Ω
VHP Input Bias Current	$V_{DCIN} = 18V$			2	mA
BLKP Input Bias Current	$V_{ICTL} = V_{REFIN} = 3.3V$			400	μA
DLOV Supply Current	DBST low			10	μA
DBST On-Resistance High	$I_{SOURCE} = 10mA$			5	Ω
DBST On-Resistance Low	$I_{SINK} = 10mA$			3	Ω

升/降压Li+电池充电器

MAX1870A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 2, $V_{DCIN} = V_{CSSP} = V_{CSSN} = V_{CSSS} = V_{VHP} = 18V$, $V_{BATT} = V_{CSIP} = V_{CSIN} = V_{BLKP} = 12V$, $V_{REFIN} = 3.0V$, $V_{ICTL} = 0.75 \times V_{REFIN}$, $V_{CTL} = LDO$, $CELLS = FLOAT$, $GND = PGND = 0$, $V_{DLOV} = 5.4V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ERROR AMPLIFIERS					
GMV Amplifier Loop Transconductance	$V_{CTL} = REF_{IN}$, $V_{BATT} = 16.8V$	0.05		0.20	$\mu A/mV$
GMI Amplifier Loop Transconductance	$I_{CTL} = REF_{IN}$, $V_{CSIP} - V_{CSIN} = 72mV$	1.8		3.0	$\mu A/mV$
GMS Amplifier Loop Transconductance	$V_{CLS} = REF$, $V_{CSSP} - V_{CSSN} = 102mV$, $V_{CSSP} = V_{CSSS}$	1.2		2.2	$\mu A/mV$
	$V_{CLS} = REF$, $V_{CSSP} - V_{CSSS} = 102mV$, $V_{CSSP} = V_{CSSN}$	1.2		2.2	
CCV Output Current	$V_{CTL} = REF_{IN}$, $V_{BATT} = 15.8V$	50			μA
	$V_{CTL} = REF_{IN}$, $V_{BATT} = 17.8V$			-50	
CCI Output Current	$I_{CTL} = REF_{IN}$, $V_{CSIP} - V_{CSIN} = 0mV$	150			μA
	$I_{CTL} = REF_{IN}$, $V_{CSIP} - V_{CSIN} = 150mV$			-150	
CCS Output Current	$CLS = REF$, $V_{CSSP} = V_{CSSN}$, $V_{CSSP} = V_{CSSS}$	100			μA
	$CLS = REF$, $V_{CSSP} - V_{CSSN} = 200mV$, $V_{CSSP} - V_{CSSS} = 200mV$			-100	
CCI/CCS/CCV Clamp Voltage	$1.1V < V_{CCV} < 3.5V$, $1.1V < V_{CCS} < 3.5V$, $1.1V < V_{CCI} < 3.5V$	100		500	mV
LOGIC LEVELS					
ASNS Output-Voltage Low	$V_{IINP} = GND$, $I_{SINK} = 1mA$			0.4	V
ASNS Output-Voltage High	$V_{IINP} = 4V$, $I_{SOURCE} = 1mA$	LDO - 0.5			V
ASNS Current Detect	V_{IINP} rising	1.1	1.15	1.2	V
$\overline{SHDN}$ Threshold	$\overline{SHDN}$ falling, $V_{REFIN} = 2.8V$ to $3.6V$	22		25	% of REF_{IN}
CELLS Input Low Voltage				0.75	V
CELLS Float Voltage		40		60	% of REF_{IN}
CELLS Input High Voltage		$REF_{IN} - 0.75V$			V

Note 1: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

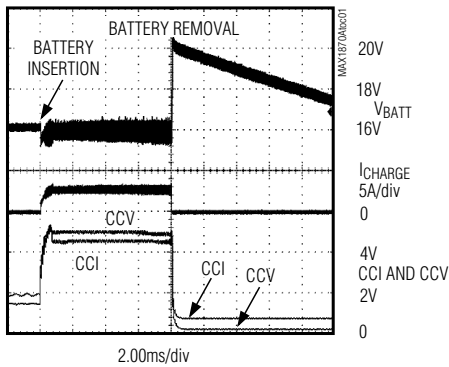
升/降压Li+电池充电器

典型工作特性

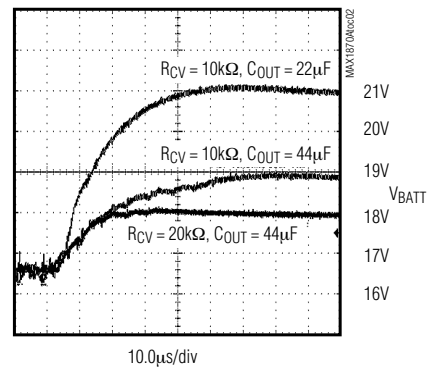
(Circuit of Figure 1, $V_{DCIN} = 16V$, $CELLS = REF_{IN}$, $V_{CLS} = V_{REF}$, $V_{ICTL} = V_{REFIN} = 3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted.)

MAX1870A

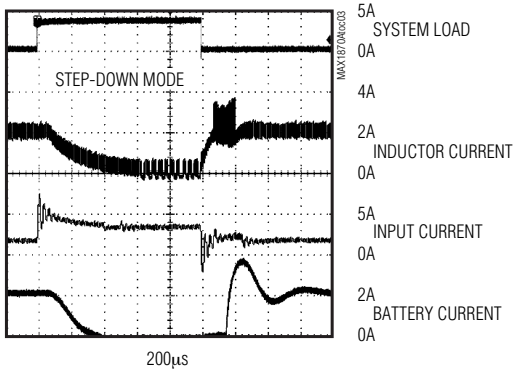
BATTERY INSERTION AND REMOVAL



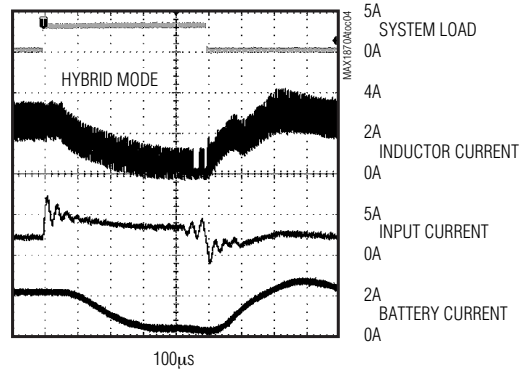
BATTERY-REMOVAL RESPONSE



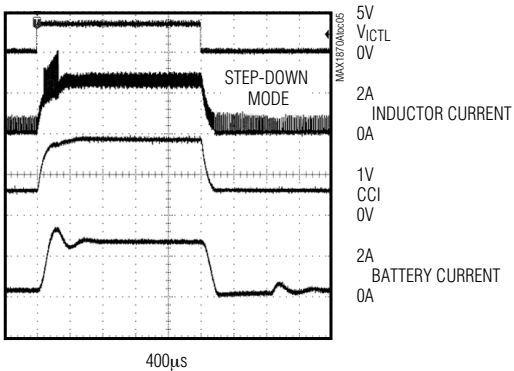
SYSTEM LOAD-TRANSIENT RESPONSE



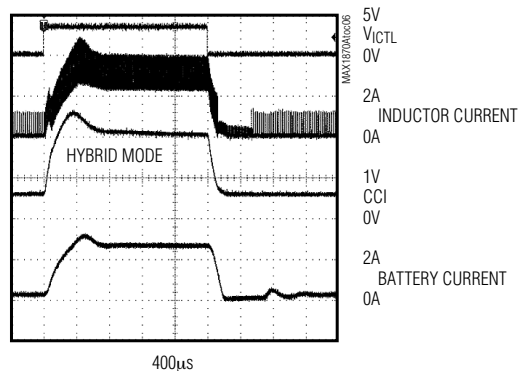
SYSTEM LOAD-TRANSIENT RESPONSE



CHARGE-CURRENT STEP RESPONSE



CHARGE-CURRENT STEP RESPONSE

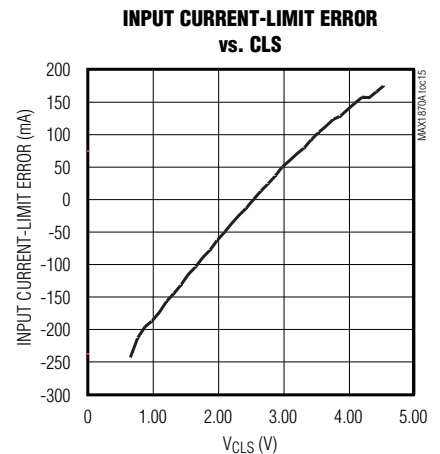
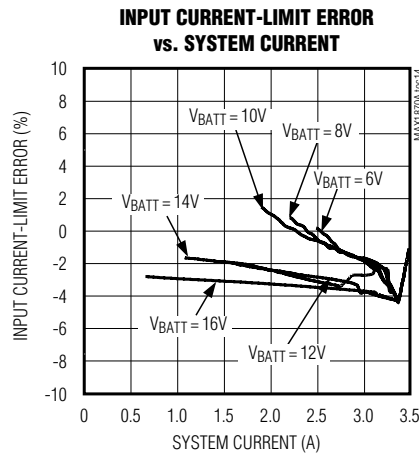
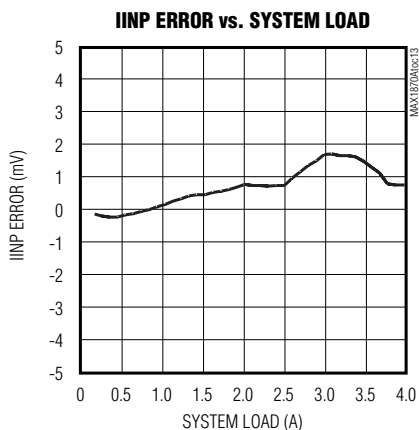
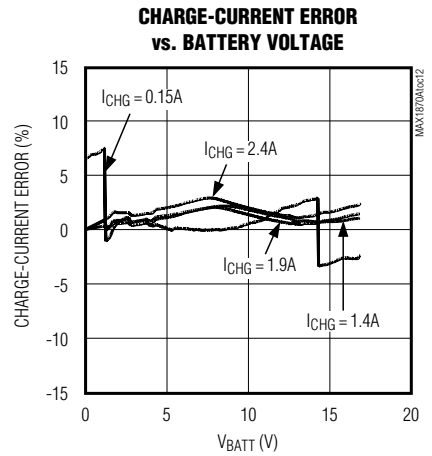
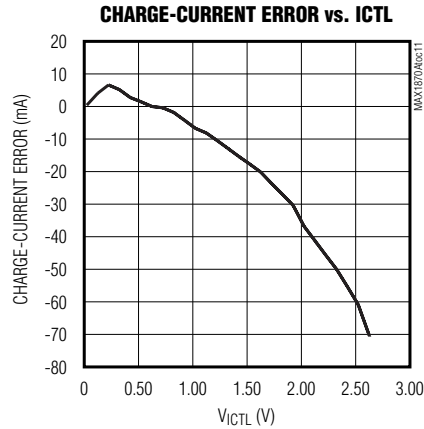
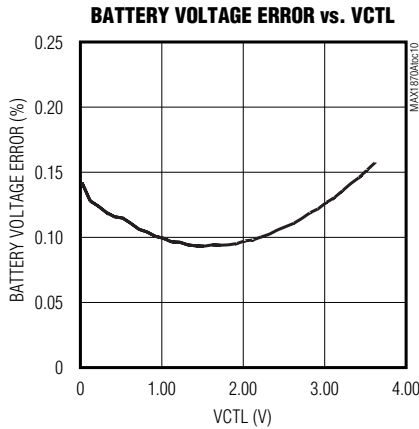
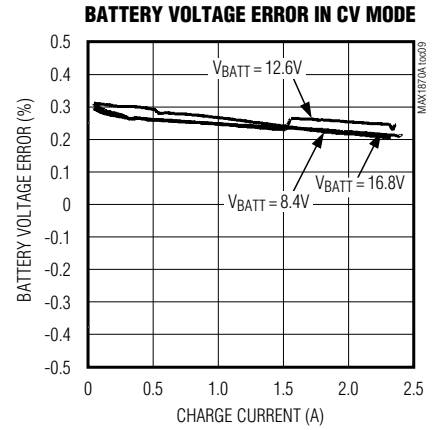
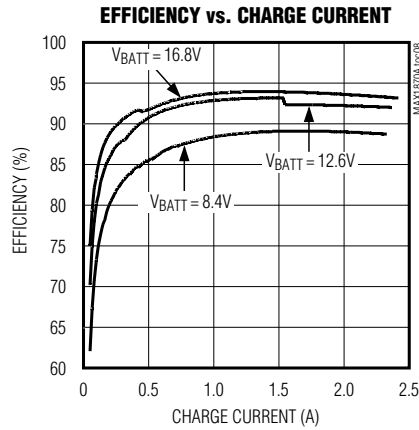
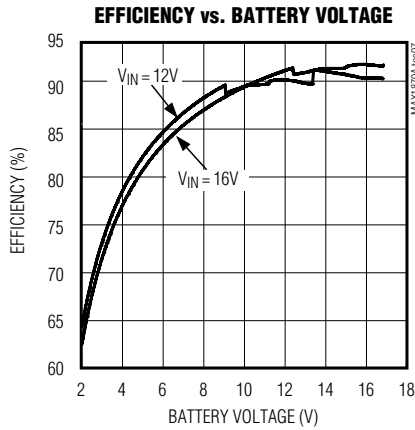


升/降压Li+电池充电器

MAX1870A

典型工作特性(续)

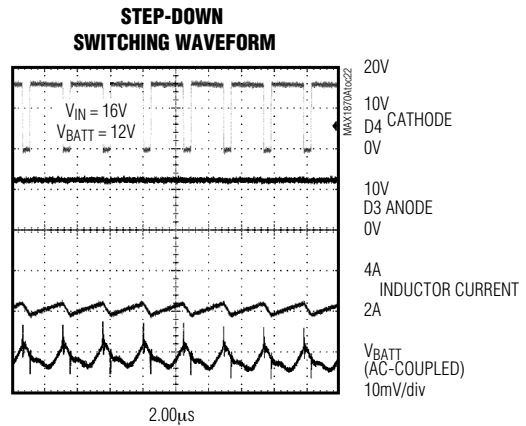
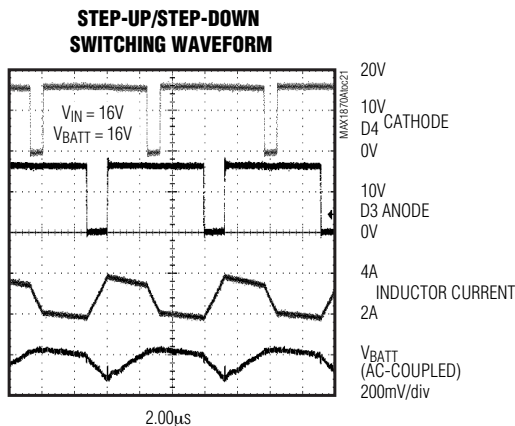
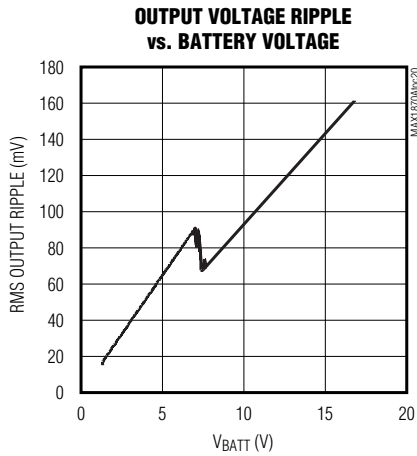
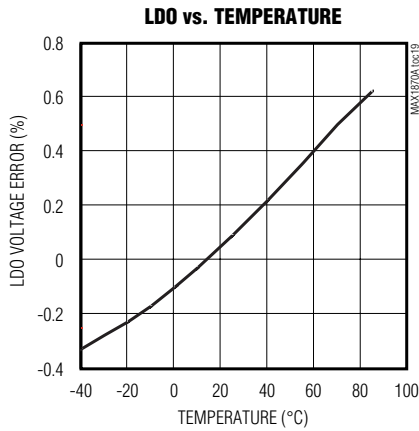
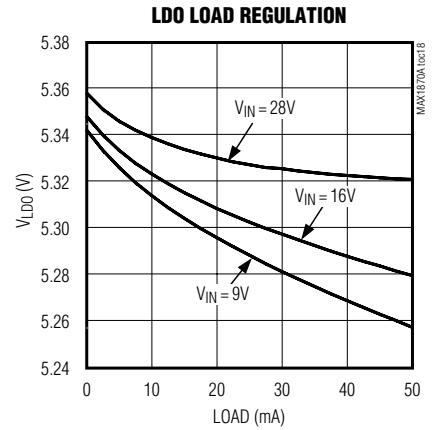
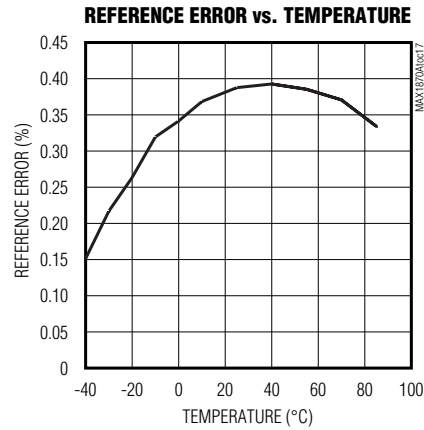
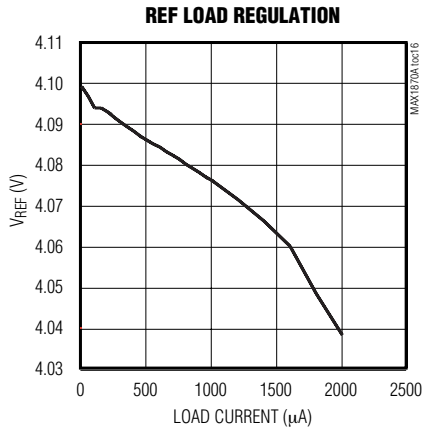
(Circuit of Figure 1, $V_{DCIN} = 16V$, $CELLS = REF_{IN}$, $V_{CLS} = V_{REF}$, $V_{ICTL} = V_{REF_{IN}} = 3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted.)



升/降压Li+电池充电器

典型工作特性(续)

(Circuit of Figure 1, $V_{DCIN} = 16V$, $CELLS = REF_{IN}$, $V_{CLS} = V_{REF}$, $V_{ICTL} = V_{REFIN} = 3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted.)

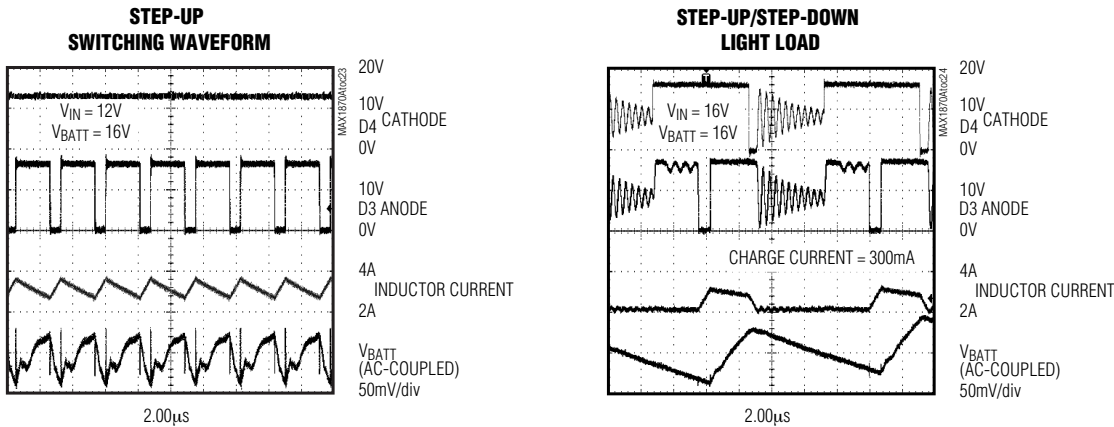


升/降压Li+电池充电器

MAX1870A

典型工作特性(续)

(Circuit of Figure 1, $V_{DCIN} = 16V$, $CELLS = REF_{IN}$, $V_{CLS} = V_{REF}$, $V_{ICTL} = V_{REF_{IN}} = 3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted.)



引脚说明

引脚	名称	功能
1	LDO	芯片电源，是5.4V线性稳压器的输出，该稳压器由 DCIN 供电。在 LDO 和 GND 间接一只 1µF 或容值更大的陶瓷旁路电容。
2	REF	4.096V 电压基准。在 REF 和 GND 之间接一只 1µF 或容值更大的陶瓷旁路电容。
3	CLS	源电流门限控制输入。输入电压用于设置输入电源的电流门限。请参见设置输入电流限一节。
4, 8	GND	模拟地。
5	CCV	电压调节环路补偿。串联一只 10kΩ 的电阻和一只 0.01µF 的电容到 GND。
6	CCI	充电电流调节环路补偿。接一只 0.01µF 电容到 GND。
7	CCS	输入电流调节环路补偿。接一只 0.01µF 电容到 GND。
9	REFIN	基准输入。为提高精度，ICTL 和 VCTL 分别与 REFIN 成比例关系。
10	ASNS	适配器检测输出。当输入电流大于 1.5A 时，其逻辑输出为高(采用 30mΩ 检流电阻，在 IINP 和 GND 间连接 10kΩ 电阻)。
11	VCTL	充电电压控制输入。将 VCTL 电压驱动在 0 到 V _{REFIN} ，可在 4V 到 4.4V 范围内调节每节电池的充电电压。请参见设置充电电压一节。

升/降压Li+电池充电器

引脚说明(续)

MAX1870A

引脚	名称	功能
12	ICTL	充电电流控制输入。将ICTL电压驱动在 $V_{REFIN}/32$ 到 V_{REFIN} 以调节充电电流。请参见设置充电电流一节。将ICTL电压拉低到GND，可禁止充电。
13	CELLS	电池数量选择输入。连接CELLS与GND时，可选用两节Li+电池。浮空CELLS时，可选用三节Li+电池，或者，将CELLS与REFIN连接，则选用四节Li+电池。
14	IINP	输入电流监控输出。IINP输出电流正比于MAX1870检测到的输入电流。代表充电器和系统消耗的总电流。IINP的跨导值为 $2.8\mu A/mV$ 。
15	$\overline{SHDN}$	关断比较器输入。拉低 $\overline{SHDN}$ ，可停止充电。可以选择连接一只热敏电阻，以便在电池温度过高时，停止充电。
16	BATT	电池电压反馈输入。
17	CSIN	充电电流检测负极输入。
18	CSIP	充电电流检测正极输入。在CSIP和CSIN之间连接一只电流检测电阻。在CSIP和GND间连接一只 $2.2\mu F$ 电容。
19	BLKP	电流检测放大器的电源连接点。BLKP与BATT连接。
20, 21	I.C.	内部已连接，外部不要连接这两个引脚。
22	DBST	升压功率 MOSFET (NMOS)栅极驱动器输出。
23	PGND	功率地。
24	I.C.	内部已连接，外部不要连接该引脚。
25	DLOV	低端驱动器电源。DLOV与GND间接一只 $1\mu F$ 旁路电容。
26	VHN	高端MOSFET驱动器的电源连接点。VHP和VHN间接一只 $1\mu F$ 或容值更大的陶瓷旁路电容。
27	DHI	高端功率 MOSFET (PMOS)驱动器输出。与高端降压MOSFET的栅极相连。
28	VHP	高端MOSFET驱动器的电源连接点。VHP和VHN间接一只 $1\mu F$ 或容值更大的陶瓷旁路电容。
29	CSSN	充电电流检测电阻的负端。CSSN与GND间连接一只 $2.2\mu F$ 的电容。
30	CSSS	系统负载电流检测电阻负端。
31	CSSP	输入电流检测电阻的正极端口。CSSP与CSSN间连接一只电流检测电阻。CSSP与CSSS间连接一只等值的检测电阻。
32	DCIN	DC电源电压输入。DCIN与功率地间接一只 $1\mu F$ 或容值更大的陶瓷旁路电容。
焊盘		裸焊盘，与GND连接。

升/降压Li+电池充电器

MAX1870A

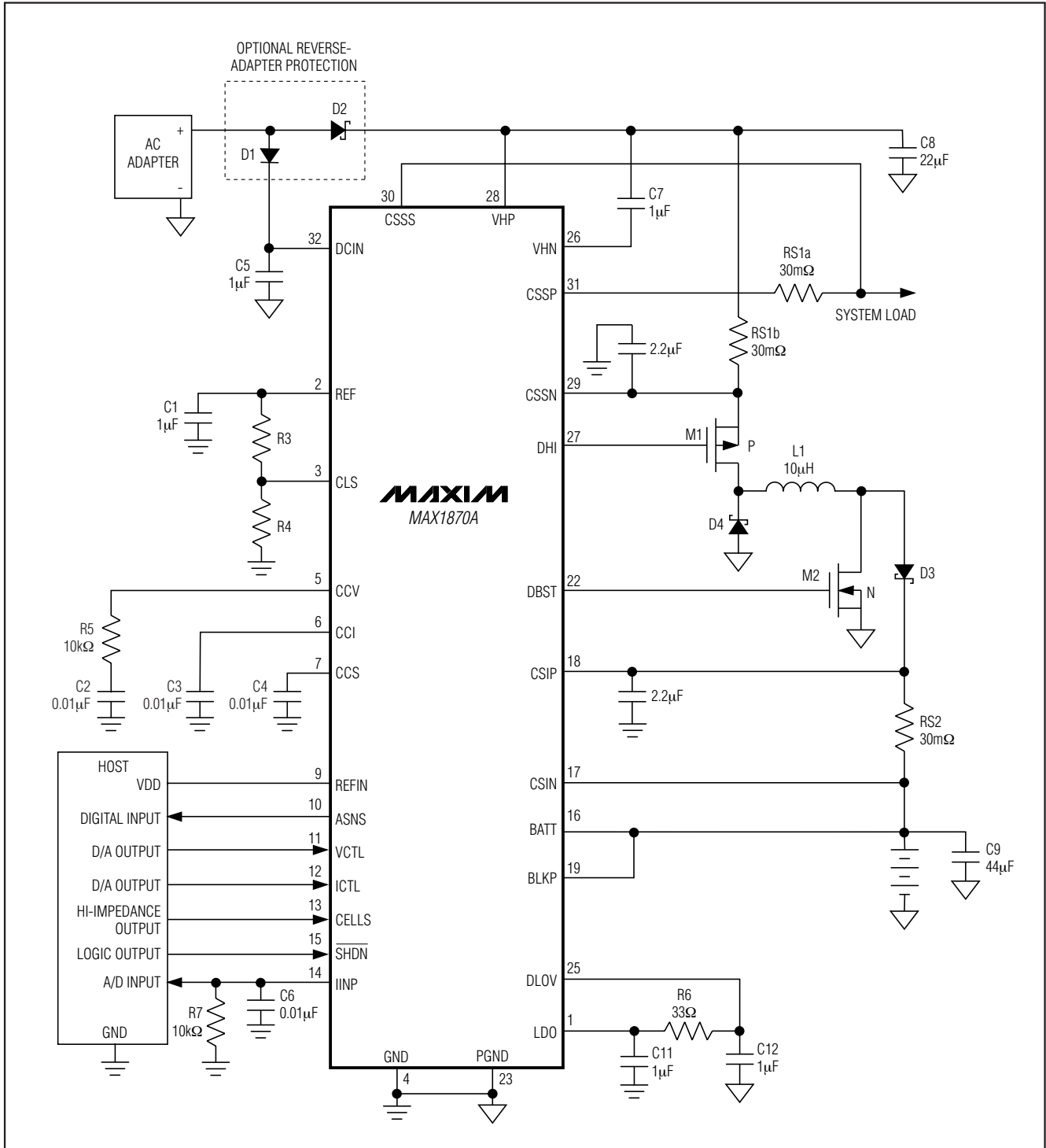


图1. μ C控制的典型应用电路

升/降压Li+电池充电器

MAX1870A

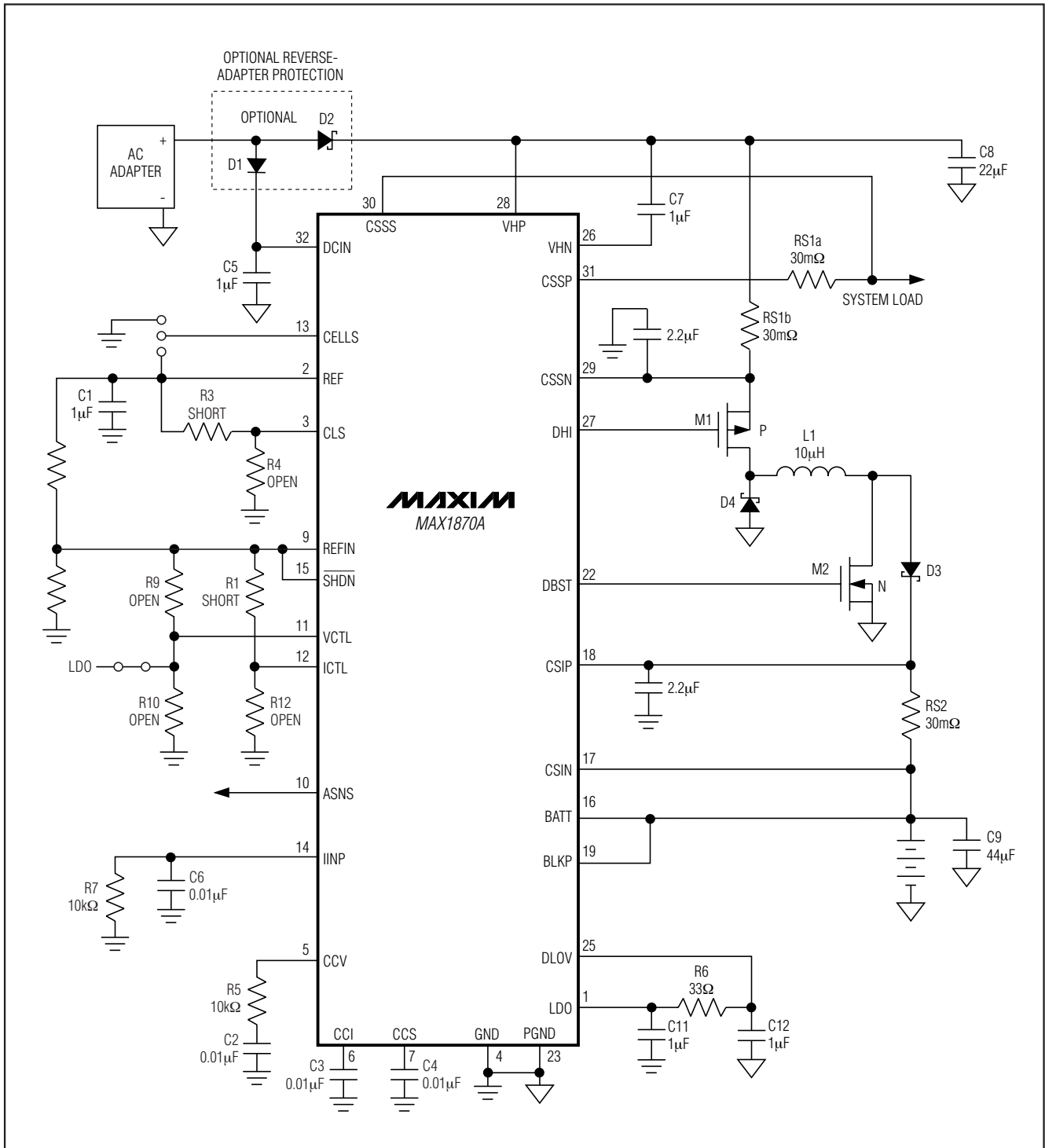


图2. 独立使用的典型应用电路

升/降压Li+电池充电器

详细说明

MAX1870A具备为Li+、NiMH和NiCd电池充电所需的所有功能。采用一种高效H桥拓扑结构的DC-DC转换器控制充电电压和电流。与传统H桥控制器相比，这种专有的控制方案具有更高的效率，能够使用更小的电感，并可以工作在高于和低于电池电压的输入电压下。MAX1870A集成了模拟控制输入，以限制AC适配器电流、充电电流和电池电压。模拟输出(IINP)可提供一个正比于输入电源电流的输出电流。图1所示的典型应用电路中，采用了一个微控制器(μC)来控制充电电流或电压，而图2所示的典型应用中，充电电压和电流固定为特定值。ICTL引脚的电压和RS2的值设定了充电电流。VCTL引脚的电压和CELLS输入设定了充电器的电池调节电压。CLS引脚的电压和R3、R4阻值设定了输入电源的电流限。

MAX1870A集成了一个电压调节环路(CCV)和两个电流调节环路(CCI和CCS)。CCV是电池电压调节环路的补偿点。CCI和CCS分别是电池充电电流环路和供电电流环路的补偿点。MAX1870A根据系统负载需求，降低电池充电电流，从而调节适配器电流。

设置充电电压

MAX1870A能够精确地调节充电电压。利用VCTL的电压来调节每节电池的电压限。在0到VREFIN范围内设置VCTL电压，可以在10%的范围内调节单节电池的充电电压，或者将VCTL和LDO互连，以实现每节电池4.2V的默认设置。有限范围的调节量降低了充电电压对外接电阻容差的敏感度。当利用±1%的电阻来对基准电压进行分压，形成VCTL的电平时，充电电压的总精度会优于±1%。每节电池的端电压与电池的化学成分和结构有关。请咨询电池制造商确定该电压。根据以下公式计算电池电压：

$$V_{BATT} = N_{CELLS} \times \left(4V + 0.4V \times \frac{V_{CTL}}{V_{REFIN}} \right)$$

表1. 电池节数设置

CELLS	CELL COUNT
GND	2
Float	3
REFIN	4

其中，NCELLS表示由CELLS选定的电池数量。VCTL与REFIN的电压成比例关系，从而在使用电阻分压器时可提高精度。按照表1所示连接CELLS，对两节、三节或四节电池进行充电。电池数量即可由硬件设定，也可由软件控制。内部误差信号放大器(GMV)对电压进行调节(请参考图3功能框图)。在CCV和GND间串联一只10kΩ电阻和一只0.01μF电容，以补偿电池电压环路。有关详细信息，请参见电压环路补偿一节。

设置充电电流

利用ICTL以及在CSIP和CSIN之间连接的电流检测电阻RS2来设置最大充电电流。可根据VICTL/VREFIN的比例关系设置电流阈值。根据以下公式设定电池充电电流：

$$I_{CHG} = \frac{V_{CSIT}}{R_{S2}} \times \frac{V_{ICTL}}{V_{REFIN}}$$

其中，VCSIT表示满刻度充电电流阈值，为73mV(典型值)。ICTL的输入范围是VREFIN/32到VREFIN。若要关断MAX1870A，则将ICTL强制下拉到VREFIN/100以下。

内部误差信号放大器(GMI)对电流进行调节(请参考图3功能框图)。在CCI与GND之间连接一只0.01μF电容，以补偿充电电流环路。有关详细信息，请参考充电电流墙上适配器电流环路的补偿一节。

设置输入电流限

由墙上适配器或其他DC电源输出的总电流是系统供电电流和电池充电电流之和。当输入电流超过了预设的限定点时，MAX1870A通过降低充电电流来限制流出墙上适配器的电流。随着系统供电电流的增大，可用于充电的电流相应下降。充电电流降到零后，若系统电流继续增大，MAX1870A则无法进一步限制墙上适配器的电流。

升/降压Li+电池充电器

MAX1870A

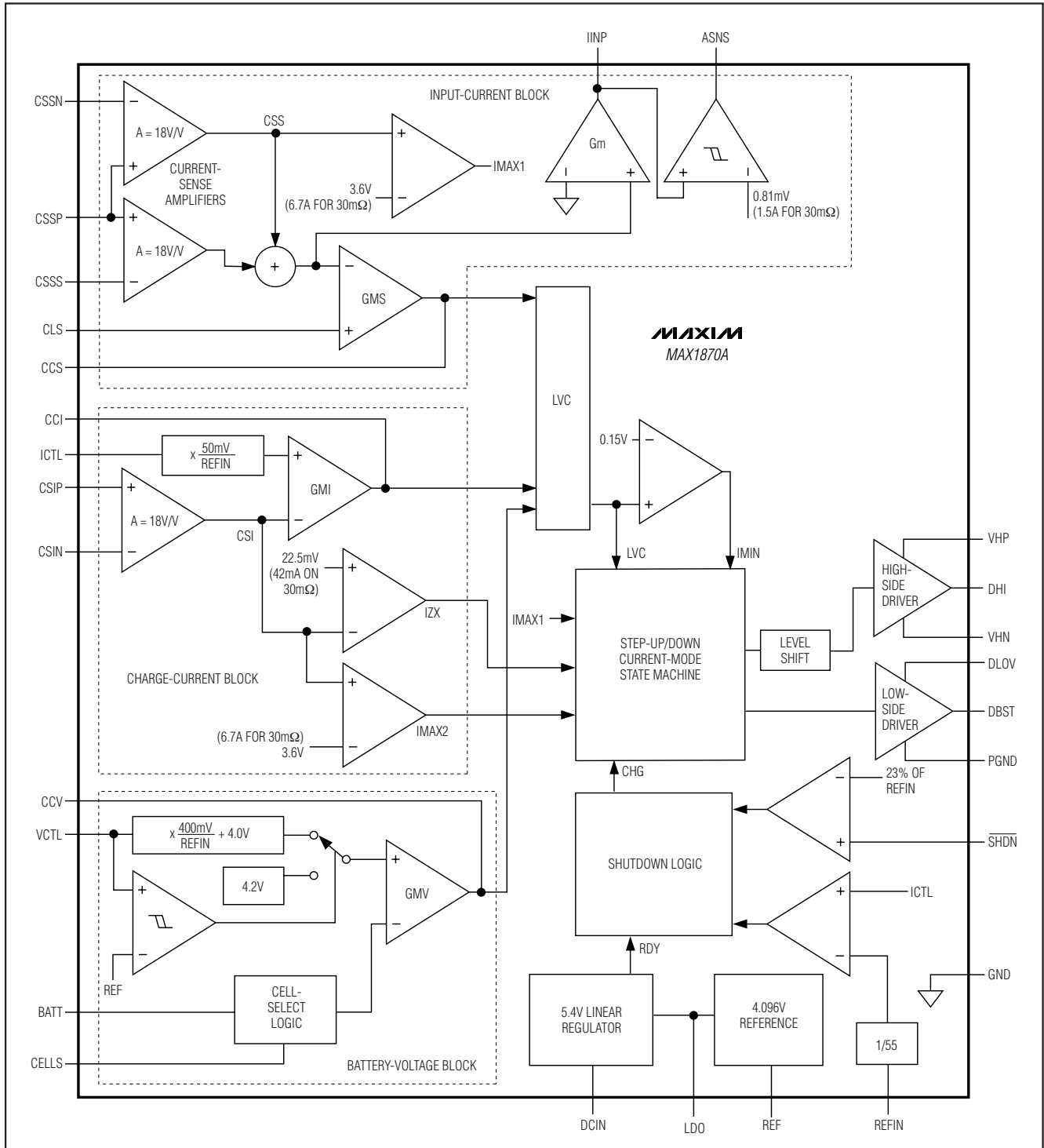


图3. 功能框图

升/降压Li+电池充电器

输入源电流是MAX1870A的静态电流、充电器输入电流和系统负载电流的总和。与充电电流、负载电流相比，MAX1870A的6mA最大静态电流非常小。可根据以下公式来确定墙上适配器的实际电流：

$$I_{\text{ADAPTER}} = I_{\text{SYS_LOAD}} + \frac{I_{\text{CHARGE}} \times V_{\text{BATT}}}{V_{\text{IN}} \times \eta}$$

其中， η 表示DC-DC转换器的效率(典型值为85%至95%)， $I_{\text{SYS_LOAD}}$ 表示系统负载电流， I_{ADAPTER} 表示适配器电流， I_{CHARGE} 表示充电电流。

通过控制输入电流，对于交流适配器的电流要求得以降低，使系统尺寸和成本降到最少。为控制输入电流，在需要的时候降低充电电流，优先保证系统负载供电。

内部的一只放大器将 $(V_{\text{CSSP}} - V_{\text{CSSN}})$ 及 $(V_{\text{CSSP}} - V_{\text{CSSS}})$ 之和与CLS输入设定的电压作比较。 V_{CLS} 可直接被激励或利用REF和GND间的分压电阻来设定。将CLS连至REF则选择最大输入电流限为105mV。利用检测电阻RS1a和RS1b来设置墙上适配器的最大允许电流。RS1a、RS1b和RS2的阻值相同。根据以下公式可计算出墙上适配器的最大电流：

$$I_{\text{ADAPTER_MAX}} = \frac{V_{\text{CLS}}}{V_{\text{REF}}} \times \frac{V_{\text{CSST}}}{\text{RS1_}}$$

其中， V_{CSST} 表示满刻度源电流检测电压阈值，为105mV(典型值)。内部误差信号放大器(GMS)对输入电流进行调节(参见图3功能框图)。一般情况下，在CCS和GND间接一只0.01 μ F电容，以补偿源电流环路(GMS)。有关详细信息，请参考充电电流和墙上适配器电流环路的补偿。

输入电流测量

MAX1870A具有一个输入电流监视输出：IINP。IINP是系统电流与充电电流二者之和按比例缩小后的“复制品”。IINP的输出电压范围是0到3.5V。IINP上的电压与适配器输出电流的比例关系如以下公式所示：

$$V_{\text{IINP}} = I_{\text{ADAPTER}} \times \text{RS1_} \times G_{\text{IINP}} \times R7$$

其中， I_{ADAPTER} 表示AC墙上适配器提供的DC电流， G_{IINP} 表示IINP的跨导(典型值为2.8 μ A/mV)，R7表示在IINP和地间相连的电阻。

在典型应用电路中，占空比和AC负载电流会影响 V_{IINP} 的精度(请参见典型工作特性)。

LDO稳压器

LDO从DCIN输入产生稳定的5.4V电源。低端MOSFET驱动器通过DLOV供电，后者必须按照图1所示连接到LDO。LDO也为4.096V基准(REF)和内部大多数控制电路供电。LDO和GND间接一只1 μ F或容值更大的陶瓷旁路电容。DLOV和PGND间接一只1 μ F或容值更大的陶瓷旁路电容。

AC适配器检测

MAX1870A集成了一个逻辑输出ASNS，可显示AC适配器是否连接。当系统负载消耗的电流大于1.5A时(30m Ω 检测电阻，R7为10k Ω)，ASNS逻辑输出上拉为高。

关断

移除AC适配器后，MAX1870A进入低功耗关断模式，通过引脚CSIP、CSIN、BLKP和BATT从电池吸取的电流小于1 μ A。当DCIN电压降到7.5V欠压锁定(UVLO)阈值以下时，充电器进入这种低功耗状态。

另外一种情况，将 $\overline{\text{SHDN}}$ 下拉到 V_{REFIN} 的23.5%以下或将ICTL电压下拉到 $V_{\text{REFIN}}/100$ 以下可禁止充电。此时开关电路停止工作，CCI、CCS和CCV被下拉到地。该状态下，LDO、输入电流监控器和控制逻辑都保持有效。

升/降压 DC-DC控制器

MAX1870A是一款升/降压DC-DC控制器。MAX1870A控制一个低端n沟道MOSFET和一个高端p沟道MOSFET，使其输出一个稳定电压，无论输入电压高于、接近或低于输出电压。MAX1870A采用一种专有的控制方案，和其他升/降压控制方案相比，其转换效率更高，器件尺寸更小，输出纹波更小。这些得以实现的原因是MAX1870A工作在更低的电感电流下，如图4所示。

MAX1870A专有的控制算法具备以下优点：

- 最小化的电感电流要求。
- 很低的电感饱和电流要求允许使用物理尺寸更小的电感。
- 低电感电流同时还降低了MOSFET、电感和检测电阻中的 I^2R 损耗，从而提高了效率。

升/降压Li+电池充电器

MAX1870A

- $V_{IN} > 1.4 \times V_{OUT}$ 时连续输出电流，降低了输出纹波。

MAX1870A采用如图5所示的状态机制。根据 V_{IN} 和 V_{BATT} ，控制器在A、B和C状态间切换。状态D在轻负载期间采用PFM模式工作。在中等负载和重负载期间，MAX1870A以PWM方式工作。

降压工作 ($V_{IN} > 1.4 \times V_{BATT}$)

在 $V_{IN} > 1.4 \times V_{BATT}$ ，且中等及重载下，MAX1870A在状态A和状态B间交替切换，并一直关闭MOSFET M2 (如图5)。图6给出了降压操作中的电感电流。该模式下，MAX1870A调节降压关闭时间。最初，DHI关闭M1 (状态A)，电感电流以 V_{BATT}/L 的 di/dt 斜率下降，直至达到目标电流(由误差积分器决定)为止。达到目标电流后，DHI开启M1 (状态B)，电感电流以 $(V_{IN} - V_{BATT})/L$ 的 di/dt 斜率上升。M1一直开启，直到降压开启时间定时器

超时为止。根据输入和输出电压来计算该开启时间，以获得400kHz的准固定工作频率。在状态B结束时，启动另一个降压关闭时间(状态A)并重复以上循环。关闭时间是通过误差信号调节谷电流而确定的。误差信号由充电电流或电源电流中到达极限者，或者由电池电压(如果两者均未到达极限)来确定。

轻负载期间，电感电流在状态A中下降到零时，控制器切换到状态D，以降低功耗，防止电流在输入和输出间循环。

升压工作($V_{IN} < 0.9 \times V_{BATT}$)

$V_{IN} < 0.9 \times V_{BATT}$ 时，MAX1870A在状态B和状态C间交替切换，并一直开启MOSFET M1。该模式下，控制器就像一个简单的升压控制器。图7给出了升压操作中的电感电流。该模式下，MAX1870A调节升压开启时间。最初，DBST开启M2 (状态C)，电感电流以 V_{IN}/L 的 di/dt

表2. MAX1870A H桥控制器优点

MAX1870A H-BRIDGE CONTROLLER	TRADITIONAL H-BRIDGE CONTROLLER
• Only 1 MOSFET switched per cycle • Continuous output current in step-down mode	• 2 MOSFETs switched per cycle • Always discontinuous output current (requires higher inductor currents)

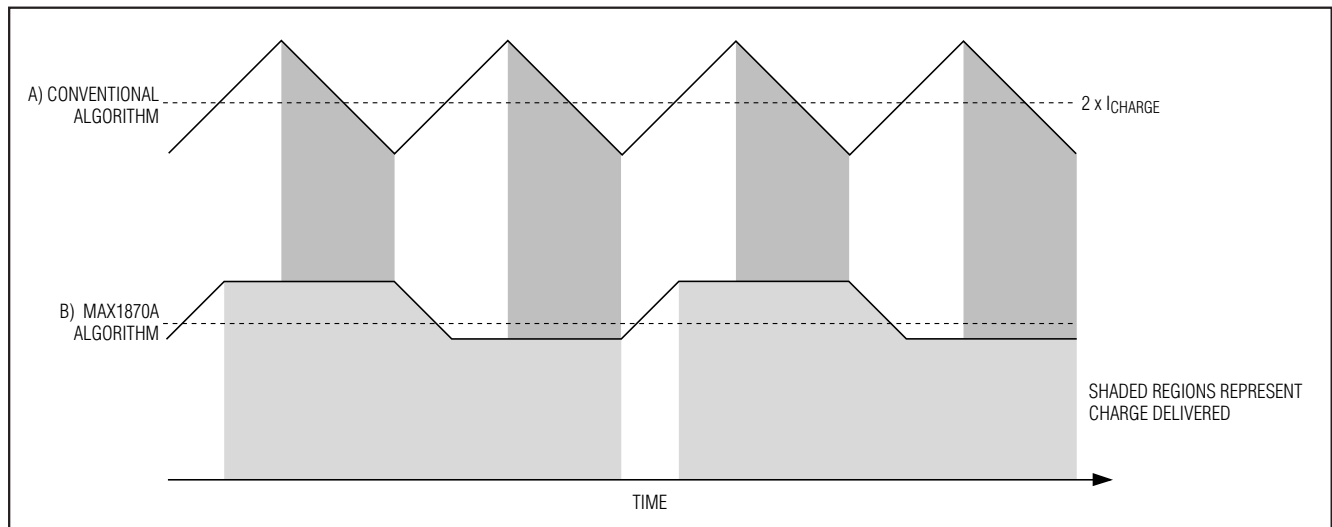


图4. $V_{IN} = V_{BATT}$ 时的电感电流

升/降压Li+电池充电器

MAX1870A

斜率上升。电感电流值越过目标电流值(由误差积分器设定)后, DBST关闭M2 (状态B), 电感电流以 $(V_{BATT} - V_{IN}) / L$ 的 di/dt 斜率下降。M2一直关闭, 直到升压关闭时间定时器超时为止。根据输入和输出电压来计算关闭时间, 以获得400kHz的准固定工作频率。升压开启时间由误差信号来调节, 误差信号由充电电流或电源电流中到达极限者, 或者由电池电压(如果两者均未到达极限)来确定。

升/降压工作

$$(0.9 \times V_{BATT} < V_{IN} < 1.4 \times V_{BATT})$$

MAX1870A具有一种升/降压模式, 可消除电压跌落。图8给出了升/降压操作中的电感电流。当 V_{IN} 在 V_{BATT} 的10%以内时, MAX1870A在状态A、状态B和状态C间交

替切换, 次序依次为A、B、C、B、A、B、C等, 其大部分时段为状态B。由于状态B占据更多时间段, 因此减少了电感纹波电流, 提高了效率。

状态C期间为峰值电流调节, 剩余时段为状态B (如图8A)。该工作模式下, 平均电感电流比负载电流近似高出20%。

状态A期间为谷电流调节, 剩余时段为状态B (如图8B)。该模式下, 平均电感电流超出负载电流大约10%。

其他控制方案要求两倍高的电感电流, 导致 I^2R 损耗高出四倍之多, 电感体积也大出四倍。

IMIN、IMAX、CCMP和ZCMP

MAX1870A状态机制采用五个比较器来确定应该处于什么状态以及什么时候切换状态(如图3)。根据输入电流、

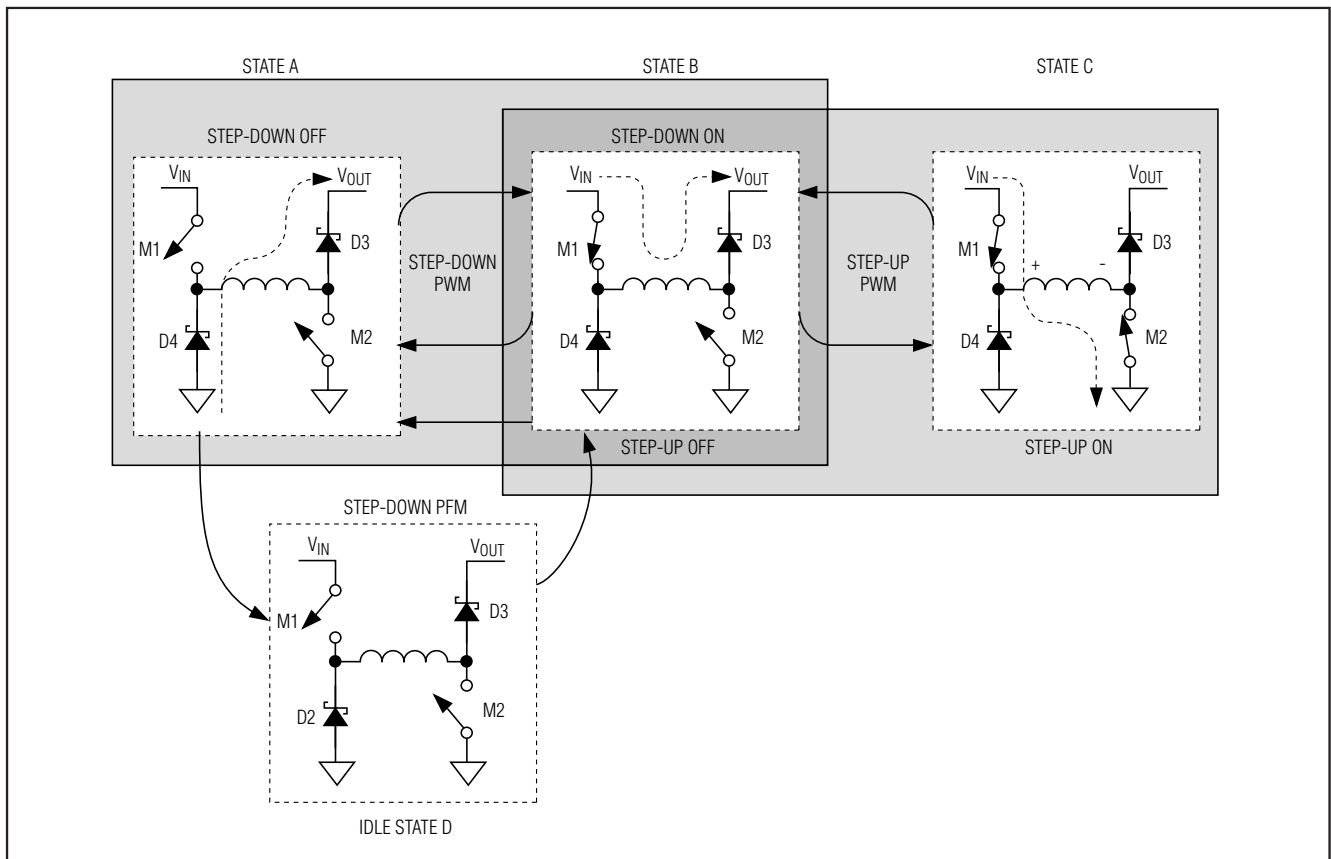


图5. MAX1870A 状态机制

升/降压Li+电池充电器

MAX1870A

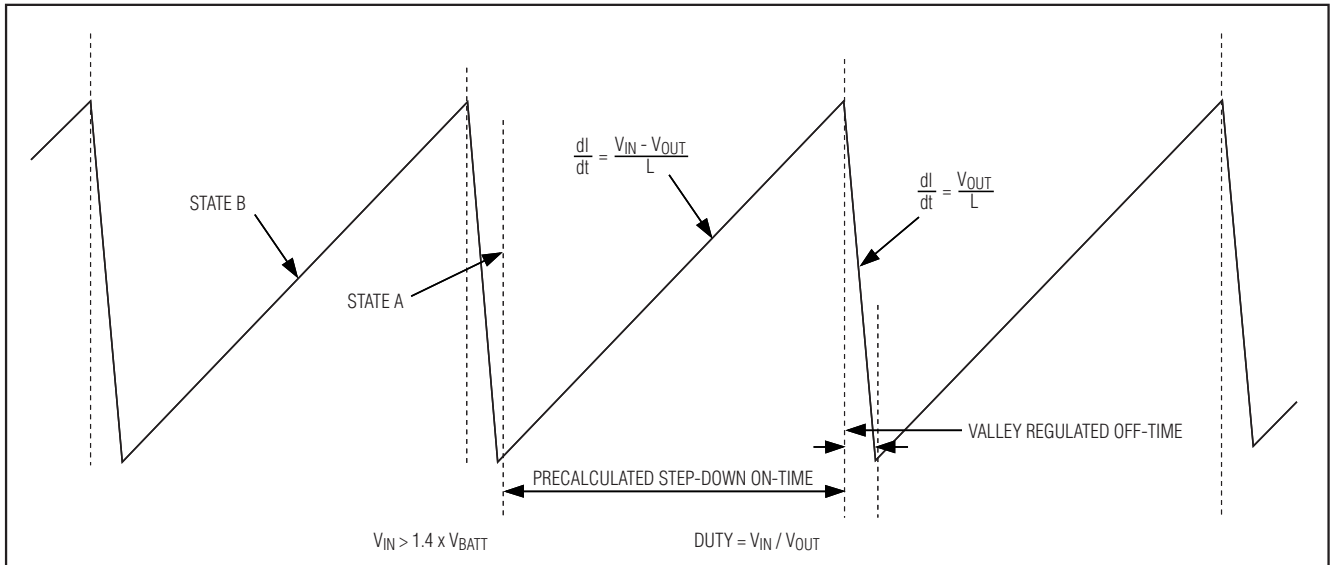


图6. MAX1870A 降压模式电感电流波形

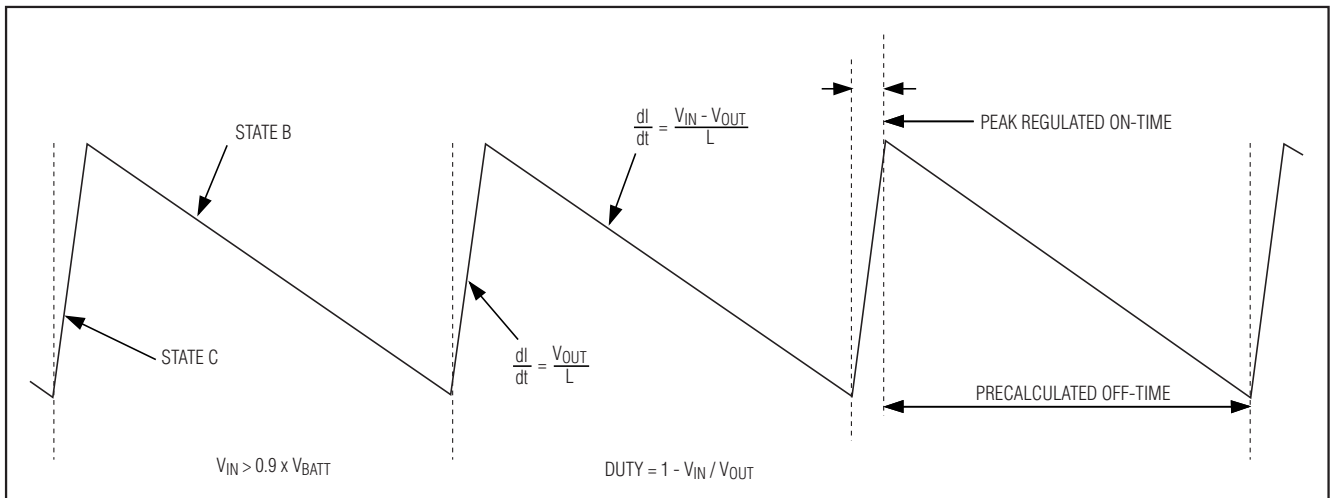


图7. 升压模式电感电流波形

充电电流和电池电压的积分误差，MAX1870A产生一个误差信号。由最低钳位电压(LVC)决定的误差信号设定了电流模式调节的阈值。以下比较器用于调节：

- **IMIN**：如果LVC低于0.15V，则MAX1870A工作于非连续转换模式，不会启动另一个降压开启时间。在非

连续升压转换模式，峰值电流由IMIN设定。非连续升压模式中的峰值电感电流为：

$$I_{PK} > \frac{V_{IMIN}}{A_{CSI} \times RS2}$$

其中， V_{IMIN} 表示IMIN比较器的0.15V阈值， A_{CSI} 表示充电电流检测放大器的18V/V增益。

升/降压Li+电池充电器

MAX1870A

- **CCMP**: CCMP将电流模式控制点LVC与电感电流进行比较。在降压模式中，当电感电流降低到LVC设定的电流阈值以下时，关闭时段(状态A)结束。在升压模式中，当电感电流上升到LVC设定的电流阈值以上时，开启时段(状态C)结束。
- **IMAX**: IMAX比较器提供逐周期电感电流限制。该电路将电感电流(降压模式中的CSI或升压模式中的CSS)与内部固定的逐周期电流门限比较。电流检测电压门限为200mV。RS1_ = RS2 = 30mΩ时，对应为6.7A。

如果电感电流检测电压大于 V_{IMAX} (200mV)，则升压开启时段结束，或不启动新的降压开启周期。

- **ZCMP**: ZCMP比较器检测电感电流过零的时间。如果在降压关闭时段，ZCMP输出变高，则MAX1870A切换到空闲状态(状态D)，以节省功率。

开关频率

MAX1870A 包含输入和输出电压前馈，以获得400kHz准固定频率工作。根据输入电压、输出电压和一个时间常

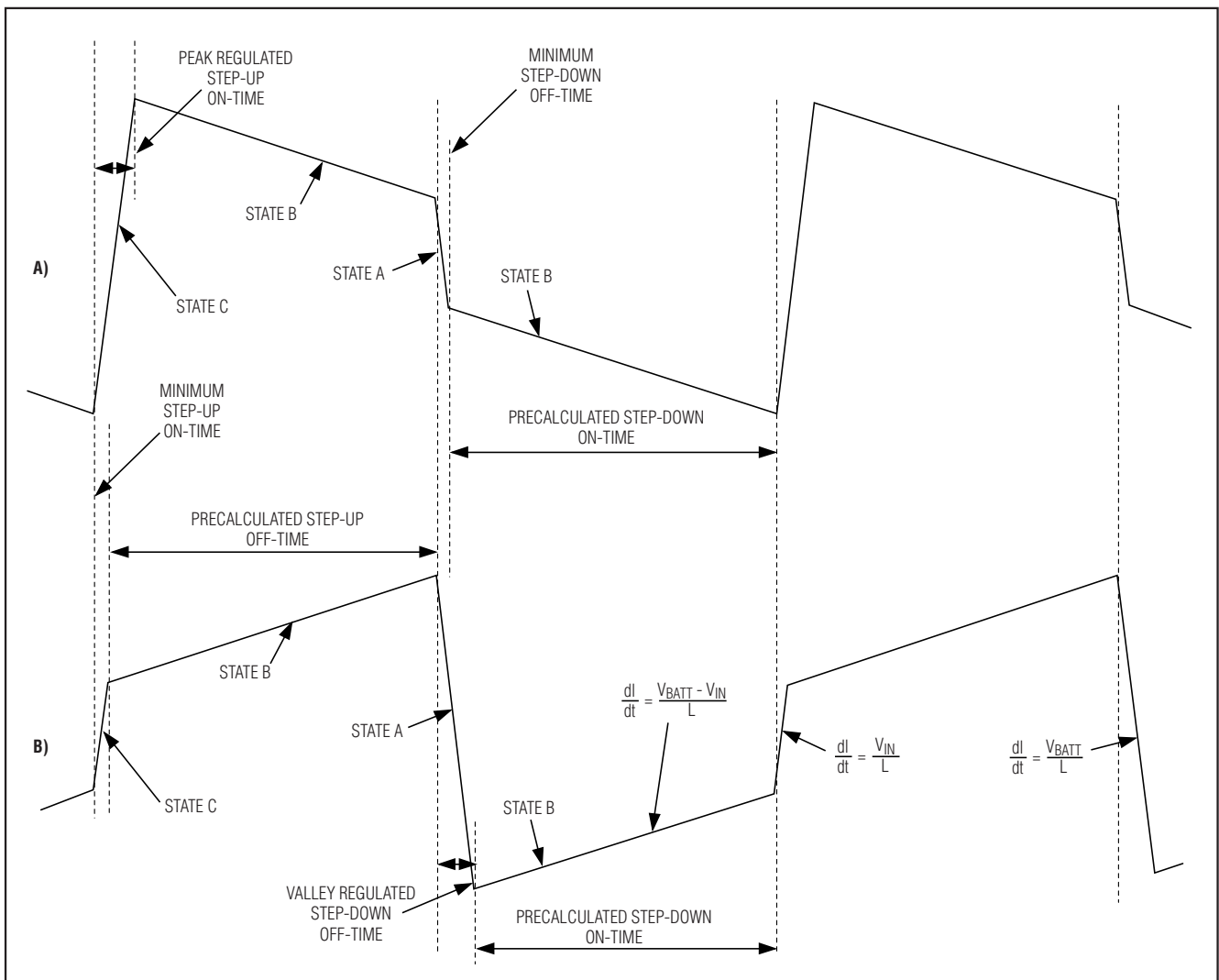


图8. MAX1870A 升/降压电感电流波形

升/降压Li+电池充电器

MAX1870A

数来设置状态B时段。在升/降压模式中，开关频率被有效地一分为二，分别用于升压周期和降压周期。对于介于8V和28V之间的 V_{IN} ，开关频率典型值在350kHz至405kHz之间。参见典型工作特性。

补偿

分别利用CCV、CCI和CCS引脚来补偿三个调节环路(电池电压、充电电流和输入电流限制)。在CCV和GND间串联一只10kΩ电阻和一只0.01μF电容，来补偿电压调节环路。分别在CCI至GND间与CCSI至GND间连接0.01μF电容，来补偿充电电流环路和源电流环路。

电压环路补偿

调节充电电压时，MAX1870A相当于一个电流模式降压或升压电源。由于电流模式控制器根据误差信号调节其输出电流，可将占空比调制器构建成一个GM级(如图9)。降压、升压或升/降压模式下的结果相似，但有一个例外，升压模式中有一个负载相关的右半平面零点。

所需的补偿网络是由 C_{CV} 和 R_{CV} 形成的极点-零点对。选择的 C_{CV} 要足够大，以便其阻抗在接近交越频率时相对于 R_{CV} 足够小。 R_{CV} 设置误差放大器在交越点的增益。 R_{CV} 和 C_{OUT} 确定了交越频率，因此，也就决定了系统的闭环响应以及电池移走时的响应时间。

R_{ESR} 是充电器输出电容(C_{OUT})的等效串联电阻(ESR)。 R_L 是充电器等效输出负载， $R_L = \Delta V_{BATT} / \Delta I_{CHG} = R_{BATT}$ 。 GMV 放大器的等效输出阻抗 R_{OGMV} 大于10MΩ。电压环路跨导($GMV = \Delta I_{CCV} / \Delta V_{BATT}$)与电池数量成反比。电池为四个时， $GMV = 0.1\mu A/mV$ ，为三个时，为 $0.133\mu A/mV$ ，两个时，则为 $0.2\mu A/mV$ 。DC-DC转换器的跨导取决于充电电流检测电阻 $RS2$ ：

$$GM_{PWM} = \frac{1}{A_{CSI} \times RS2}$$

在典型应用电路中， $A_{CSI} = 18$ ， $RS2 = 30m\Omega$ ，因此 $GM_{PWM} = 1.85A/V$ 。

根据以下公式来计算环路传输函数(LTF)：

$$LTF = GM_{PWM} \times \frac{R_{OGMV} \times (1 + sC_{CV} R_{CV})}{(1 + sC_{CV} \times R_{OGMV})} \times \frac{R_L}{(1 + sC_{OUT} \times R_L)} \times GMV \times (1 + sC_{OUT} \times R_{ESR})$$

表3中从低到高列出了电压环路传输函数的极点和零点。

接近交越点时， C_{CV} 的阻抗比 R_{OGMV} 低得多。由于 C_{CV} 与 R_{OGMV} 并联，因此主要由 C_{CV} 决定交越点附近的并联阻抗。另外， R_{CV} 的阻抗比 C_{CV} 高得多，则主要由 R_{CV} 决定 R_{CV} 和 C_{CV} 的串联阻抗，因此：

$$\frac{R_{OGMV} \times (1 + sC_{CV} \times R_{CV})}{(1 + sC_{CV} \times R_{OGMV})} \approx R_{CV}, \text{ 接近交越点}$$

交越点附近 C_{OUT} 的阻抗也比 R_L 低得多，因此，并联阻抗主要呈容性，而且：

$$\frac{R_L}{(1 + sC_{OUT} \times R_L)} \approx \frac{1}{sC_{OUT}}$$

如果 R_{ESR} 足够小，它产生的输出零点在交越点附近的影响可以忽略，环路传输函数可被简化为如下公式：

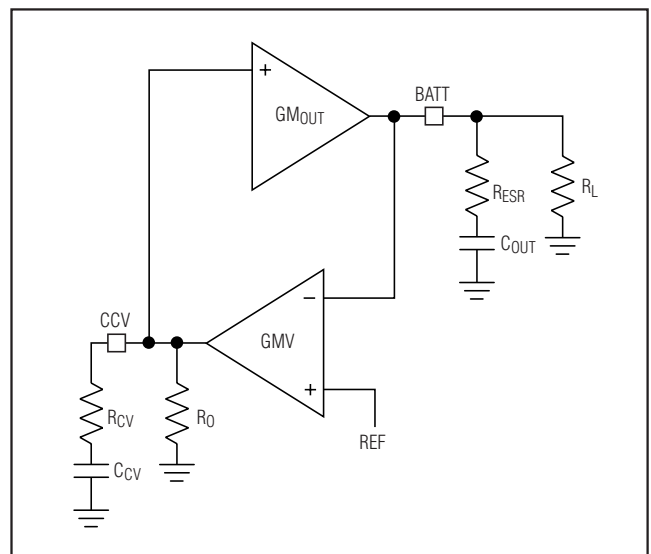


图9. 简化的CCV环路框图

升/降压Li+电池充电器

MAX1870A

LTF = GMPWM x (RCV / sCOUT) Gmv

令LTF = 1，求出单位增益频点：

fCO_CV = GMPWM x Gmv (RCV / (2π x COUT))

为获得稳定的工作，交越频率应低于开关频率的1/10。交越点频率也必须小于右半平面零点(该点是在最大充电电流、最小输入电压和最大电池电压下计算的)。

选定13kHz的交越点频率，并利用图1中列出的元器件值来计算RCV：

MODE = VCC (4 节) GMV = 0.1μA/mV
COUT = 22μF GMPWM = 1.85A/V
VBATT= 16.8V fCO_CV = 13kHz
RL = 0.2Ω fOSC = 400kHz

RCV = (2π x COUT x fCO_CV) / (GMV x GMPWM) = 10kΩ

为确保补偿零点能充分抵消输出极点，请选择fZ_CV ≤ fP_OUT。

CCV ≥ (RL / RCV) x COUT
CCV ≥ 440pF

图10表示电压环路频率响应波特图，采用以上计算出的结果。

充电电流和墙上适配器
电流环路的补偿

当MAX1870A调节充电电流或适配器电流时，系统稳定性不依赖于输出电容。图11所示的简化原理图说明了充电电流环路(CCI)处于控制中时MAX1870A的工作情况。图12所示简化原理图，说明了源电流环路(CCS)处于控制中时MAX1870A的工作情况。由于输出电容阻抗对电流

表3. 电压环路极点和零点

NO.	NAME	CALCULATION	DESCRIPTION
1	CCV Pole	fP_CV = 1 / (2π x ROGMV C_CV)	Lowest Frequency Pole created by C_CV and GMV's finite output resistance. Since ROGMV is very large (ROGMV > 10MΩ), this is a low-frequency pole.
2	CCV Zero	fZ_CV = 1 / (2π x R_CV C_CV)	Voltage-Loop Compensation Zero. If this zero is lower than the output pole, fP_OUT, then the loop transfer function approximates a single-pole response near the crossover frequency. Choose C_CV to place this zero at least 1 decade below crossover to ensure adequate phase margin.
3	Output Pole	fP_OUT = 1 / (2π x RL C_OUT)	Output Pole Formed with the Effective Load Resistance RL and the Output Capacitance C_OUT. RL influences the DC gain but does not affect the stability of the system or the crossover frequency.
4	Output Zero	fZ_OUT = 1 / (2π x RESR C_OUT)	Output ESR Zero. This zero can keep the loop from crossing unity gain if fZ_OUT is less than the desired crossover frequency. Therefore, choose a capacitor with an ESR zero greater than the crossover frequency.
5	RHP Zero	fRHPZ = VIN / (2π x L IL) = VIN^2 / (2π x L IOUT VOUT)	Step-Up Mode RHP Zero. This zero occurs because of the initial opposing response of a step-up converter. Efforts to increase the inductor current result in an immediate decrease in current delivered, although eventually result in an increase in current delivered. This zero is dependent on charge current and may cause the system to go unstable at high currents when in step-up mode. A right-half-plane zero is detrimental to both phase and gain. To ensure stability under maximum load in step-up mode, the crossover frequency must be lower than half of fRHPZ.

升/降压Li+电池充电器

MAX1870A

环路响应几乎无影响，故仅需要单极点来补偿该环路。 A_{CSI} 和 A_{CSS} 是电流检测放大器的内部增益。 $RS2$ 是充电电流检测电阻。 $RS1a$ 和 $RS1b$ 是适配器电流检测电阻。 R_{OGMI} 和 R_{OGMS} 是GMI和GMS放大器的等效输出阻抗，大于 $10M\Omega$ 。GMI是充电电流放大器跨导($2.4\mu A/mV$)。GMS是适配器电流放大器跨导($1.7\mu A/mV$)。GM_{PWM}是DC-DC转换器跨导($1.85A/V$)。

根据以下公式来计算环路传输函数：

$$LTF = GM_{PWM} \times A_{CS_} \times RS_ \times GM_ \frac{R_{OGM_}}{1 + sR_{OGM_} \times C_{C_}}$$

该函数描述了一个单极点系统。由于

$$GM_{PWM} = \frac{1}{A_{CS_} \times RS_}$$

因此环路传输函数可被简化为：

$$LTF = GM_ \frac{R_{OGM_}}{1 + sR_{OGM_} \times C_{C_}}$$

根据以下公式来计算交越点频率：

$$f_{CO_CI} = \frac{GMI}{2\pi C_{CI}}, f_{CO_CS} = \frac{GMS}{2\pi C_{CS}}$$

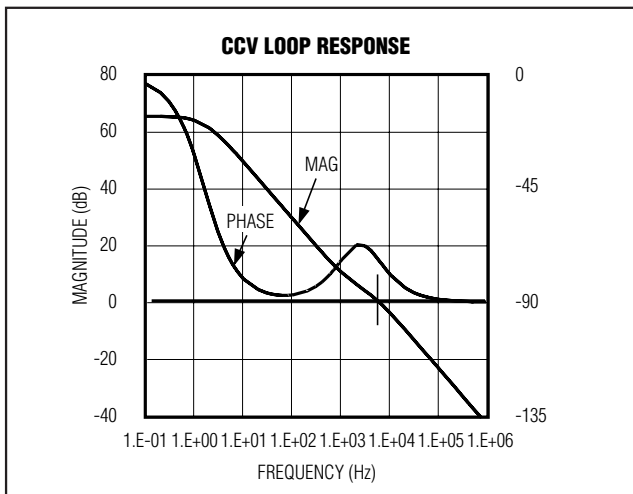


图10. CCV 环路响应

为保持稳定，选择的交越点频率要低于1/10的开关频率，并低于右半平面零点的一半。

$$C_{CI} = 10 GMI / (2\pi \times f_{OSC}), C_{CS} = 10 GMS / (2\pi \times f_{OSC})$$

$$f_{RHPZ_WorstCase} = \frac{V_{IN_MIN}}{2\pi \times L \times I_L} = \frac{V_{IN_MIN}^2}{2\pi \times L \times I_{OUTMAX} \times V_{OUTMAX}}$$

该零点与充电电流成反比，在升压模式中，可能会导致系统在大电流时不稳定。右半平面的一个零点会恶化相位和增益特性。同样，在升压模式中，要确保最大负载情况下的稳定，CCI交越点频率必须低于 f_{RHPZ} 。右半平面零点不影响CCS。

选定30kHz的交越频率，采用图1所列出的器件值，使得 C_{CI} 和 $C_{CS} > 10nF$ 。比最小值大十倍的 C_{CI} / C_{CS} 值会延缓电流环路的响应。图13给出了采用以上计算值时的输入电流频率响应波特图。

MOSFET驱动器

针对中等尺寸的功率MOSFET，优化了DHI和DBST。从驱动器输出到MOSFET栅极间采用低感抗和低阻值的连线。

DHI向p沟道MOSFET的栅极源出1.6A和吸收0.8A电流。DHI在VHP与VHN之间摆动。VHN是一个相对于VHP稳定的负电压LDO，用于驱动高端栅极。连接VHP到DCIN。VHN接一只 $1\mu F$ 旁路电容到VHP。

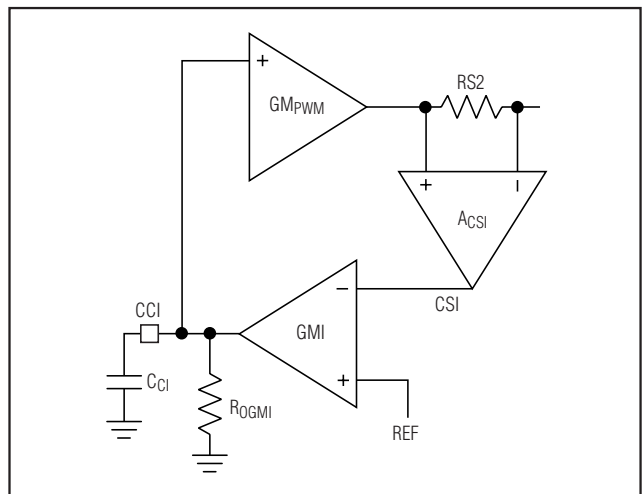


图11. CCI 环路简化原理图

升/降压Li+电池充电器

LDO由DCIN输入产生5.4V电源，并可提供10mA以上电流。n沟道MOSFET驱动器DBST由DLOV供电，能输出2.5A电流，吸收5A电流。由于LDO为内部模拟电路提供电源，故从LDO到DLOV间采用图1所示的RC滤波器，使LDO处的噪声最小。LDO也为4.096V基准(REF)和内部大多数控制电路供电。用一只1μF或更大的电容旁路LDO到GND。

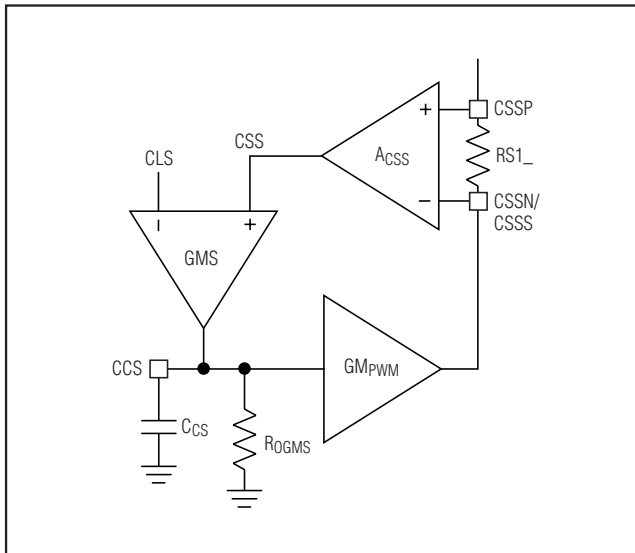


图12. CCS 环路简化原理图

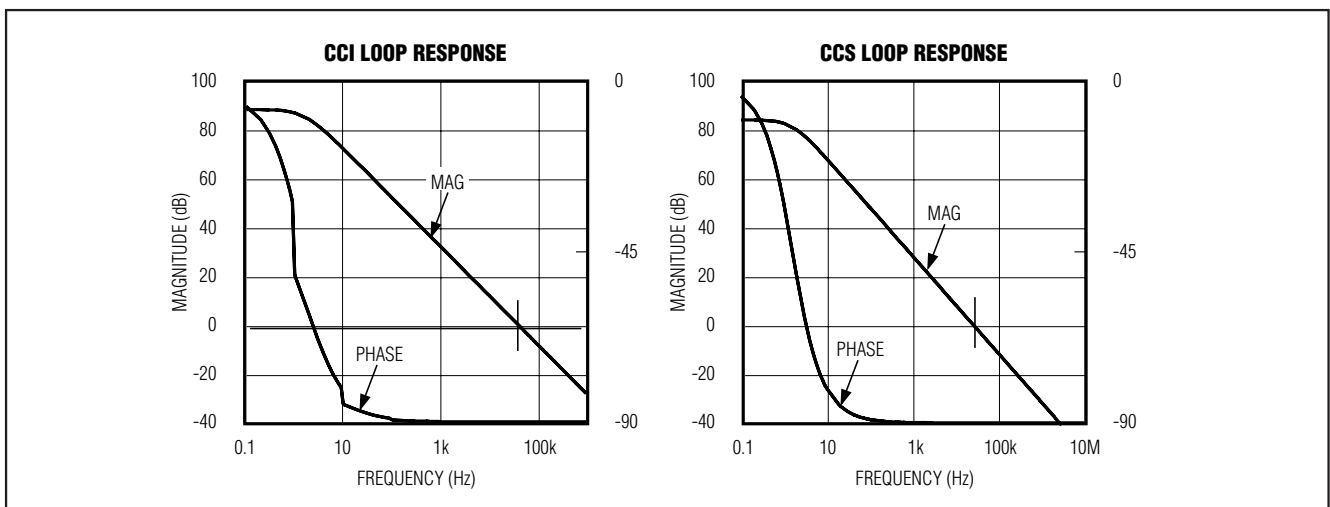


图13. CCI和CCS 环路响应

应用信息

元件选择

表4列出推荐元件，并参考图1所示的电路。以下部分将说明如何选择这些元件。

MOSFET

MAX1870A需要一个p沟道MOSFET和一个n沟道MOSFET。只要具有相等或更低的导通电阻和栅极电荷，并且有足够的电压、电流和功率容量，就可替代这些元件。如果是更小功率的应用，则可按比例地降低MOSFET的要求，可选用栅极电荷更小的MOSFET，MOSFET的导通电阻则可同比例地增加。例如，如果实际设计只需一半的电流，则可以选择导通电阻大两倍而栅极电荷只有一半的MOSFET，同时仍能保持相同或更高的效率，尺寸和成本却降低了。

确认线性稳压器能驱动选定的MOSFET。驱动一只给定的MOSFET所需的平均电流为：

$$I_{LDO} = Q_{gM2} \times f_{switch}$$

$$I_{VHN} = Q_{gM1} \times f_{switch}$$

其中， f_{switch} 为400kHz（典型值）。

升/降压Li+电池充电器

MAX1870A

MOSFET功率损耗

表5说明了每只MOSFET在升压或降压工作中的阻性和开关损耗。表5给出了一阶估算，但没有考虑二阶影响，如纹波电流或非线性栅极驱动。

在 $V_{BATT}/2 < V_{IN} < 2 \times V_{BATT}$ 的典型应用中，由于M2以低占空比工作，电阻损耗在M1中起主要作用。M1在降压模式、M2在升压模式会产生开关损耗。选择最佳的MOSFET，使最大负载和典型输入/输出条件下，MOSFET有基本平衡的阻性和开关损耗。在混合模式中(V_{IN} 接近于 V_{BATT})，阻性损耗可以很好地估算出来。M1和M2在混合模式中都有开关损耗。

当降压工作中的AC适配器电压为最大时，或适配器电压最低而电池电压最高时，开关损耗就会产生大量的热量。这主要是由于开关损耗方程中的 $CV^2 f$ 项所致。表5只给出了一个大概的估算，不能代替电路试验板评估。

电感选择

选择电感，以使MOSFET、电感和检测电阻中的功耗最小。为优化电阻损耗和RMS电感电流，请将LIR(电感电流纹波)设置成0.3。由于最大阻性功率损耗发生在混合模式中的升压临界状态，请选择适用于该模式的LIR。请根据以下公式来选择电感：

$$L = \frac{2 \times V_{IN} \times t_{min}}{LIR \times I_{CHG}}$$

可采用更大的电感值；但是，这样会产生额外的、降低效率的电阻。更小的电感值会增加RMS电流，也能降低效率。

饱和电流值

电感必须具备足够高的饱和电流值，以保证它在满充、最大输出电压和最小输入电压的情况下不会饱和。在升压工作中，电感承载的电流比降压工作中相同负载下的电流大。可根据以下公式计算电感饱和电流额定值：

$$I_{SAT} \geq \frac{V_{OUT_MAX} \times I_{CHG_MAX}}{V_{IN_MIN}} + \frac{T \times V_{IN_MIN} \times \left(1 - \frac{V_{IN_MIN}}{V_{OUT_MAX}}\right)}{2 \times L}$$

输入电容选择

输入电容必须满足开关电流产生的纹波电流要求(I_{RMS})。可优先考虑非钽化学类型(陶瓷、铝或OS-CON)，原因是其对上电的浪涌电流具有适应力。

表4. 元件列表

DESIGNATION	PART	SPECIFICATIONS
INDUCTORS		
L1	Sumida CDRH104R-100 Sumida CDRH104R-7R0 Sumida CDRH104R-5R2 Sumida CDRH104R-3R8	10μH, 4.4A, 35mΩ power inductor 7μH, 4.8A, 27mΩ power inductor 5.2μH, 5.5A, 22mΩ power inductor 3.8μH, 6A, 13mΩ power inductor
P-CHANNEL MOSFETs		
M1	Siliconix Si4435DY Fairchild FDC602P Fairchild FDS4435A Fairchild FDW256P	P-FET 35mΩ, Q _G = 17nC, V _{DSMAX} = 30V, 8-pin SO P-FET 35mΩ, Q _G = 14nC, V _{DSMAX} = 20V, 6-pin SuperSOT P-FET 25mΩ, Q _G = 21nC, V _{DSMAX} = 30V, 8-pin SO P-FET 20mΩ, Q _G = 28nC, V _{DSMAX} = 30V, 8-pin TSSOP
N/P-CHANNEL MOSFET PAIRS		
M1/M2	Fairchild FDW2520C (8-pin TSSOP)	N-FET 18mΩ, Q _G = 14nC, V _{DSMAX} = 20V, P-FET 35mΩ, Q _G = 14nC, V _{DSMAX} = 20V
N-CHANNEL MOSFETs		
M2	IRF7811W	N-FET, 9mΩ, Q _G = 18nC, V _{DSMAX} = 30V, 8-pin SO

升/降压Li+电池充电器

表5. MOSFET阻性损耗和开关损耗

DESIGNATION	STEP-DOWN MODE	STEP-UP MODE
	DC LOSSES	
M1	$\left(\frac{V_{BATT}}{V_{DCIN}}\right) \times I_{CHG}^2 \times R_{DS(ON)}$	$\left(\frac{V_{BATT}}{V_{DCIN}} \times I_{CHG}\right)^2 \times R_{DS(ON)}$
D4	$\left(1 - \frac{V_{BATT}}{V_{DCIN}}\right) \times I_{CHG} \times V_{Diode}$	0
M2	0	$\left(1 - \frac{V_{DCIN}}{V_{BATT}}\right) \times \left(\frac{V_{BATT}}{V_{DCIN}} \times I_{CHG}\right)^2 \times R_{DS(ON)}$
D3	$I_{CHG} \times V_{DIODE}$	$I_{CHG} \times V_{DIODE}$
SWITCHING LOSSES		
M1	$\frac{V_{DCIN(MAX)}^2 \times C_{LX} \times f_{SW} \times I_{CHG}}{I_{GATE}}$	0
D4	0	0
M2	0	$\frac{V_{BATT(MAX)}^3 \times C_{LX} \times f_{SW} \times I_{CHG}}{I_{GATE} \times V_{DCIN(MAX)}}$
D3	0	0

注：C_{LX}是M1、M2漏极寄生电容的总和。I_{GATE}是M1或M2栅极驱动源出/吸入电流的峰值。

输入电容的尺寸应该满足以下要求，在连续传导模式下，因纹波电流引起的温升不应超过10°C。所选电容的纹波电流容量应该大于0.5 x I_{CHG}。

输出电容选择

输出电容在降压模式中吸收电感纹波电流，或者在升压或混合模式中吸收与电感电流相等的峰峰值纹波电流。因此，电容值和ESR在确定输出电容规格时具有同样重要的意义。实际的纹波幅值为两者之和。可优先考虑陶瓷器件，原因是其对浪涌电流具有适应性。当输入电压为最小时，混合模式期间会产生最差的输出纹波。请参见典型工作特性。

所选电容要能承受0.5 x I_{CHG} x V_{BATT} / V_{IN}的纹波电流，同时保持其内部温升不超过10°C。另外，输出电容还需要能够承受电池初次装入充电器时，来自于电池的浪涌电流。

电池移出响应

在移出电池时，MAX1870A继续维持恒定的电感电流，直到电池电压V_{BATT}超过调节阈值。MAX1870A的响应时间取决于CCV环路的带宽f_{CO} (请参见电压环路补偿一节)。在一些对电池过冲要求苛刻的应用中，可增大C_{OUT}或扩宽f_{CO} (通过增大R_{CV})。请参见典型工作特性中的Battery Insertion and Removal。

系统负载瞬变

MAX1870A电池充电器对系统负载瞬变响应非常快。由于将输入电流环路作为单极点系统而配置，MAX1870A对系统负载瞬变响应很快(请参见典型工作特性中的系统负载瞬变响应图)。这就降低了触发墙上适配器过流阈值的风险，降低了对于适配器规格的余量要求。

升/降压Li+电池充电器

MAX1870A

布局和旁路

DCIN到地间接一只1 μ F旁路电容(图1)。当DC电源输入反向时,可选的二极管D1和D2保护MAX1870A。由于DCIN只为LDO和内部基准电路供电,D1采用小信号二极管就足够了。良好的PCB布局对于达到规定的噪声、效率和稳定性要求非常重要。必须向PCB布局工程师清楚地说明——最好用一张草图来说明电源开关器件和大电流线路的布局。有关范例,请参考MAX1870A评估板中的PCB布局。为获得最佳性能,地平面是至关重要的。在大多数应用中,电路位于一个多层板上,建议充分利用四层或更多层的电路板。顶层用于大电流连接(PGND、DHI、VHP、VHN、BLKP和DLOV),底层用于低噪连接(CSSP、CSSN、CSSS、CSIP、CSIN、REF、CCV、CCI、CCS、DCIN、LDO和GND),中间层用于连续的地平面。请参考下列细则:

- 1) 最先放置大功率连接元件,它们的接地点相邻:
 - 使电流检测电阻连线长度最短,利用开尔文连接来确保精确的电流检测。CSSP、CSSS、CSSN、CSIP和CSIN采用单独支路。
 - 使大电流通路中的地线长度最短。
 - 使大电流通路中的其他线路长度最短。
 - 对于大电流通路,采用宽度>5mm的连线。

理想情况下,表贴功率器件应彼此相邻放置,它们的地端几乎相互接触。然后在顶层用很宽的覆铜区来互连这些大电流地,使得它们不会通过过孔。其他大电流通路也应该最小化,但重点主要放在缩短地线和电流检测线上,这样可以解决大约90%的PCB布局问题。

- 2) 放置IC和信号器件。保持主要开关节点(电感连接点)远离敏感的模拟器件(电流检测线和REF电容)。**重点注意:** IC距电流检测电阻不能超过10mm。保持删极驱动线(DHI和DBST)长度小于20mm,远离电流检测线和REF布线。尽可能靠近IC放置陶瓷旁路电容。大电容可远一些放置。旁路CSSP、CSSN、CSIN和CSIP到模拟地,以降低开关噪声,并保持输入电流和充电器电流的精确度。在器件下面放置电流检测输入滤波器电容,直接接GND。
- 3) 采用一种单点星形接地,直接布在器件下面。将输入地线、功率地(子地层)和普通地连接到该节点。

图14给出了功率通路和元件的部分布局。有关详细信息,请参考评估板数据资料。

升/降压Li+电池充电器

MAX1870A

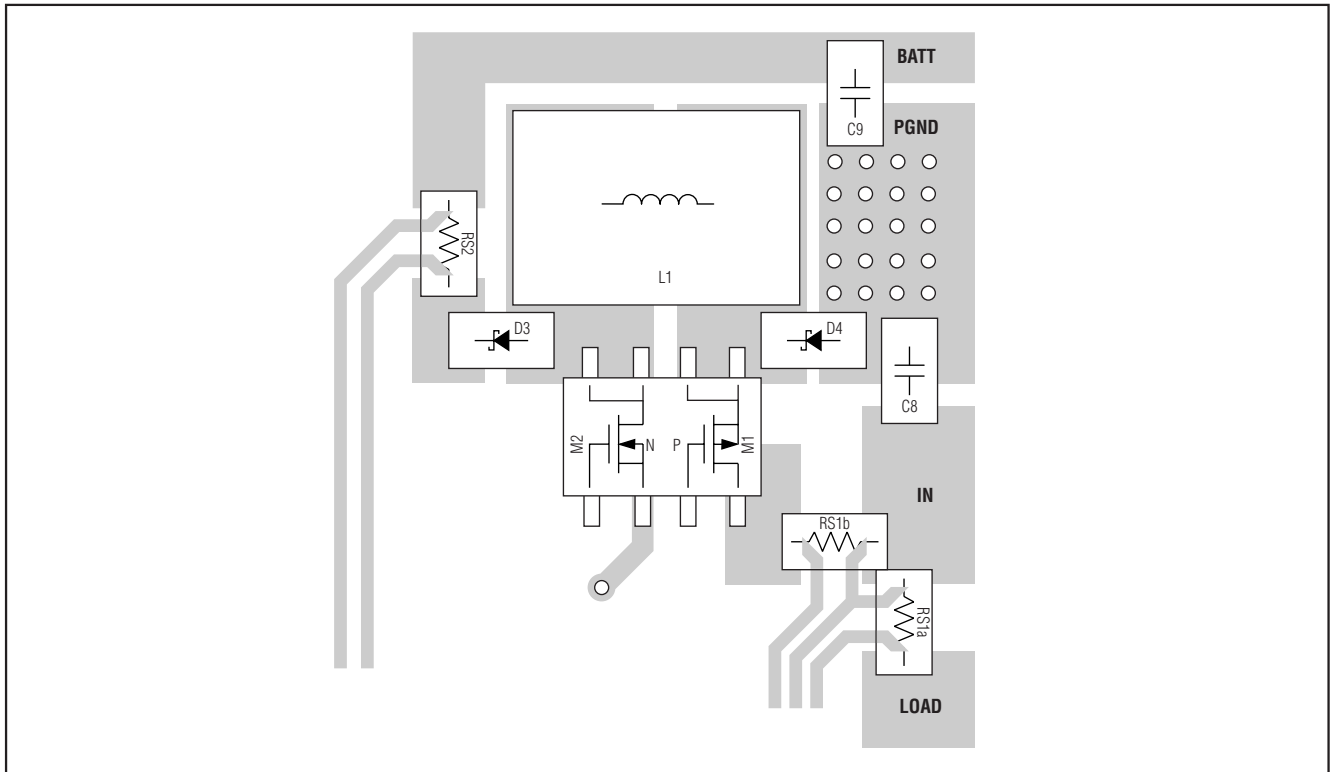
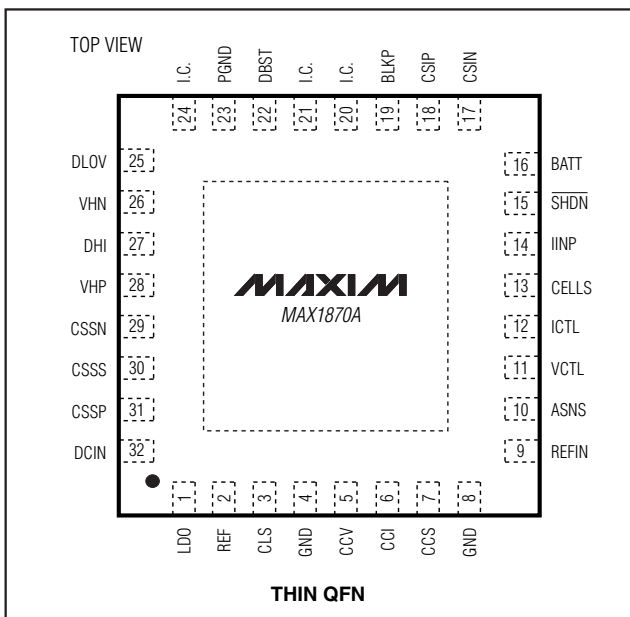


图14. MAX1870A 推荐布局

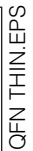
引脚配置



芯片信息

TRANSISTOR COUNT: 6484
PROCESS: BiCMOS

MAX1870A



升/降压Li+电池充电器

MAX1870A

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-integrated.com/cn/packages.)

COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			-----		

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.

2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.

3. N IS THE TOTAL NUMBER OF TERMINALS.

4. THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.

5. DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.

6. ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.

7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.

8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.

9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-3 AND T2855-6.

10. WARPAGE SHALL NOT EXCEED 0.10 mm.

11. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

12. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.

13. LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

-DRAWING NOT TO SCALE-

EXPOSED PAD VARIATIONS

PKG. CODES	D2			E2			L EXPOSED ±0.15	DOWN BONDS ALLOWED
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.		
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES
T1655-3	3.00	3.10	3.20	3.00	3.10	3.20	**	NO
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO
T3255-5	3.00	3.10	3.20	3.00	3.10	3.20	**	YES
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES

**SEE COMMON DIMENSIONS TABLE

DALLAS SEMICONDUCTOR

MAXIM

TITLE: PACKAGE OUTLINE,
16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm

APPROVAL

DOCUMENT CONTROL NO.
21-0140

REV.
1

2/2

MAXIM北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim 不对 Maxim 产品以外的任何电路使用负责, 也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

32 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600**

© 2005 Maxim Integrated Products

Printed USA

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442