



具有电池切换功能的高压OVP

MAX4959/MAX4960

概述

MAX4959/MAX4960过压保护控制器可为低压系统提供高达+28V的高压故障保护。当输入电压大于过压锁定(OVLO)门限时, MAX4959/MAX4960断开外部pFET, 防止受保护元件损坏。欠压锁定(UVLO)门限在输入电压上升到正确电压以前使外部pFET保持断开状态。当系统错误地连接到低功率适配器时, 器件能够断开pFET, 提供额外的系统保护。

没有连接交流适配器时, MAX4959/MAX4960控制外部电池切换开关pFET (P2) (参见图4、图6), 连接到电池。欠压和过压触发门限可通过外部电阻调整。

输入端通过1 μ F陶瓷电容旁路至地, 以实现 ± 15 kV HBM ESD保护。两款器件均采用小型10引脚(2mm x 2mm) μ DFN和10引脚 μ MAX封装, 工作在扩展级温度范围-40°C至+85°C。

应用

笔记本电脑
膝上型电脑
摄像机
移动PC

特性

- ◆ 高达+28V的过压保护
- ◆ OVLO/UVLO门限可由外部调节, 精度为 $\pm 2.5\%$
- ◆ 提供电池切换开关pFET控制
- ◆ 错误电源适配时为系统提供有效保护
- ◆ 较低的电源电流(100 μ A, 典型值)
- ◆ 25ms输入去抖定时器
- ◆ 25ms屏蔽时间
- ◆ 10引脚(2mm x 2mm) μ DFN和10引脚 μ MAX封装

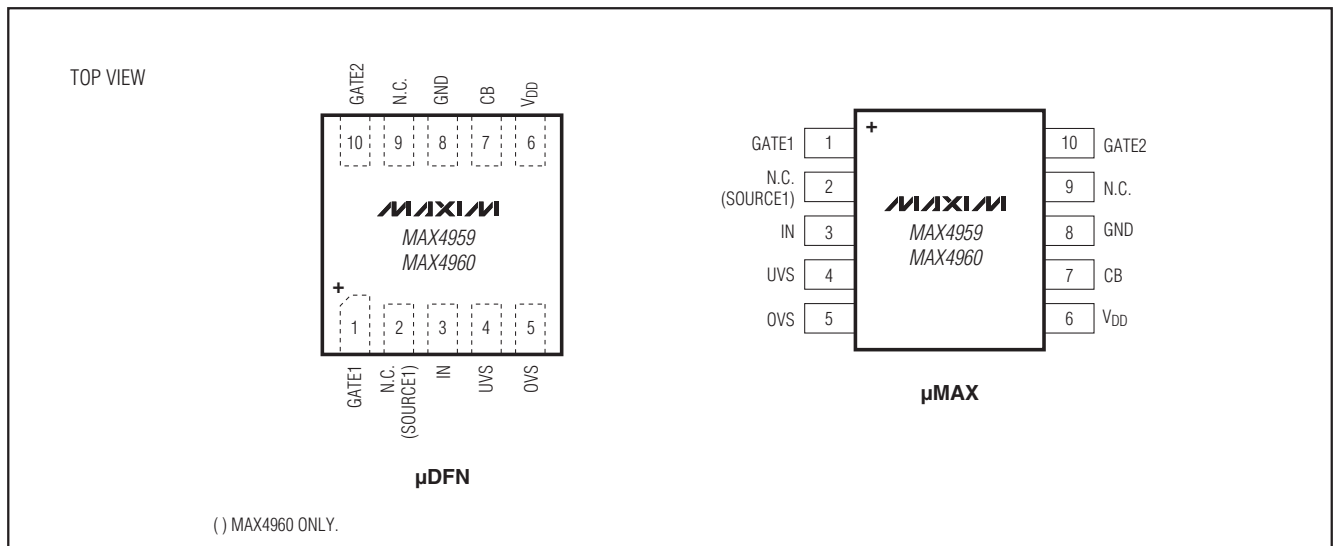
订购信息

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK	PKG CODE
MAX4959ELB+	-40°C to +85°C	10 μ DFN	AAO	L1022-1
MAX4959EUB+*	-40°C to +85°C	10 μ MAX	—	U10-1
MAX4960ELB+	-40°C to +85°C	10 μ DFN	AAP	L1022-1
MAX4960EUB+*	-40°C to +85°C	10 μ MAX	—	U10-1

+表示无铅封装。

*未来产品——供货信息请与工厂联系。

引脚配置



典型工作电路在数据资料的最后给出。



Maxim Integrated Products 1

本文是Maxim正式英文资料的译文, Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误, 如需原文, 请参看Maxim提供的英文原资料。

索取免费样品和最新版的数据资料, 请访问Maxim的主页: www.maxim-ic.com.cn。

项目开发 芯片解密 零件配单 TEL: 15013652265 QQ: 38537442

具有电池切换功能的高压OVP

MAX4959/MAX4960

ABSOLUTE MAXIMUM RATINGS

IN, SOURCE1, GATE1, GATE2, to GND-0.3V to +30V
 V_{DD} to GND-0.3V to +6V
 UVS, OVS, CB to GND-0.3V to +6V
 Continuous Power Dissipation (T_A = +70°C)
 10-pin µDFN (derate 5.0mW/°C above +70°C)403mW
 10-pin µMAX (derate 5.6mW/°C above +70°C)444mW

Operating Temperature Range-40°C to +85°C
 Junction Temperature+150°C
 Storage Temperature Range-65°C to +150°C
 Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = +19V, T_A = -40°C to +85°C, unless otherwise noted, C_{VDD} = 100nF. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
IN						
Input Voltage Range	V _{IN}		4		28	V
Overvoltage Adjustable Trip Range	OVLO	(Note 2)	6		28	V
Overvoltage Comp Reference	OVREF	V _{IN} rising edge	1.18	1.228	1.276	V
OVS Input Leakage Current	OVILKG		-100		+100	nA
Overvoltage Trip Hysteresis	OVHYS			1		%
Undervoltage Adjustable Trip Range	UVLO	(Note 2)	5		28	V
Undervoltage Comp Reference	UVREF	V _{IN} falling edge	1.18	1.228	1.276	V
UVS Input Leakage Current	UVILKG		-100		+100	nA
Undervoltage Trip Hysteresis	UVHYS			1		%
Internal Undervoltage Trip Level	INTUVREF	V _{IN} falling edge	4.1	4.4	4.7	V
Internal Undervoltage Trip Hysteresis	INTUVHYS			1		%
Power-On Trip Level	POTL	V _{DD} > +3V, IN rising edge	0.5	0.75	1	V
Power-On Trip Hysteresis	POTLHYS			10		%
IN Supply Current	I _{IN}	V _{IN} = +19V, V _{OVS} < OVREF and V _{UVS} > UVREF		100	300	µA
VDD						
V _{DD} Voltage Range	V _{DD}		2.7		5.5	V
V _{DD} Undervoltage Lockout	V _{DDUVLO}	V _{DD} falling edge	1.55		2.40	V
V _{DD} Undervoltage Lockout Hysteresis	V _{DDUVLOHYS}			50		mV
V _{DD} Supply Current	I _{VDD}	V _{DD} = +5V, V _{IN} = 0V			10	µA
GATE_						
GATE1 Open-Drain MOS R _{ON} Resistance	R _{ON}	V _{CB} = 0V, V _{IN} = 19V, V _{OVS} < OVREF and V _{UVS} > UVREF, I _{GATE_} = 0.5mA (MAX4959)			1	kΩ
GATE2 Open-Drain MOS R _{ON} Resistance	R _{ON}	V _{CB} = 3V, I _{GATE_} = 0.5mA			1	kΩ

具有电池切换功能的高压OVP

MAX4959/MAX4960

ELECTRICAL CHARACTERISTICS (continued)

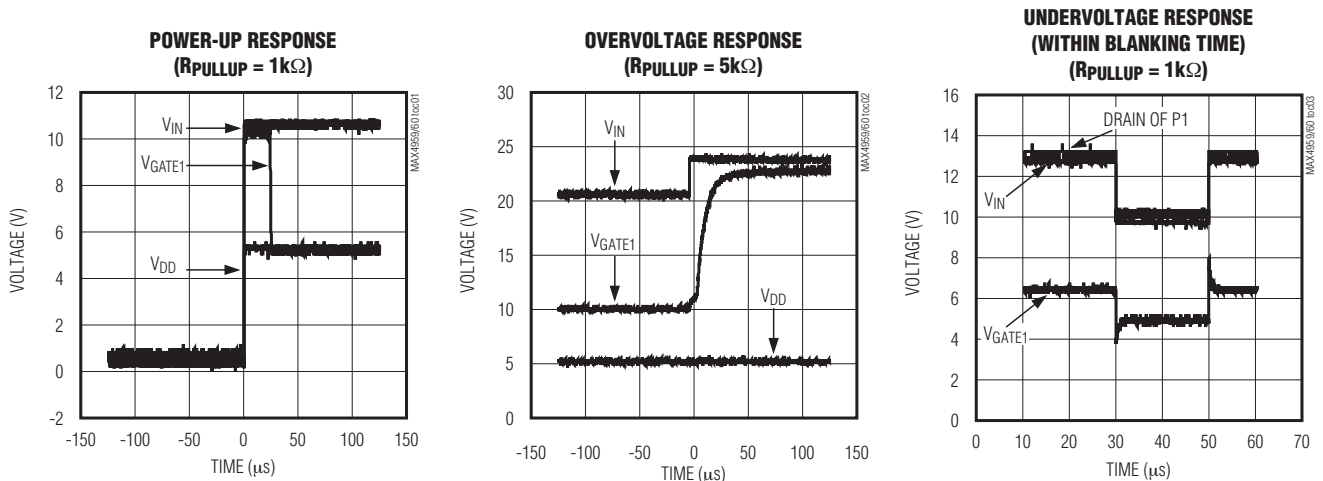
(VIN = +19V, TA = -40°C to +85°C, unless otherwise noted, CVDD = 100nF. Typical values are at TA = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GATE1 Leakage Current	G1LKG	VOVS > OVREF, VUVS < UVREF, or VCB = +5V	-1		+1	μA
GATE2 Leakage Current	G2LKG	VCB = 0V	-1		+1	μA
CB						
Logic-Level High	VIH		1.5			V
Logic-Level Low	VIL				0.4	V
CB Pulldown Resistor	RCBPD		1	2	3	MΩ
TIMING						
Debounce Time	tDEB	VOVP > VIN > VUVP for greater than tDEB for GATE1 to go low	10	25	40	ms
GATE1 Assertion Delay from CB Pin	t1GATE	CB = +3V to 0 rise time = fall time = 5ns (Note 3)		50		ns
GATE2 Assertion Delay from CB Pin	t2GATE	CB = 0 to +3V rise time = fall time = 5ns (Note 3)		50		ns
Blanking Time	tBLANK		10	25	40	ms
MAX4960						
SOURCE1/GATE1 Resistance	RSG	(MAX4960)	140	200	260	kΩ
GATE1/Ground Resistance	RGG	GATE1 Asserted (MAX4960)	140	200	260	kΩ

- Note 1:** Operation is tested at TA = +25°C and guaranteed by design for μDFN package. Operation over specified temperature range is tested for μMAX package.
- Note 2:** Do not exceed absolute maximum rating; the ratio between the externally set OVLO and UVLO threshold must not exceed 4, [OVLO/UVLO]MAX ≤ 4.
- Note 3:** Assertion delay starts from switching of CB pin to reaching of 80% of GATE1/GATE2 transition. This delay is measured without external capacitive load.

典型工作特性

(VOVLO = 22.2V and VUVLO = 10.1V, R1 = 887kΩ, R2 = 66.5kΩ, R3 = 54.9kΩ, all resistors 1%, OVREF = UVREF = 1.228V.)



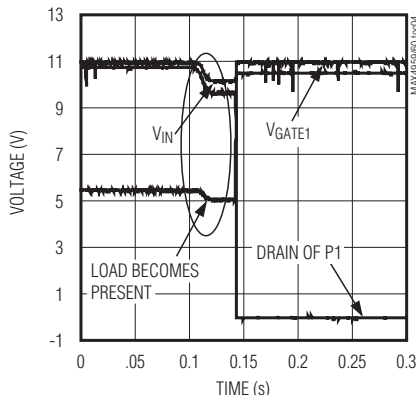
具有电池切换功能的高压OVP

MAX4959/MAX4960

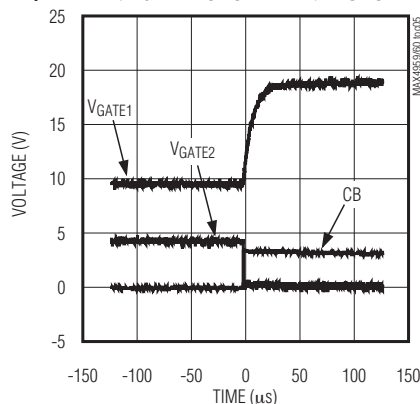
典型工作特性(续)

($V_{OVLO} = 22.2V$ and $V_{UVLO} = 10.1V$, $R1 = 887k\Omega$, $R2 = 66.5k\Omega$, $R3 = 54.9k\Omega$, all resistors 1%, $OV_{REF} = UV_{REF} = 1.228V$.)

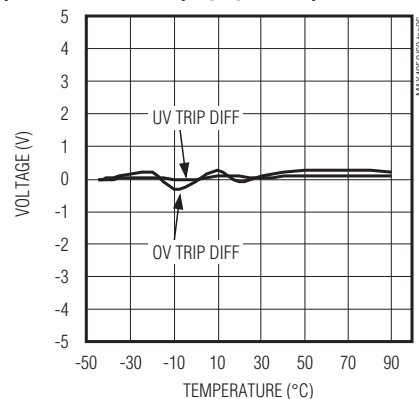
LOW-POWER ADAPTER RESPONSE
($V_{OVLO} = 22.3V$, $V_{UVLO} = 10.1V$, pFET = IRF7726)



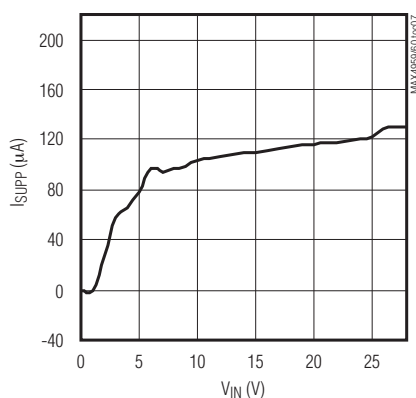
BATTERY SWITCHOVER WITH ADAPTER-PLUGGED RESPONSE
($V_{IN} = 19V$, $V_{GATE2-PULLUP} = 4.2V$, $R_{PULLUP} = 5k\Omega$)



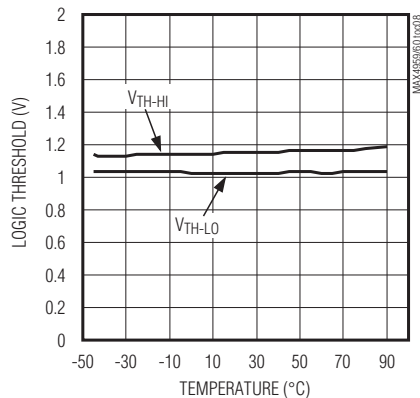
OVERVOLTAGE AND UNDERVOLTAGE TRIP DIFFERENCE vs. TEMPERATURE
($R_{PULLUP} = 1k\Omega$)



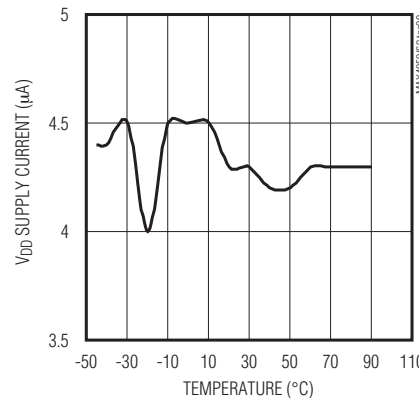
SUPPLY CURRENT vs. INPUT VOLTAGE



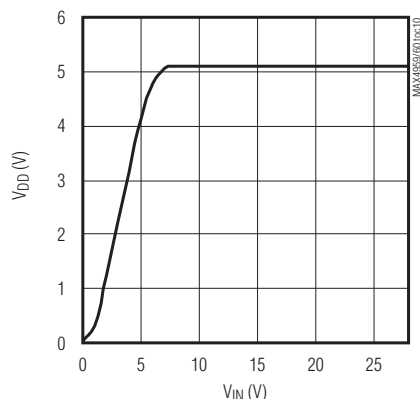
LOGIC-INPUT THRESHOLD vs. TEMPERATURE



VDD SUPPLY CURRENT vs. TEMPERATURE



VOLTAGE RANGE vs. INPUT VOLTAGE RANGE



具有电池切换功能的高压OVP

引脚说明

MAX4959/MAX4960

引脚		名称	功能
MAX4959	MAX4960		
1	1	GATE1	pFET栅极驱动器漏极开路输出。除非发生故障(OVP或UVP) (外部pFET关断), 否则GATE1被驱动至低电平。 $V_{UVLO} < V_{IN} < V_{OVLO}$ 时, GATE1为低电平(外部pFET P1导通)。
2, 9	9	N.C.	没有连接, 无内部连接(接地或悬空)。
—	2	SOURCE1	pFET源极输出, SOURCE1和GATE1之间在内部连接了一只电阻。
3	3	IN	电压输入, IN为电源输入, 也是过压/欠压检测输入。采用1μF陶瓷电容将IN旁路至GND, 以提供±15kV保护输入。为保证正常工作, 陶瓷电容最小值应为0.1μF。
4	4	UVS	欠压门限设置输入, UVS连接到IN和GND之间的外部电阻分压器, 用于设置欠压锁定门限(见典型工作电路)。
5	5	OVS	过压门限设置输入, OVS连接到IN和GND之间的外部电阻分压器, 用于设置过压锁定门限(见典型工作电路)。
6	6	VDD	内部电源输出, 采用最小0.1μF的电容将VDD旁路到GND。VDD为内部上电复位电路供电(参见VDD电容选择部分)。
7	7	CB	电池切换控制输入, CB为高电平时, GATE1为高电平(断开P1), GATE2为低电平(P2导通); CB为低电平时, GATE1由内部逻辑控制且GATE2为高电平(断开P2)。只有当 $V_{UVLO} < V_{IN} < V_{OVLO}$ 时, GATE1由CB控制。
8	8	GND	地。
10	10	GATE2	pFET栅极驱动器漏极开路输出。CB为高电平时, GATE2为低电平(P2导通); CB为低电平时, GATE2为高阻态(P2断开)。

详细说明

MAX4959/MAX4960能够为低压系统提供高达+28V的过压保护。当输入电压大于过压锁定门限时, MAX4959/MAX4960断开外部pFET, 防止受保护元件损坏。

MAX4959/MAX4960还提供一个控制外部电池切换的控制引脚(CB), 没有连接交流适配器时可以切换到电池。主机系统可以检测到系统与电池的连接, 并将CB拉高以接通P2。电池切换期间负载电流不会中断, 这是因为在CB拉高之前P2的体二极管处于导通状态(参见MAX4959典型工作电路1, 图4)。

插入低功率适配器时, 附加保护功能会断开pFET P1。当把低功率适配器错误地插入系统时, 这种适配器不能提供足够的电流, 保护电路可以避免适配器的重复插拔。

欠压锁定(UVLO)

MAX4959/MAX4960具有可调节欠压锁定门限, 范围为+5V至+28V。当 V_{IN} 低于 V_{UVLO} 时, 器件等待一段屏蔽时

间, t_{BLANK} , 观察故障是否仍然存在。如果在 t_{BLANK} 结束时故障消除, 则P1保持开启状态; 如果 V_{IN} 低于 V_{UVLO} , 且持续时间超过屏蔽时间, 则器件关闭P1, 并且在 $V_{IN} < 0.75V$ 之前P1不会重新导通, 见图1。

过压锁定(OVLO)

MAX4959/MAX4960具有可调节的过压锁定门限, 范围为+6V至+28V。当 V_{IN} 大于 V_{OVLO} 时, 器件立即断开P1; 当 V_{IN} 跌至 V_{OVLO} 以下时, 去抖时间过后P1再次导通。

器件工作原理

高压适配器($V_{IN} > V_{OVLO}$)

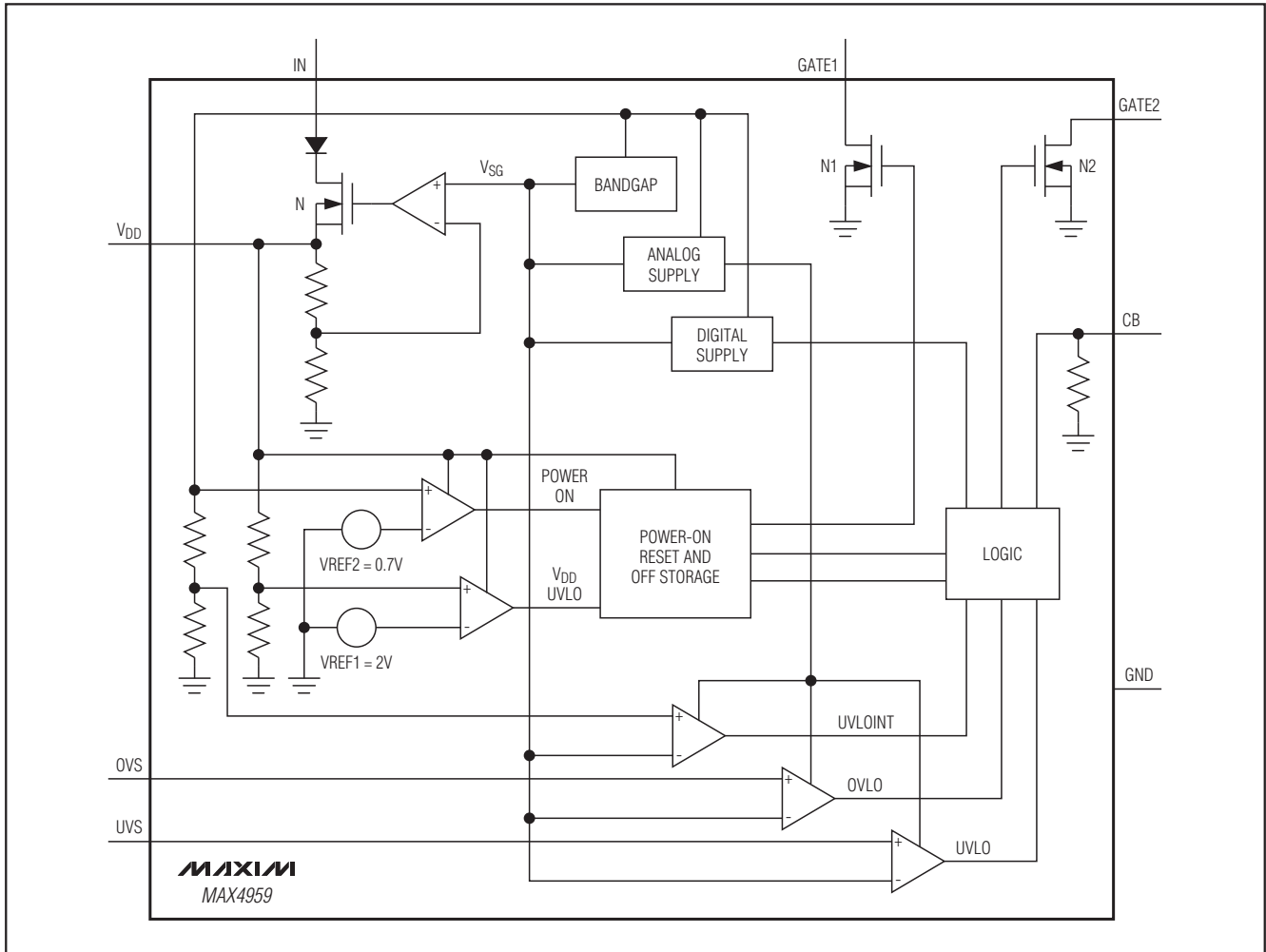
若将电压高于 V_{OVLO} 的适配器插入系统, MAX4959/MAX4960处于OVP状态, P1将保持断开状态或立即断开。OVP检测没有屏蔽时间, 但是, 一旦IN电压跌至 V_{OVLO} 以下, 同时又高于 V_{UVLO} , 则需等待去抖时间后才会开启开关。当IN电压高于 V_{OVLO} 时, P1不受CB引脚控制。

具有电池切换功能的高压OVP

MAX4959/MAX4960

功能框图

MAX4959功能框图



正确的适配器 ($V_{UVLO} < V_{IN} < V_{OVLO}$)

当正确的适配器插入系统时, 器件经过20ms (典型值) 的去抖时间, 确保IN电压在P1开启之前处于 V_{UVLO} 和 V_{OVLO} 之间, 此时, P1和P2均由CB引脚控制。

低功率适配器或干扰条件

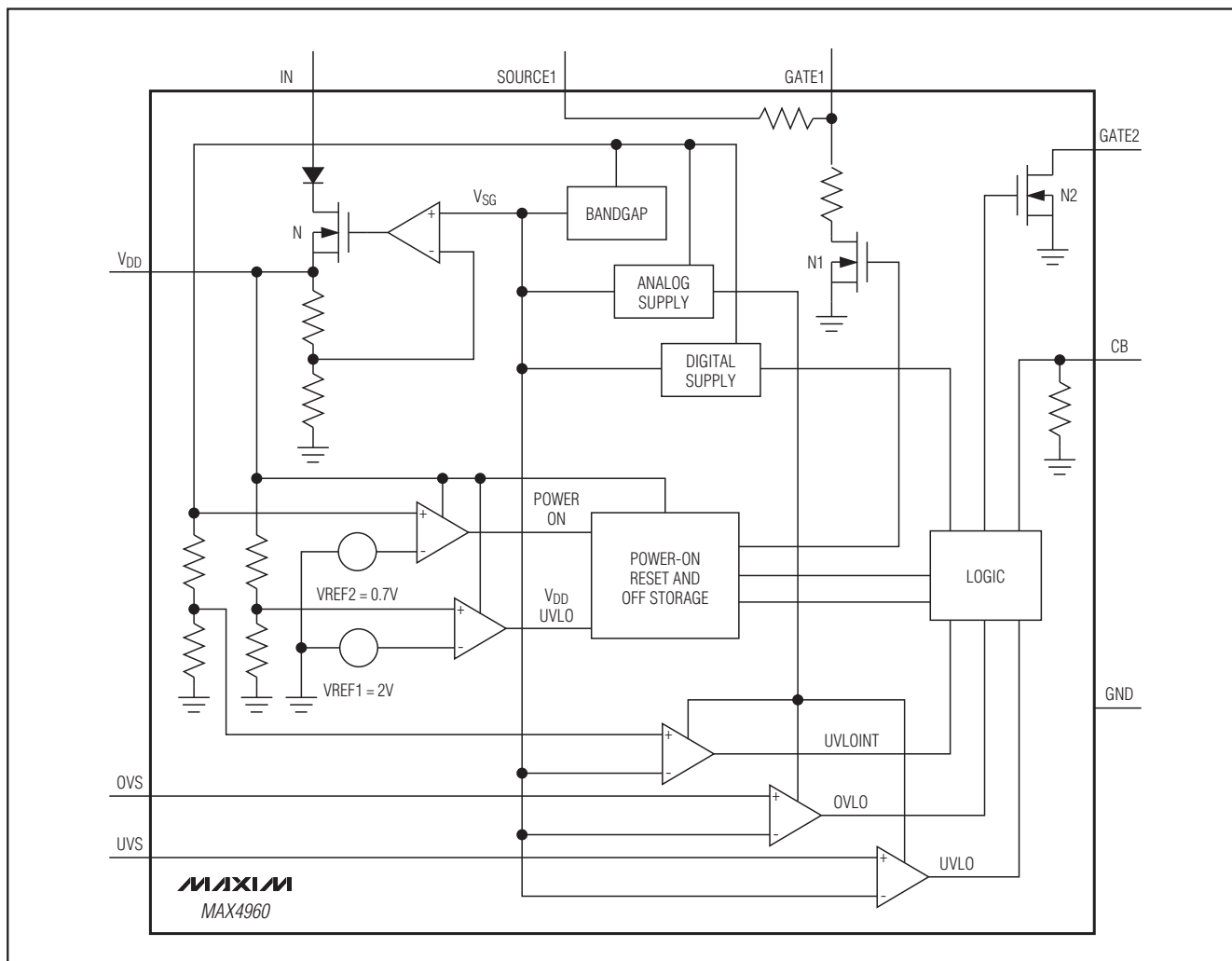
如果适配器电压正确, 但功率不够(错误的低功率适配器), MAX4959/MAX4960能够保护pFET P1, 防止其振荡。适配

器第一次插入时, P1处于断开状态, 此时电压正确。经过去抖时间后P1导通, 低功率适配器的电压被拉至 V_{UVLO} 以下。器件等待10ms的屏蔽时间, 以排除瞬间干扰, 如果故障仍然存在, 则锁存P1的断开状态。直至拔掉适配器($V_{IN} < \text{大约} 0.75V$)并再次插入, P1才会再次导通。没有电池的情况下, 该电路仅在 V_{DD} 备份电容足够大(足以支持10ms屏蔽时间以上的器件供电)的条件下才能确保正常工作。通过监测 V_{IN} 信号, 可以检测到适配器拔出和再次

具有电池切换功能的高压OVP

功能框图(续)

MAX4960功能框图



插入的操作。 V_{IN} 下降到大约0.75V以下时，认为适配器断开； V_{IN} 增至大约0.75V以上时，认为适配器插入。为确保准确地监测到较低的门限值，有必要在 V_{DD} 引脚外部连接储能电容。当输入电压 V_{IN} 下降到4V以下时，由 V_{DD} 引脚的外部电容为内部 V_{IN} 监测电路供电。该电容器由 V_{IN} 通过一个二极管供电，内部箝位至5.5V。

没有连接适配器($V_{IN} < V_{UVLO}$)

当输入电压 V_{IN} 跌至4.4V以下时，P1自动断开，只有断开适配器($V_{IN} < \text{大约} 0.75V$)并再次插入时，P1才重新开启。没有连接适配器时，P1的栅-源阻值较大，保持断开状态(该电阻对于MAX4960是内部电阻，对于MAX4959是外部电阻)，CB引脚控制电池的切换开关pFET P2。

具有电池切换功能的高压OVP

MAX4959/MAX4960

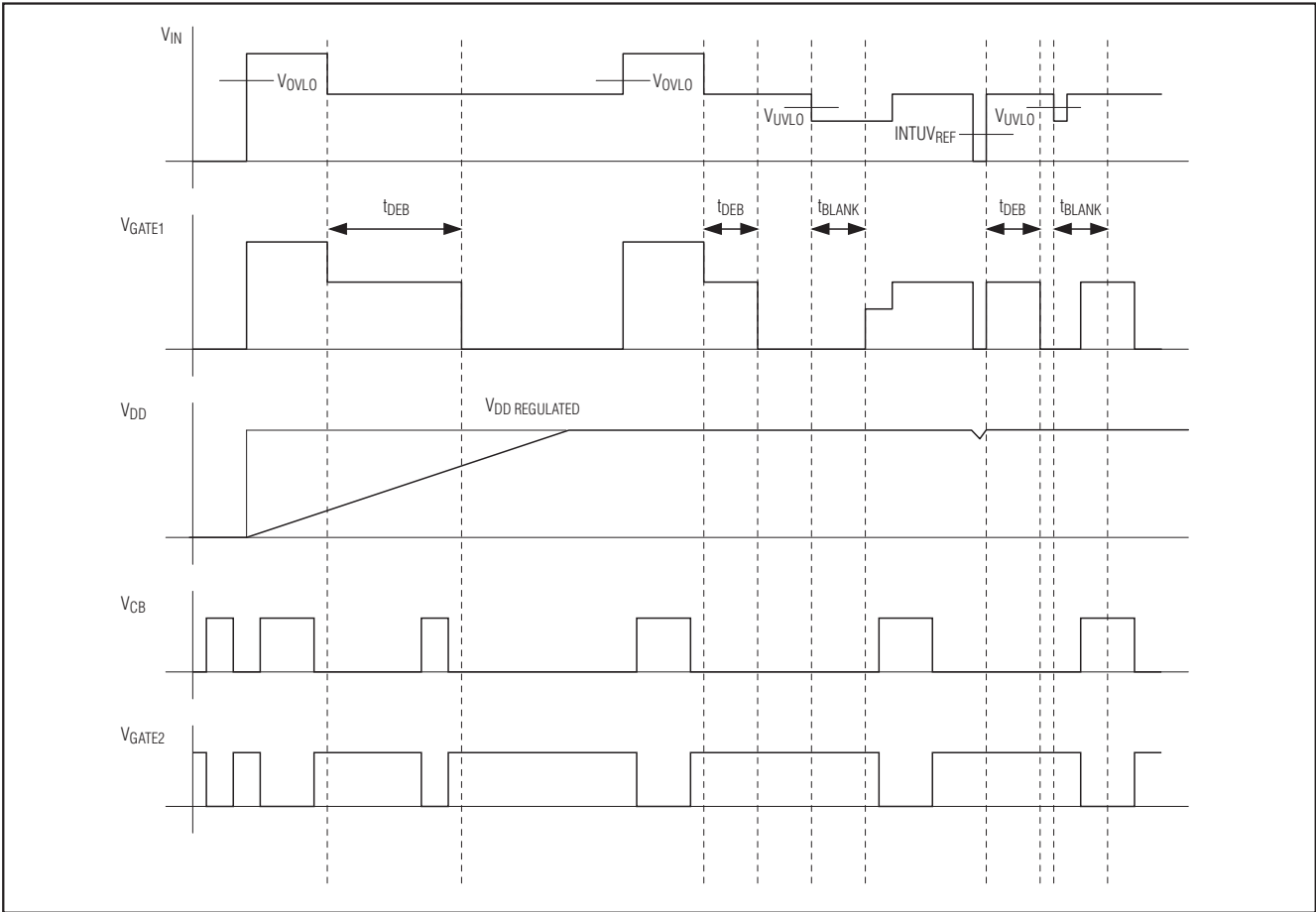


图1. 时序图

下表列出了器件的各种工作模式：

IN RANGE	P1 STATE	P2 STATE
$V_{IN} > V_{OVLO}$	P1 OFF (not affected by CB)	CB = 1 -> P2 is ON CB = 0 -> P2 is OFF
$V_{UVLO} < V_{IN} < V_{OVLO}$ (debounce timeout ongoing)	P1 OFF (not affected by CB)	
$V_{UVLO} < V_{IN} < V_{OVLO}$ (debounce timeout elapsed)	CB = 1 -> P1 is OFF CB = 0 -> P1 is ON	
$V_{INTUVREF} < V_{IN} < V_{OVLO}$ (blanking timeout ongoing)	CB = 1 -> P1 is OFF CB = 0 -> P1 is ON	
$V_{INTUVREF} < V_{IN} < V_{OVLO}$ (blanking timeout elapsed)	P1 OFF (not affected by CB). P1 does not turn on again until adapter is unplugged ($V_{IN} < \sim 0.75V$) and plugged in again.	
$V_{IN} < V_{INTUVREF}$	P1 OFF (not affected by CB). P1 does not turn on again until adapter is unplugged ($V_{IN} < \sim 0.75V$) and plugged in again.	

具有电池切换功能的高压OVP

应用信息

MOSFET配置和选择

如典型工作电路所示，MAX4959/MAX4960可配合单个MOSFET使用，提供一个低成本的供电方案。

MAX4959/MAX4960设计配合pFET工作，为了得到低导通电阻，可以采用多个并联的外部MOSFET (pFET)。大多数情况下，在4.5V V_{GS} 下具有低 $R_{DS(ON)}$ 的MOSFET可以很好地工作。另外，要求MOSFET ($V_{DS} \geq 30V$)能够承受MAX4959/MAX4960的+28V V_{IN} 电压范围。

过压/欠压窗口检测电阻的选择

MAX4959/MAX4960内置欠压和过压比较器，构成窗口检测(见图4)。当被监测电压处于所设置的检测窗口内时，GATE1电压被拉高，经过一段去抖时间后，pFET导通。

R_1 、 R_2 和 R_3 的阻值计算公式如下：

$$V_{UVLO} = (UV_{REF}) \left(\frac{R_{TOTAL}}{R_2 + R_3} \right)$$

$$V_{OVLO} = (OV_{REF}) \left(\frac{R_{TOTAL}}{R_3} \right)$$

其中， $R_{TOTAL} = R_1 + R_2 + R_3$ 。

确定 R_1 、 R_2 和 R_3 阻值的步骤如下：

- 1) 确定 R_{TOTAL} 即 R_1 、 R_2 和 R_3 的阻值之和。由于MAX4959/MAX4960的输入电阻较高，因此， R_{TOTAL} 的阻值最高可达5M Ω 。
- 2) 根据 R_{TOTAL} 和所要求的 V_{OVLO} 触发门限计算 R_3 ：

$$R_3 = \frac{OV_{REF} \times R_{TOTAL}}{V_{OVLO}}$$

- 3) 根据 R_{TOTAL} 、 R_3 和所要求的 V_{UVLO} 触发门限计算 R_2 ：

$$R_2 = \left[\frac{UV_{REF} \times R_{TOTAL}}{V_{UVLO}} \right] - R_3$$

- 4) 根据 R_{TOTAL} 、 R_2 和 R_3 计算 R_1 ：

$$R_1 = R_{TOTAL} - R_2 - R_3$$

注意：外部设置的OVLO和UVLO门限的比值不能大于：

$$4 [V_{OVLO} / V_{UVLO}]_{MAX} \leq 4)$$

V_{DD} 电容选择

V_{DD} 通过线性稳压器稳定在+5V。由于外部可调节UVLO门限的最小值为+5V，因此， V_{DD} 范围为+5V至+28V， V_{DD} 电压为：

$$V_{IN} = 5V \text{ 至 } 5.8V \text{ 时, } V_{DD} = V_{IN} - 0.8V$$

$$V_{IN} > 5.8V \text{ 时, } V_{DD} = +5V$$

V_{DD} 端外接电容的容值必须足够大，当 V_{IN} 跌落到0V时，能够在可由外部设定的时间(t_{HOLD})内为器件供电。 t_{HOLD} 取最小值时， V_{DD} 电容为：

$$C = (I_{VDD} \times t_{HOLD}) / (V_{DD} - V_{DDUVLO})$$

对于极端情况，即当 $V_{IN} = +5V$ ， $V_{DD} = V_{IN} - 0.8V = +4.2V$ ， $I_{VDD} = 10\mu A$ (最大值)时，若 t_{HOLD} 为20ms， $C = (10\mu A \times 20ms) / (4.2V - 2.2V) = 100nF$ 。

注意： V_{DD} 端的电容必须大于100nF，才能保证内部稳压器稳定工作，该电容还必须具有较小的ESR和漏电流，可以选用陶瓷电容。

IN旁路设计

大多数应用场合，IN应通过1 μF 陶瓷电容旁路到GND。如果电源引线较长，所产生的寄生电感较大，应慎重考虑LC谐振引起的过冲，必要时，应提供合理的保护措施，以防止 V_{IN} 端的电压超过+30V极限值。

MAX4959/MAX4960提供高达+28V的过压保护，但不具备负压保护。如需考虑负压保护，可以在IN和GND之间连接一只肖特基二极管，用来箝位负输入电压。

ESD测试条件

当MAX4959/MAX4960的IN端采用1 μF 陶瓷电容旁路到地时，IN端可以承受 $\pm 15kV$ 的人体模式ESD冲击。

人体模式

图2所示为人体模型，图3为人体模式下通过低阻放电时产生的电流波形。该模型包括一只100pF电容，将其充电至所要求的ESD电压，然后通过一个1.5k Ω 电阻向待测器件放电。

具有电池切换功能的高压OVP

MAX4959/MAX4960

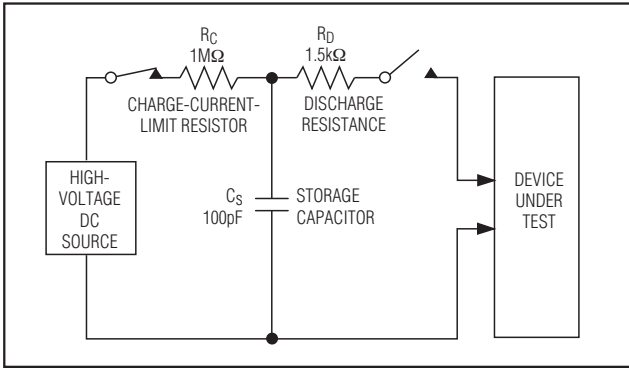


图2. 人体模式ESD测试

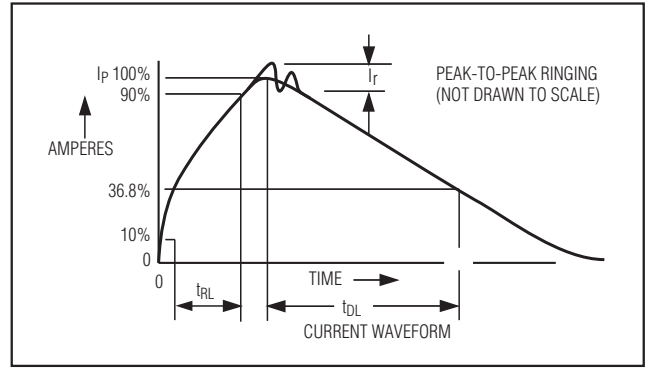


图3. 人体模式下的电流波形

芯片信息

PROCESS: BiCMOS

具有电池切换功能的高压OVP

典型工作电路

MAX4959/MAX4960

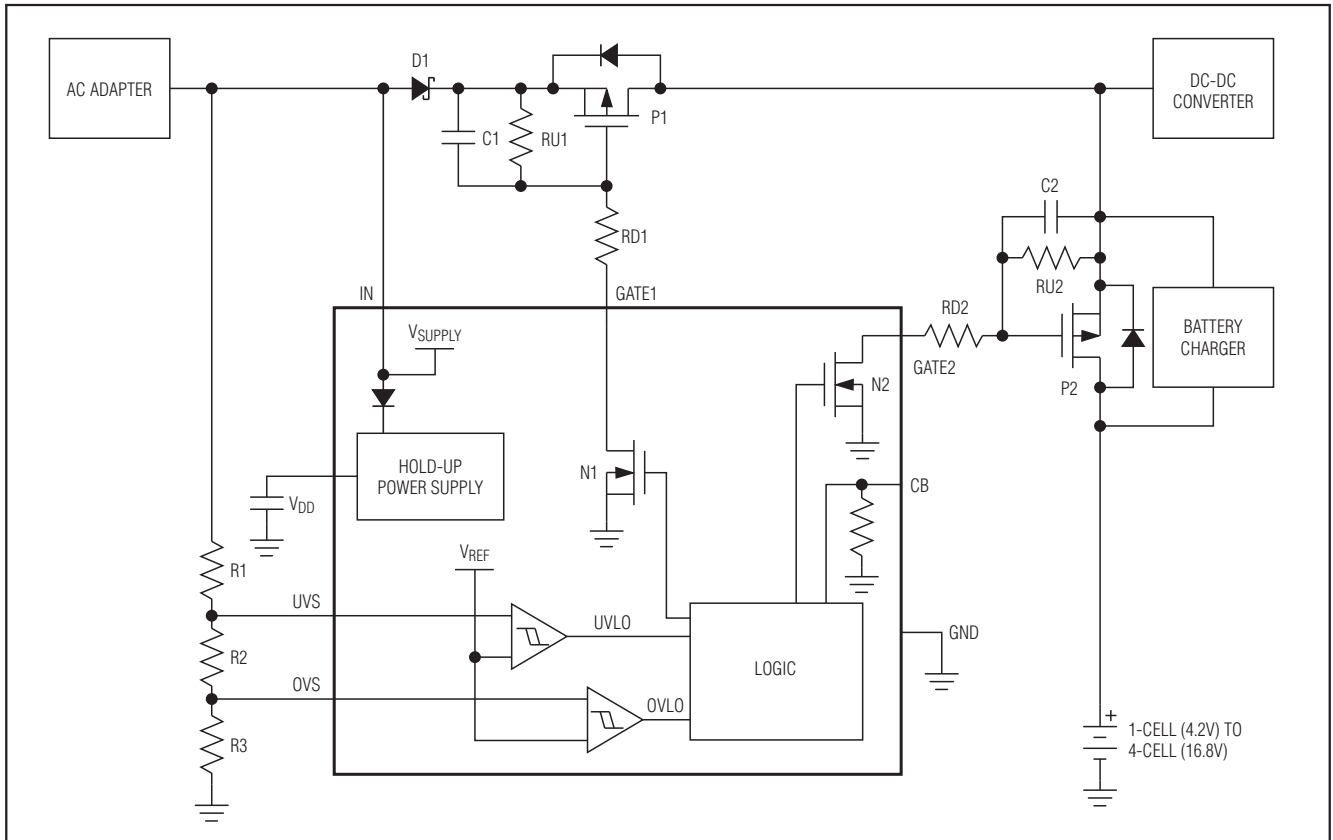


图4. MAX4959典型工作电路1

具有电池切换功能的高压OVP

MAX4959/MAX4960

典型工作电路(续)

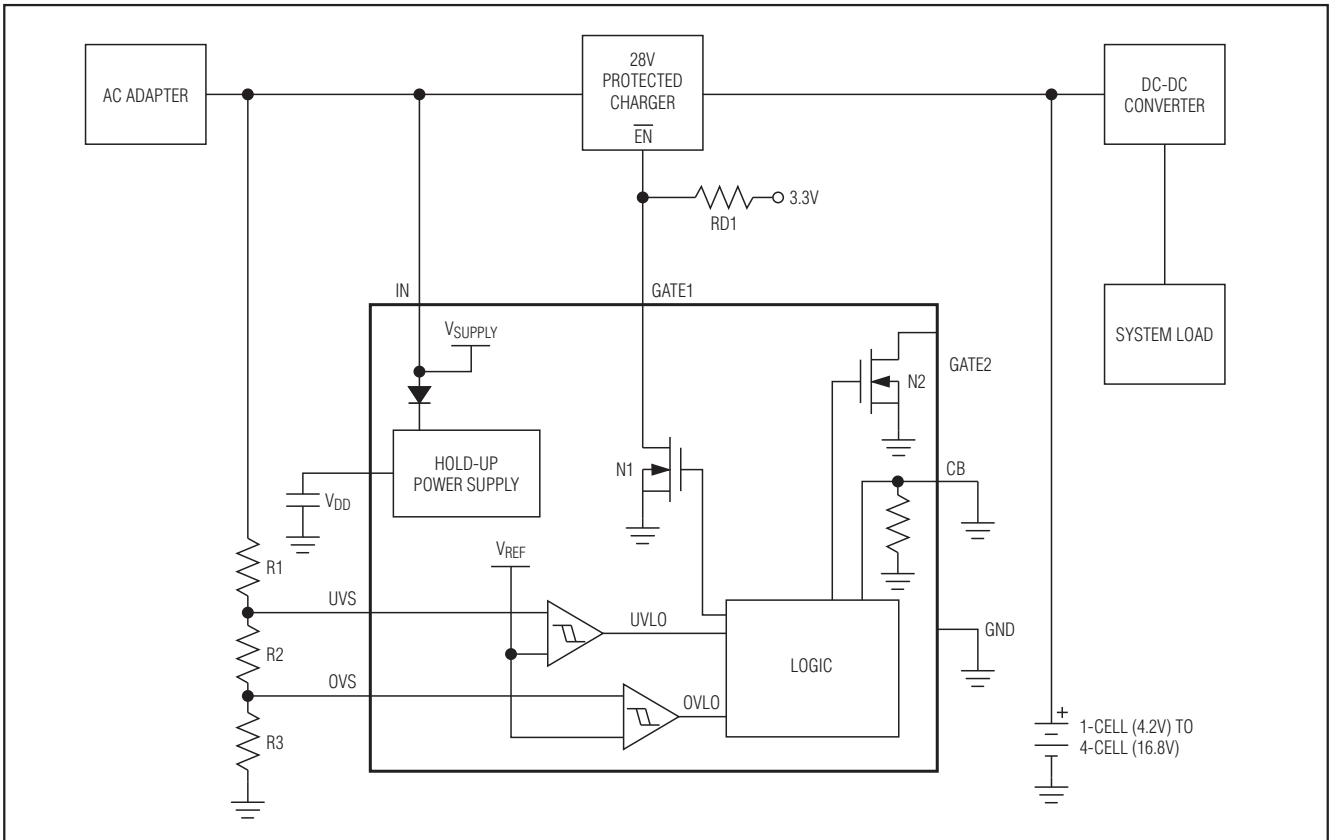


图5. MAX4959典型工作电路2

具有电池切换功能的高压OVP

典型工作电路(续)

MAX4959/MAX4960

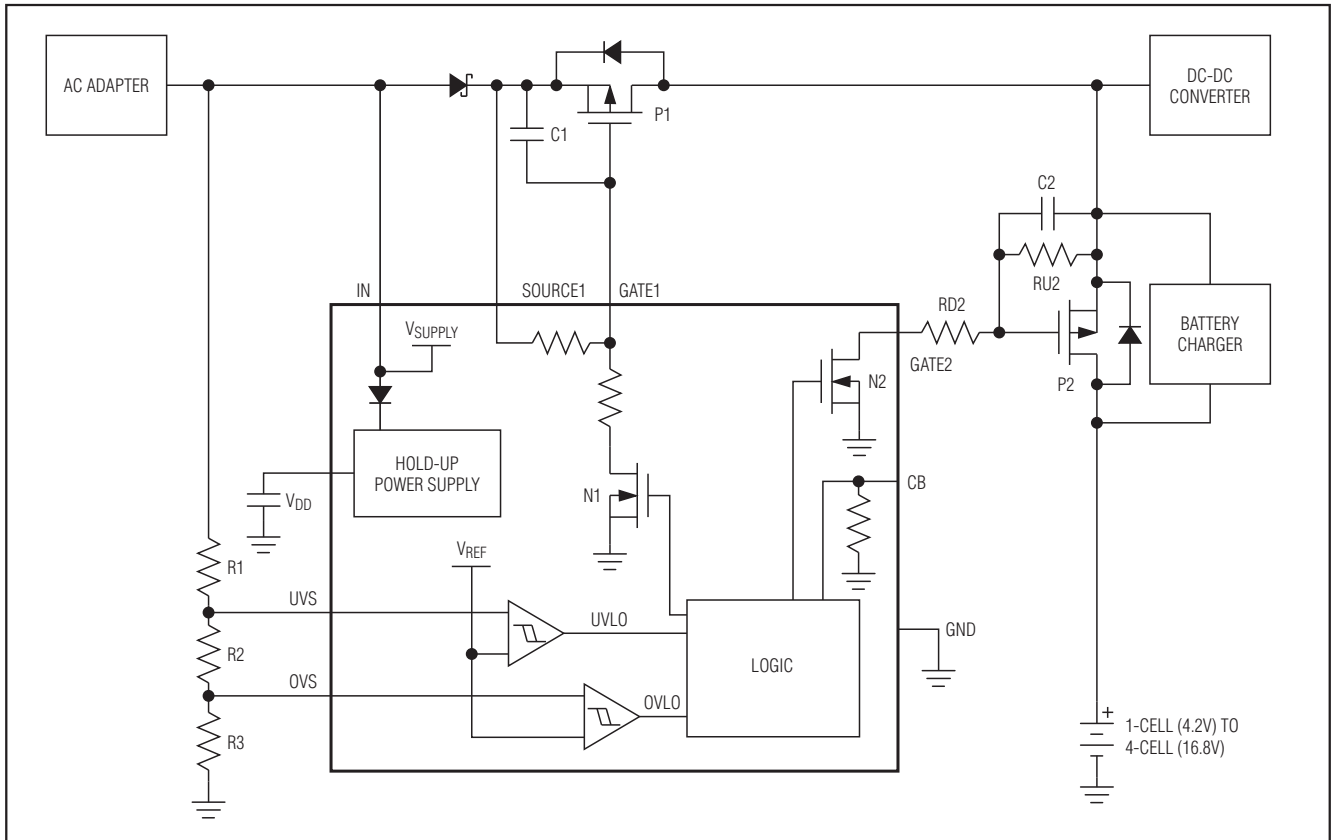


图6. MAX4960典型工作电路1

具有电池切换功能的高压OVP

MAX4959/MAX4960

典型工作电路(续)

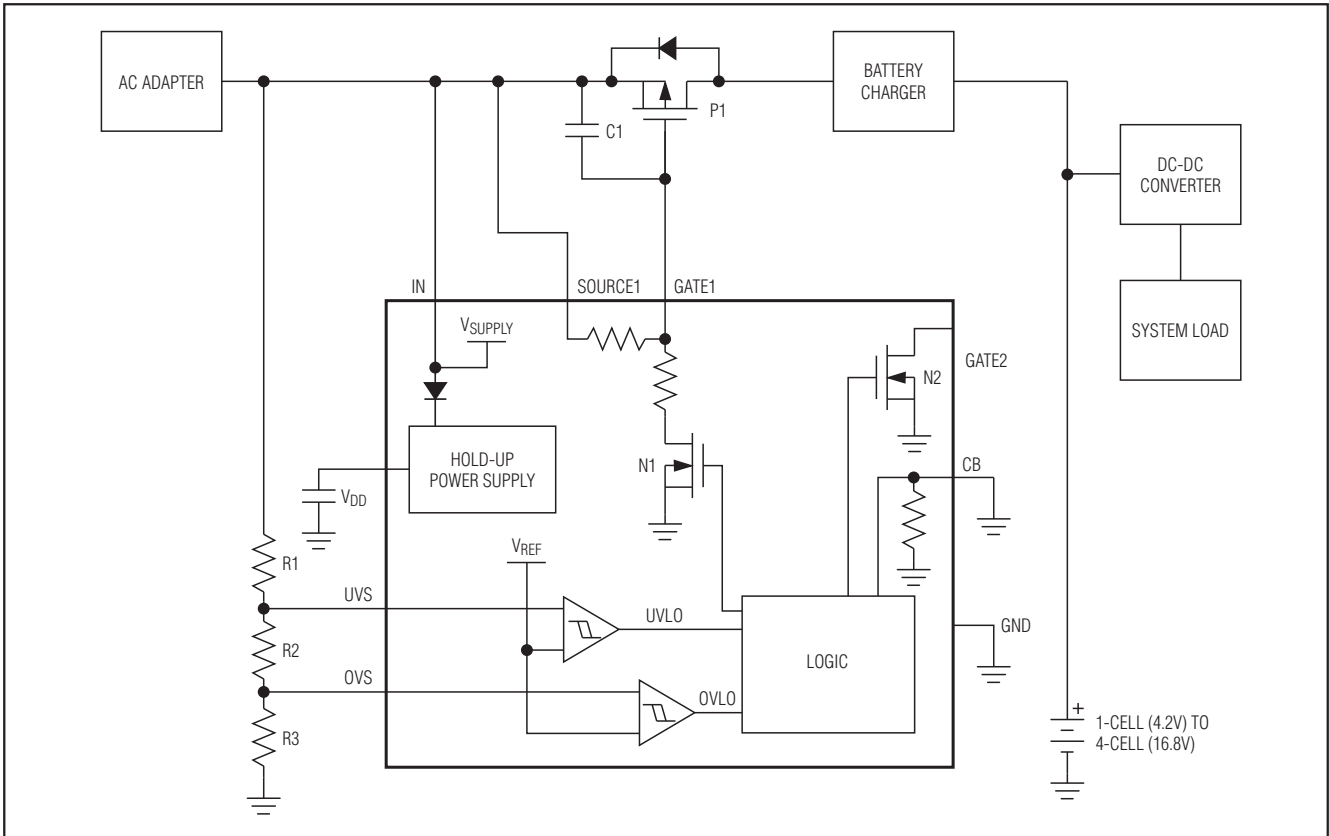


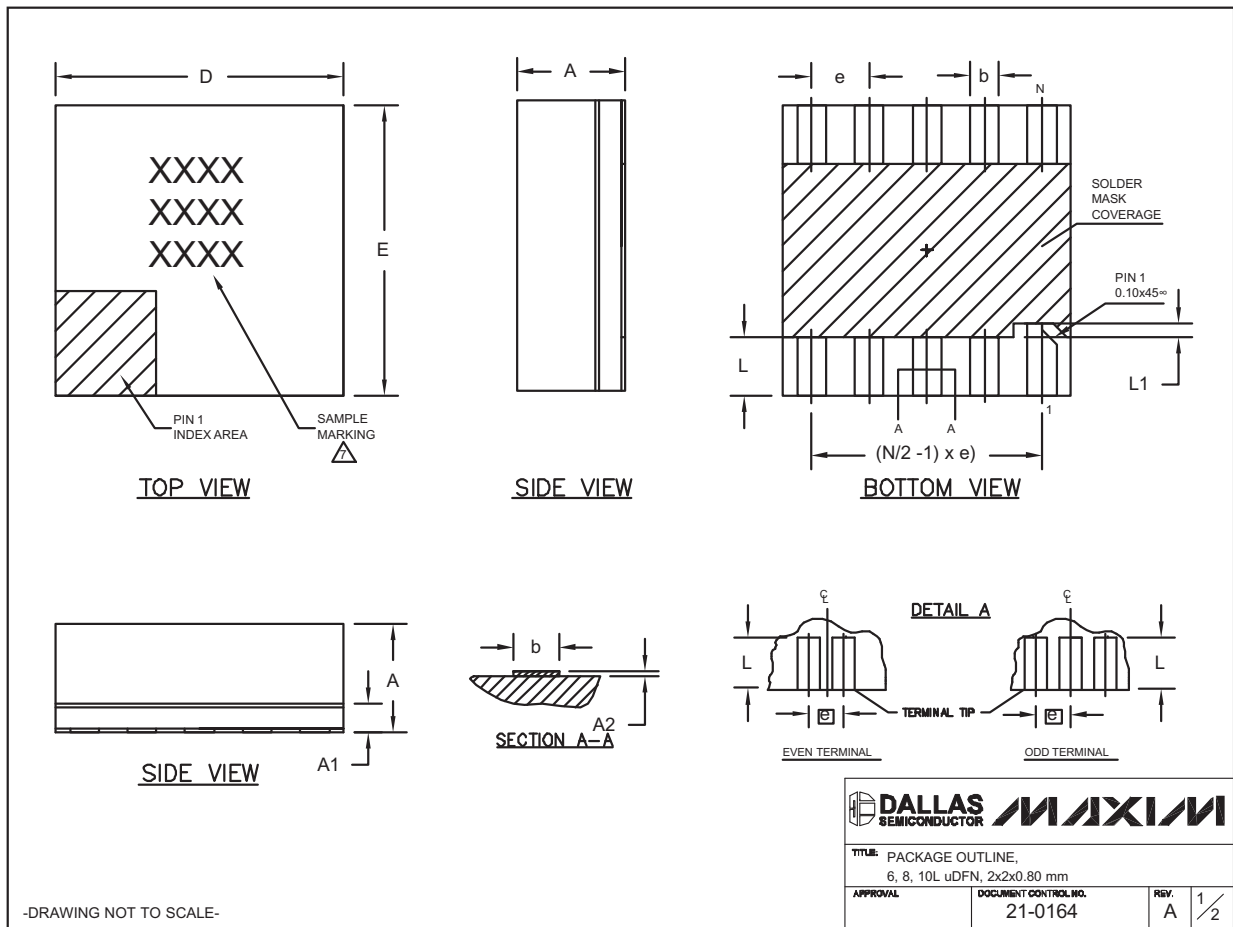
图7. MAX4960典型工作电路2

具有电池切换功能的高压OVP

封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 www.maxim-ic.com.cn/packages.)

MAX4959/MAX4960



具有电池切换功能的高压OVP

MAX4959/MAX4960

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 www.maxim-integrated.com/packages.)

COMMON DIMENSIONS			
SYMBOL	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
A1	0.15	0.20	0.25
A2	0.020	0.025	0.035
D	1.95	2.00	2.05
E	1.95	2.00	2.05
L	0.30	0.40	0.50
L1	0.10 REF.		

PACKAGE VARIATIONS				
PKG. CODE	N	e	b	(N/2 -1) x e
L622-1	6	0.65 BSC	0.30±0.05	1.30 REF.
L822-1	8	0.50 BSC	0.25±0.05	1.50 REF.
L1022-1	10	0.40 BSC	0.20±0.03	1.60 REF.

NOTES:

1. ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
 2. COPLANARITY SHALL NOT EXCEED 0.08mm.
 3. WARPAGE SHALL NOT EXCEED 0.10mm.
 4. PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
 5. "N" IS THE TOTAL NUMBER OF LEADS.
 6. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- △ MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

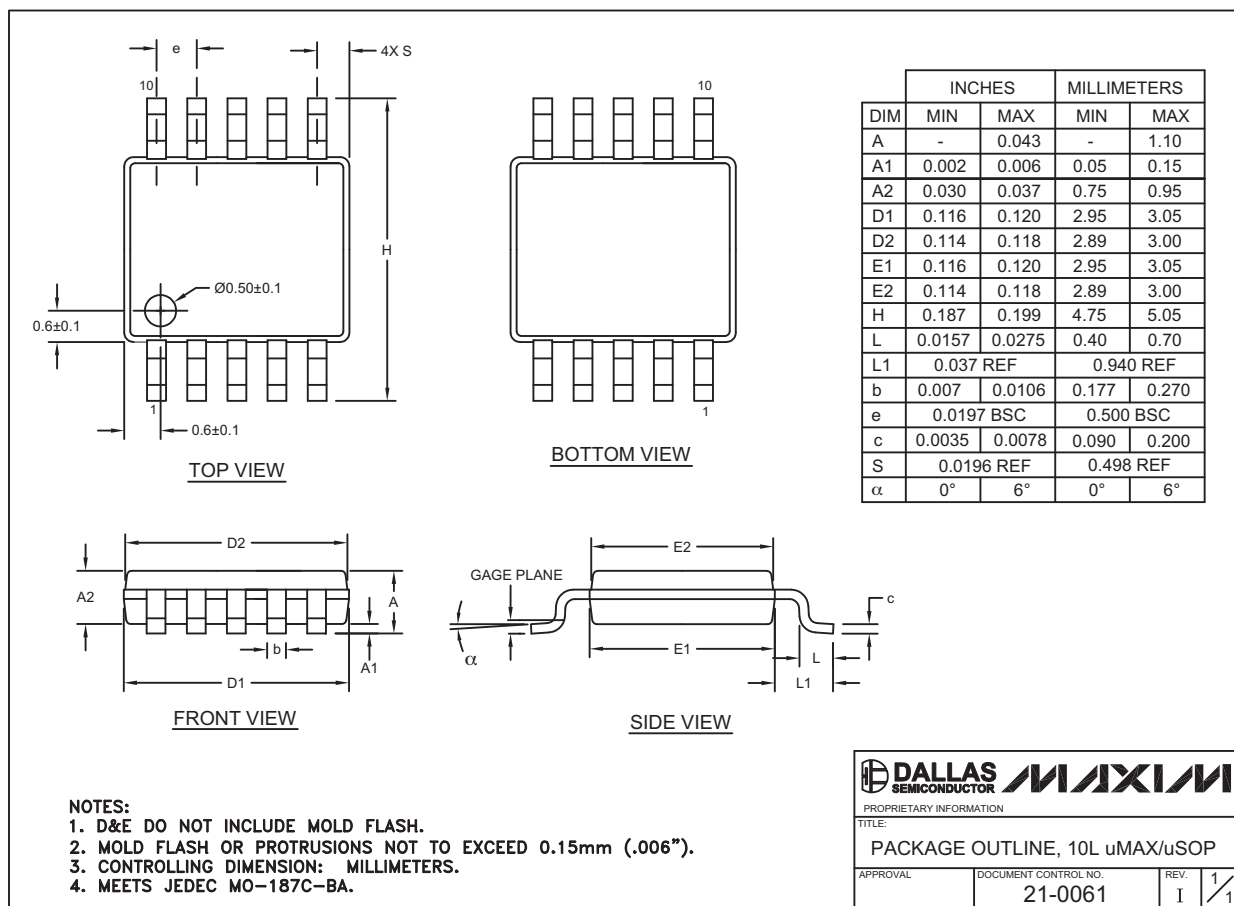
-DRAWING NOT TO SCALE-

 DALLAS SEMICONDUCTOR			
TITLE: PACKAGE OUTLINE, 6, 8, 10L uDFN, 2x2x0.80 mm			
APPROVAL	DOCUMENT CONTROL NO.	REV.	2 / 2
	21-0164	A	

具有电池切换功能的高压OVP

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 www.maxim-integrated.com/packages.)



Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 17

© 2007 Maxim Integrated Products

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442