

SST39LF160/SST39VF160

特性

- 1M×16 的结构
- 单个电压的读和写操作
 - SST39LF160 为 3.0~3.6V
 - SST39VF160 为 2.7~3.6V
- 高可靠性
 - 耐用性: 100,000 个周期 (典型)
 - 数据保持时间: 大于 100 年
- 低功耗 (14MHz 时的典型值)
 - 有效电流: 12mA (典型)
 - 等待电流: 4uA (典型)
 - 自动低功耗模式: 4uA (典型)
- 扇区擦除能力
 - 相同的 2K 字扇区
- 快速读访问时间
 - SST39LF160 为 55ns
 - SST39VF160 为 70ns 和 90ns
- 地址和数据可锁存
- 快速擦除和字编程 (Word-Program)
 - 扇区擦除时间: 18ms (典型)
 - 块擦除时间: 18ms (典型)
 - 芯片擦除时间: 70ms (典型)
 - 字编程时间: 14us (典型)
 - 芯片重写时间: SST39LF/VF160 为 15s (典型)
- 自动写时序
 - 内部 V_{PP} 产生
- 写结束检测
 - 触发位
 - 数据#查询位
- CMOS I/O 兼容
- JEDEC 标准
 - Flash EEPROM 管脚分配和命令设置
- 封装
 - 48 脚 TSOP (12mm×20mm)
 - 48 脚 TFBGA (8mm×10mm)

概述

SST39LF/VF160 是一个 1M×16 的 CMOS 多功能 Flash (MPF) 器件, 由 SST 特有的高性能 SuperFlash 技术制造而成。SuperFlash 技术的分裂闸 (split-gate) 单元结构和厚氧化物制程的采用可提供可靠性更强、工艺更完善的解决方案 (相对其它方法)。SST39LF160 的写 (编程或擦除) 操作电源电压为 3.0—3.6V。

SST39VF160 的写（编程或擦除）操作电源电压为 2.7—3.6V。这两个器件都符合×16 存储器的 JEDEC 标准的管脚分配。

SST39LF/VF160 具有高性能的字编程功能，字编程时间为 14us。器件通过触发位或数据#查询位来指示编程操作的完成。为了防止意外写的发生，器件还提供了硬件和软件数据保护机制。SST39LF/VF160 的 10,000 个周期的耐用性和大于 100 年的数据保持时间，使其可广泛用于设计、制造和测试等应用中。

SST39LF/VF160 尤其适用于要求程序、配置或数据存储可方便和低成本地更新的应用。对于所有的系统，SST39LF/VF160 的使用可显著增强系统的性能和可靠性，降低功耗。它们比其它技术制造的 Flash 器件在擦除和编程操作中消耗更少的能量。所有能量的消耗与应用的电压、电流和操作时间有关。由于不管对于任何的电压范围，SuperFlash 技术都消耗很小的电流，使用很短的擦除时间，因此 SST39LF/VF160 在擦除或编程操作中消耗的能量小于其它 Flash 技术制造而成的器件。SST39LF/VF160 也增强了程序、数据和配置存储器的低成本应用的灵活性。

SuperFlash 技术提供了固定的擦除和编程时间，与擦除/编程周期数无关。因此，使用时不必像其它 Flash 技术制造的器件一样（擦除和编程时间随着擦除/编程周期的增加而延长）要对软件或硬件进行修改和变动。

为了满足器件高密度的要求，SST39LF/VF160 提供了 48 脚 TSOP 和 48 脚 TFBGA 两种封装形式。管脚配置如图 1 和 2 所示。

器件操作

SST39LF/VF160 的存储器操作由命令来启动。命令通过标准微处理器写时序写入器件。将 WE#拉低、CE#保持低电平来写入命令。地址总线上的地址在 WE#或 CE#的下降沿（无论哪一个后产生下降沿）被锁存。数据总线上的数据在 WE#或 CE#的上升沿（无论哪一个先产生上升沿）被锁存。SST39LF/VF160 还包含一种自动低功耗模式，它可在有效读操作将数据读出后使器件进入一个接近等待模式的状态。这样， I_{DD} 有效读电流从 15mA 降低到 4uA。自动低功耗模式可将典型的 I_{DD} 有效读电流降低到读周期内的 1mA/MHz。只要启动另一次读周期的地址或控制信号发生变化，器件就退出自动低功耗模式，不占用访问时间。注意：当 CE#保持低电平而使器件上电后，器件就不能进入自动低功耗模式，直到出现第一个地址跳变或 CE#变为高电平。

读

SST39LF/VF160 的读操作由 CE#和 OE#控制，只有两者都为低电平时，系统才能从器件的输出管脚获得数据。CE#是器件片选信号。当 CE#为高电平时，器件未被选中工作，只消耗等待电流。OE#是输出控制信号，用来控制输出管脚数据的输出。当 CE#或 OE#为高电平时，数据总线呈现高阻态。详情请参考图 3 的读周期时序。

字编程操作

SST39LF/VF160 以字形式进行编程。编程前，包含字的扇区必须完全擦除。编程操作分为三步。第一步，执行三字节装载时序，用于软件数据保护。第二步，装载字地址和字数据。在字编程操作中，地址在 CE#或 WE#的上升沿（不论哪一个后产生下降沿）锁存。数据在 CE#或 WE#的上升沿（不论哪一个先产生上升沿）锁存。第三步，执行内部编程操作，该操作在第 4 个 WE#或 CE#的上升沿出现（不论哪一个先产生上升沿）之后启动。编程操作一旦启动，将在 20us 内完成。见图 4 和 5 的 WE#和 CE#控制的编程操作时序图以及图 16 的流程图。在编程操作过程中，只有数据#查询位和触发位的读操作有效。在内部编程操作过程中，主机可以自由执行其它任务。该过程中发送的任何命令都被忽略。

扇区/块擦除操作

扇区（或块）擦除操作允许系统对器件执行连续的扇区擦除（或连续的块擦除）。SST39LF/VF160 提供了扇区擦除和块擦除模式。扇区结构统一为 2K 字的规格。块擦除模式是对相同 32K 字的块执行擦除操

作。扇区操作通过在最新一个总线周期内执行一个 6 字节的命令时序（扇区擦除命令（30H）和扇区地址（SA））来启动。块擦除操作通过在最新一个总线周期内执行一个 6 字节的命令时序（块擦除命令（50H）和块地址（BA））来启动。扇区或块地址在第 6 个 WE# 脉冲的下降沿锁存，命令（30H 或 50H）在第 6 个 WE# 脉冲的上升沿锁存。内部擦除操作在第 6 个 WE# 脉冲后开始执行。擦除操作是否结束由数据#查询位或触发位决定。见图 9 和 10 的时序。扇区或块擦除操作过程中发布的任何命令都被忽略。

芯片擦除操作

SST39LF/VF160 包含芯片擦除功能，允许用户擦除整个存储器阵列，使其变为“1”状态。这在需要快速擦除整个器件时很有用。

芯片擦除操作通过在最新一个总线周期内执行一个 6 字节的命令（5555H 地址处的芯片擦除命令（10H））时序来启动。在第 6 个 WE# 或 CE# 的上升沿（无论哪一个先出现上升沿）开始执行擦除操作。擦除过程中，只有触发位或数据#查询位的读操作有效。见表 4 的命令时序序列、图 8 的时序图和图 19 的流程图。芯片擦除过程中发布的任何命令都被忽略。

写操作状态检测

SST39LF/VF160 提供两种检测写（编程或擦除）周期结束的软件方法，以便优化系统的写周期。软件检测包括 2 个状态位：数据#查询位（DQ7）和触发位（DQ6）。写结束检测模式在 WE# 的上升沿后使能，WE# 的上升沿用来启动内部的编程或擦除操作。

非易失性写操作的结束与系统不同步；因此，数据#查询位或触发位的读取可能与写周期结束同时发生。如果这样，系统就可能得到一个错误的结果，即有效数据与 DQ7 或 DQ6 发生冲突。为了防止错误的情况，当一个错误结果出现时，软件程序应当包含一个两次读被访问地址单元的循环。如果两次读取的值均有效，则器件已经完成了写周期，否则拒绝接受数据。

数据#查询（DQ7）

当 SST39LF/VF160 正在执行内部编程操作时，任何读 DQ7 的动作将得到真实数据的补码。一旦编程操作结束，DQ7 为真实的数据。注意：即使在内部写操作结束后紧接着出现在 DQ7 上的数据可能有效，其余的数据输出管脚上的数据也无效；只有在 1 μ s 的时间间隔后执行了连续读周期，所得的整个数据总线上的数据才有效。在内部擦除操作过程中，读出的 DQ7 值为‘0’。一旦内部擦除操作完成，DQ7 的值为‘1’。编程操作的第 4 个 WE#（或 CE#）脉冲的上升沿出现后，数据#查询位有效。对于扇区/块擦除或芯片擦除，数据#查询位在第 6 个 WE#（或 CE#）脉冲的上升沿出现后有效。见图 6 的数据#查询时序和图 17 的流程图。

触发位（DQ6）

在内部编程或擦除操作过程中，读取 DQ6 将得到 1 或 0，即所得的 DQ6 在 1 和 0 之间变化。当内部编程或擦除操作结束后，DQ6 位的值不再变化。触发位在编程操作的第 4 个 WE#（或 CE#）脉冲的上升沿后有效。对于扇区/块擦除或芯片擦除，触发位在第 6 个 WE#（或 CE#）脉冲的上升沿出现后有效。见图 7 的触发位时序和图 17 的流程图。

数据保护

SST39LF/VF160 提供有硬件和软件方法来保护非易失性数据，防止意外写的产生。

硬件数据保护

噪声/干扰保护：如果 WE# 或 CE# 脉冲宽度小于 5ns，写周期不启动。

V_{DD} 上电/掉电检测：V_{DD} 小于 1.5V 时写操作禁止。

写禁止模式：强制使 OE#为低、CE#为高或 WE#为高时，写操作被禁止。这可以防止上电或掉电过程中无意写操作的产生。

软件数据保护 (SDP)

SST39LF/VF160 为数据变化操作，即编程和擦除操作，提供了符合 JEDEC 标准的数据保护机制。编程操作要求包含一个 3 字节的时序。这个 3 字节装载时序用来启动编程操作，为防止意外写（例如，系统上电或下电过程中出现的写操作）提供最佳保护。擦除操作要求包含一个 6 字节的时序。器件出厂时，软件数据保护特性就永久使能。见表 4 中指定的软件命令代码。在 SDP 命令时序中，无效的命令将中止 T_{RC} 内的读模式。在所有 SDP 命令时序中，DQ15~DQ8 的内容可能为 V_{IL} 或 V_{IH} ，而非其它值。

通用 Flash 存储器接口 (CFI)

SST39LF/VF160 还包含 CFI 信息，用来描述器件特性。为了进入 CFI 查询模式，系统必须执行装载 3 字节的时序，类似于软件 ID 入口命令。该命令的最后一个周期将 98H (CFI 查询命令) 装入地址 5555H。一旦器件进入 CFI 查询模式，系统从表 5~7 给出的地址中读出 CFI 数据。系统必须通过写入 CFI 退出命令从 CFI 查询模式的执行过程中退出，返回到读模式。

器件标识符

器件标识符模式用来识别 SST39LF/VF160 器件，指出制造商为 SST。该模式可通过软件操作进行访问。当使用多个制造商生产的同种封装形式的器件时，用户可利用软件器件标识符操作来识别器件（即，使用器件 ID）。详细情况见表 4 的软件操作，图 11 的软件 ID 入口和读时序图以及图 18 的软件 ID 入口命令列流程图。

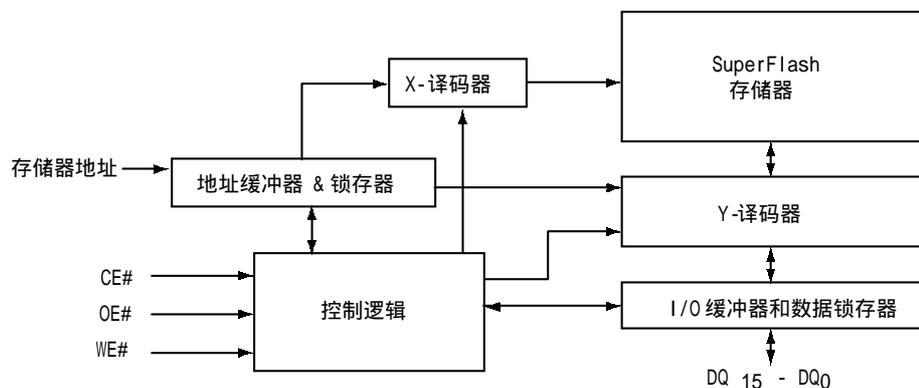
表 1 器件标识符

	地址	数据
制造商 ID	0000H	00BFH
器件 ID SST39LF/VF160	0001H	2782H

器件标识符模式退出/CFI 模式退出

为了返回到标准读模式，必须退出软件器件标识符模式。该模式通过发布一个软件 ID 退出命令来退出，使器件返回到读模式。当意外的瞬变条件使得器件工作明显反常（例如不能正确读）时，退出器件标识符命令也可用来将器件复位到读模式。注意：在内部编程或擦除操作过程中软件 ID 退出/CFI 退出命令被忽略。见表 4 的软件命令代码，图 13 的时序波形以及图 18 的流程图。

功能框图



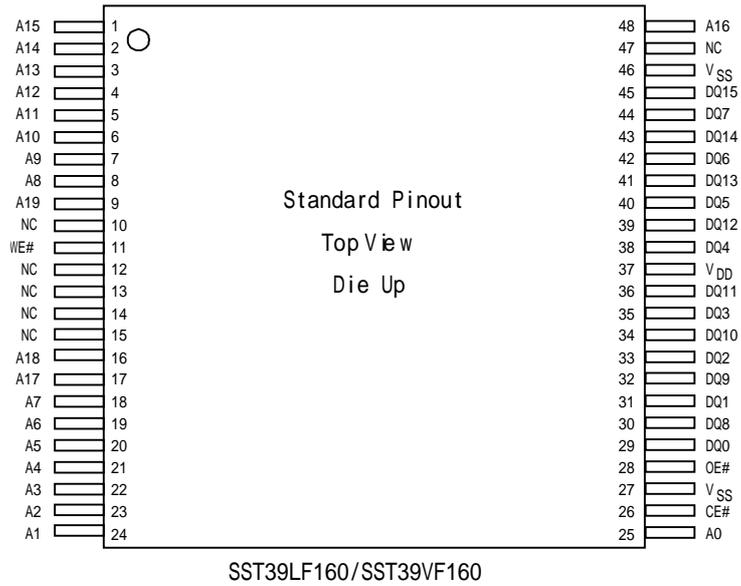


图 1 48 脚 TSOP 的管脚配置

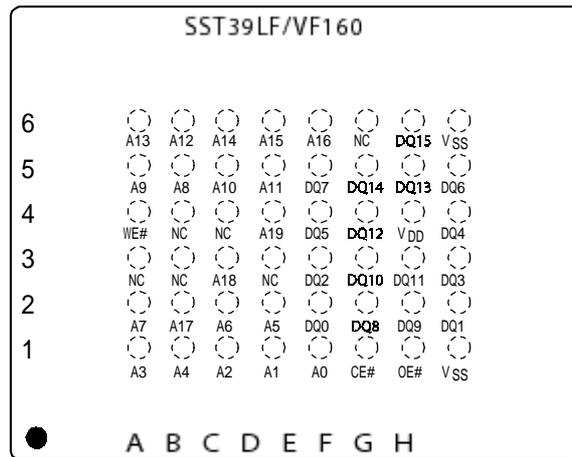


图 2 48 脚 TFBGA 的管脚配置

表 2 管脚描述

符号	管脚名称	功能
A19~A0	地址输入	存储器地址。扇区擦除时, A19~A11 用来选择扇区。块擦除时, A19~A15 用来选择块。
DQ15~DQ0	数据输入/输出	读周期内输出数据, 写周期内输入数据。 写周期内数据内部锁存。 OE#或 CE#为高时输出为三态。
CE#	芯片使能	CE#为低时启动器件开始工作。
OE#	输出使能	数据输出缓冲器的门控信号。
WE#	写使能	控制写操作。
V _{DD}	电源	供给电源电压: SST39LF160 为 3.0~3.6V SST39VF160 为 2.7~3.6V

续上表

符号	管脚名称	功能
V _{SS}	地	
NC	不连接	悬空管脚

表 3 工作模式选择

模式	CE#	OE#	WE#	DQ	地址
读	V _{IL}	V _{IL}	V _{IH}	D _{OUT}	A _{IN}
编程	V _{IL}	V _{IH}	V _{IL}	D _{IN}	A _{IN}
擦除	V _{IL}	V _{IH}	V _{IL}	X ¹	扇区或块地址， 芯片擦除时为 XXH
等待	V _{IH}	X	X	高阻	X
写禁止	X	V _{IL}	X	高阻/D _{OUT}	X
	X	X	V _{IH}	高阻/D _{OUT}	X
器件标识符软件模式	V _{IL}	V _{IL}	V _{IH}		见表 4

1. X 可以是 V_{IL} 或 V_{IH}，但不能为其它值

表 4 软件命令时序

命令时序	第 1 个总线写周期		第 2 个总线写周期		第 3 个总线写周期		第 4 个总线写周期		第 5 个总线写周期		第 6 个总线写周期	
	地址 ¹	数据 ²	地址 ¹	数据 ²								
字编程	5555H	AAH	2AAAH	55H	5555H	A0H	WA ³	数据				
扇区擦除	5555H	AAH	2AAAH	55H	5555H	80H	5555H	AAH	2AAAH	55H	SAx ⁴	30H
块擦除	5555H	AAH	2AAAH	55H	5555H	80H	5555H	AAH	2AAAH	55H	BAx ⁴	50H
芯片擦除	5555H	AAH	2AAAH	55H	5555H	80H	5555H	AAH	2AAAH	55H	5555H	10H
软件 ID 入口 ^{5,6}	5555H	AAH	2AAAH	55H	5555H	90H						
CFI 查询入口 ⁵	5555H	AAH	2AAAH	55H	5555H	98H						
软件 ID 退出 ⁷ /CFI 退出	XXH	F0H										
软件 ID 退出 ⁷ /CFI 退出	5555H	AAH	2AAAH	55H	5555H	F0H						

1. 对于 SST39LF/VF160 命令时序，地址格式是 A14~A0 (Hex)，地址 A19~A15 可以是 V_{IL} 或 V_{IH}，不能为其它值。

2. 对于命令时序，DQ15~DQ8 可以是 V_{IL} 或 V_{IH}，但不能为其它值。

3. WA=编程字地址

4. SAx 用于扇区擦除；使用 A19-A11 地址线

BAx 用于块擦除；使用 A19-A5 地址线

5. 如果器件下电，器件不能保持软件器件 ID 模式。

6. A19-A1=0；SST 制造商 ID=00BFH，读出时 A0=0。

SST39LF/VF160 器件 ID=2782H，读出时 A0=1。

7. 两种软件 ID 退出操作相类似。

表 5 SST39LF/VF160 CFI 查询标识字符串

地址	数据	数据
10H	0051H	查询特定 ASCII 码字符串“QRY”
11H	0052H	
12H	0059H	
13H	0001H	基本 OEM 命令设置
14H	0007H	
15H	0000H	基本扩展表地址
16H	0000H	
17H	0000H	变换 OEM 命令设置 (00H=不存在)
18H	0000H	
19H	0000H	变换 OEM 扩展表地址 (00H=不存在)
1AH	0000H	

表 6 SST39LF/VF160 地系统接口信息

地址	数据	数据
1BH	0027H ¹	V _{DD} Min (编程/擦除)
	0030H ¹	DQ7~DQ4; Volts, DQ3~DQ0: 100millivolts
1CH	0036H	V _{DD} Max (编程/擦除)
		DQ7~DQ4; Volts, DQ3~DQ0: 100millivolts
1DH	0000H	V _{pp} min (00H=无 V _{pp} 管脚)
1EH	0000H	V _{pp} max (00H=无 V _{pp} 管脚)
1FH	0004H	2 ^N _{us} 的字编程典型时间 (2 ⁴ =16us)
20H	0000H	2 ^N _{us} 的最小规格的缓冲区编程典型时间 (00H=不支持)
21H	0004H	2 ^N _{ms} 的单个扇区/块擦除典型时间 (2 ⁴ =16ms)
22H	0006H	2 ^N _{ms} 的芯片擦除典型时间 (2 ⁶ =64ms)
23H	0001H	字编程 2 ^N 次的最大时间 (2 ¹ ×2 ⁴ =32us)
24H	0000H	缓冲区编程 2 ^N 次的最大时间
25H	0001H	单个扇区/块擦除 2 ^N 次的最大时间 (2 ¹ ×2 ⁴ =32ms)
26H	0001H	芯片擦除 2 ^N 次的最大时间 (2 ¹ ×2 ⁶ =128ms)

1. SST39LF160 为 0030H, SST39VF160 为 0027H

表 7 SST39LF/VF160 的器件几何信息

地址	数据	数据
27H	0015H	器件规格=2 ^N 字节 (15H=21; 2 ²¹ =2M 字节)
28H	0001H	Flash 器件接口描述: 0001H=仅为×16 的异步接口
29H	0000H	
2AH	0000H	多字节写可写入的最大字节数目=2 ^N (00H=不支持)
2BH	0000H	
2CH	0002H	器件支持的可擦除的扇区/块规格

续上表

地址	数据	数据
2DH	00FFH	扇区信息 (y+1=扇区数目; z×256B=扇区规格) y=155+1=512 个扇区 (01FFH=511) Z=16×256 个字节=4K 字节/扇区 (0010H=16)
2EH	0001H	
2FH	0010H	
30H	0000H	
31H	003FH	块信息 (y+1=扇区数目; z×256B=块规格) y=31+1=32 个块 (001FH=31) z=256×256 字节=64K 字节/块 (0100H=256)
32H	0000H	
33H	0000H	
34H	0000H	

绝对最大额定值 (超出下面“绝对最大额定值”中列出的值的条件会造成器件的永久损坏。上表只列出了器件正常工作的额定值,并未涉及器件在这些条件或超出这些条件下的功能操作。器件不能长时间工作在绝对最大额定值条件下,否则会影响其可靠性。)

工作温度.....	-55℃~+125℃
存储温度.....	-65℃~+150℃
任意管脚到地的 DC 电压.....	-0.5V~V _{DD} +0.5V
任意管脚到地的瞬态 (<20ns) 电压.....	-2.0V~V _{DD} +2.0V
A9 脚到地的电压.....	-0.5V~13.2V
封装功耗 (Ta=25℃)	1.0W
焊接温度 (3s)	240℃
输出短路电流 ¹	50mA

1.输出短路时间不能大于 1s。一次只允许一个输出管脚短路。

工作温度范围: SST39LF160

范围	环境温度	V _{DD}
商业级	0℃~+70℃	3.0~3.6V

工作温度范围: SST39VF160

范围	环境温度	V _{DD}
商业级	0℃~+70℃	2.7~3.6V
工业级	-40℃~+85℃	2.7~3.6V

测试的 AC 条件

输入上升/下降时间.....	5ns
输出负载.....	C _L =30pF (SST39LF160)
输出负载.....	C _L =100pF (SST39VF160)
见图 14 和 15	

表 8 DC 工作特性

$V_{DD}=3.0\sim 3.6V$ (SST39LF160) 和 $2.7\sim 3.6V$ (SST39VF160) ¹

符号	参数	限制			测试条件
		最小	最大	单位	
I_{DD}	电源电流				地址输入 = V_{ILT}/V_{IHT} , $f = 1/T_{RC}$ Min, $V_{DD}=V_{DD} \text{ Max}$ CE# = V_{IL} , OE# = WE# = V_{IH} , 所有 I/O 口开路 CE# = WE# = V_{IL} , OE# = V_{IH}
	读 2		20	mA	
	编程和擦除		30	mA	
I_{SB} I_{ALP}	等待 V_{DD} 电流 自动低功耗电流		20	uA	CE# = V_{IHC} , $V_{DD}=V_{DD} \text{ Max}$ CD# = V_{ILC} , $V_{DD}=V_{DD} \text{ Max}$, 所有输入 = V_{SS} 或 V_{DD} , WE# = V_{IHC}
			20	uA	
I_{LI} I_{LO}	输入漏电流 输出漏电流		1 10	uA uA	$V_{IN}=GND\sim V_{DD}$, $V_{DD}=V_{DD} \text{ Max}$ $V_{OUT}=GND\sim V_{DD}$, $V_{DD}=V_{DD} \text{ Max}$
V_{IL} V_{ILC} V_{IH} V_{IHC}	输入低电压 输入低电压 (CMOS) 输入高电压 输入高电压 (CMOS)	0.7 V_{DD} $V_{DD} - 0.3$	0.8 0.3	V V V V	$V_{DD}=V_{DD} \text{ Min}$ $V_{DD}=V_{DD} \text{ Max}$ $V_{DD}=V_{DD} \text{ Max}$ $V_{DD}=V_{DD} \text{ Max}$
V_{OL} V_{OH}	输出低电压 输出高电压	$V_{DD} - 0.2$	0.2	V V	$I_{OL}=100\mu A$, $V_{DD}=V_{DD} \text{ Min}$ $I_{OH}= -100\mu A$, $V_{DD}=V_{DD} \text{ Min}$

1. 本数据手册前面描述的有效电流测试条件是温度为 25°C (室内温度) 时得到的平均值, SST39VF160 的 $V_{DD}=3V$, SST39LF160 的 $V_{DD}=5V$ 。
2. 该值在 70ns 的条件下测得。详细信息见应用笔记。

表 9 建议系统上电时序

符号	参数	最小	单位
$T_{PU-READ}^1$	上电到读操作	100	us
$T_{PU-WRITE}^1$	上电到编程/擦除操作	100	us

1. 这两个参数均在最开始时测得, 设计或处理的任何变化都将影响它们的值。

表 10 电容 ($T_a=25^\circ C$, $f=1Mhz$, 其它管脚开路)

参数	描述	测试条件	最大
$C_{I/O}^1$	I/O 管脚电容	$V_{I/O}=0V$	12pF
C_{IN}^1	输入电容	$V_{IN}=0V$	6pF

1. 这两个参数均在最开始时测得, 设计或处理的任何变化都将影响它们的值。

表 11 可靠性特性

符号	参数	最小规范	单位	测试方法
$N_{END}^{1,2}$	耐用性	10,000	周期	JEDEC 标准 A117
T_{DRI}	数据保持	100	年	JEDEC 标准 A103
I_{LTH}^1	锁定	$100+I_{DD}$	mA	JEDEC 标准 78

1. 该参数在最开始时测得, 设计或处理的任何变化都将影响它的值。
2. 对于整个器件来说, N_{END} 耐用性参数为最小规范 10,000 个周期。扇区或块级别的耐用参数将高于这个最小规范。

AC 特性

表 12 读周期时序参数 $V_{DD}=3.0\sim 3.6V$ (SST39LF160) 和 $2.7\sim 3.6V$ (SST39VF160)

符号	参数	SST39LF160-55		SST39VF160-70		SST39VF160-90		单位
		最小	最大	最小	最大	最小	最大	
T_{RC}	读周期时间	55		70		90		ns
T_{CE}	芯片使能访问时间		55		70		90	ns
T_{AA}	地址访问时间		55		70		90	ns
T_{OE}	输出使能访问时间		30		35		45	ns
T_{CLZ}^1	CE#低到有效输出	0		0		0		ns
T_{OLZ}^1	OE#低到有效输出	0		0		0		ns
T_{CHZ}^1	CE#高到高阻输出		15		20		30	ns
T_{OHZ}^1	OE#高到高阻输出		15		20		30	ns
T_{OH}^1	地址改变到输出保持	0		0		0		ns

1. 该参数在最开始时测得，设计或处理的任何变化都将影响它的值。

表 13 编程/擦除周期时序参数

符号	参数	最小	最大	单位
T_{BP}	字编程时间		20	us
T_{AS}	地址建立时间	0		ns
T_{AH}	地址保持时间	30		ns
T_{CS}	WE#和 CE#建立时间	0		ns
T_{CH}	WE#和 CE#保持时间	0		ns
T_{OES}	OE#高建立时间	0		ns
T_{OEH}	OE#高电平保持时间	10		ns
T_{CP}	CE#脉冲宽度	40		ns
T_{WP}	WE#脉冲宽度	40		ns
T_{WPH}^1	WE#脉宽高电平	30		ns
T_{CPH}^1	CE#脉宽高电平	30		ns
T_{DS}	数据建立时间	30		ns
T_{DH}^1	数据保持时间	0		ns
T_{IDA}^1	软件 ID 访问和退出时间		150	ns
T_{SE}	扇区擦除		25	ms
T_{BE}	块擦除		25	ms
T_{SCE}	芯片擦除		100	ms

1. 该参数在最开始时测得，设计或处理的任何变化都将影响它的值。

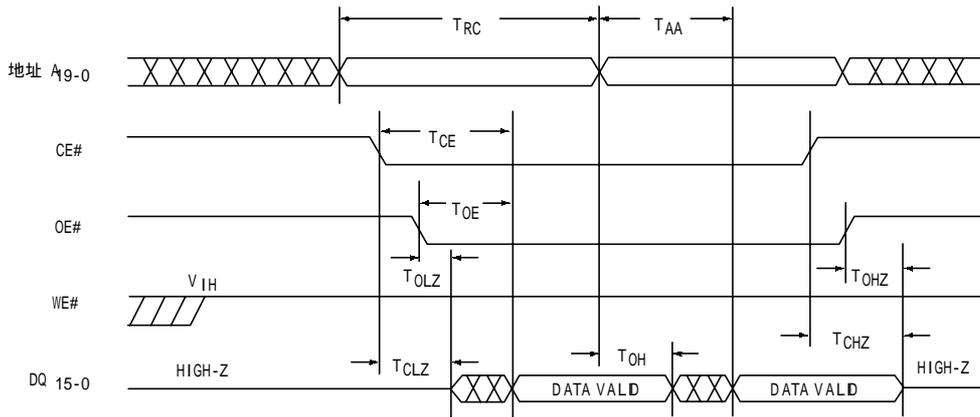
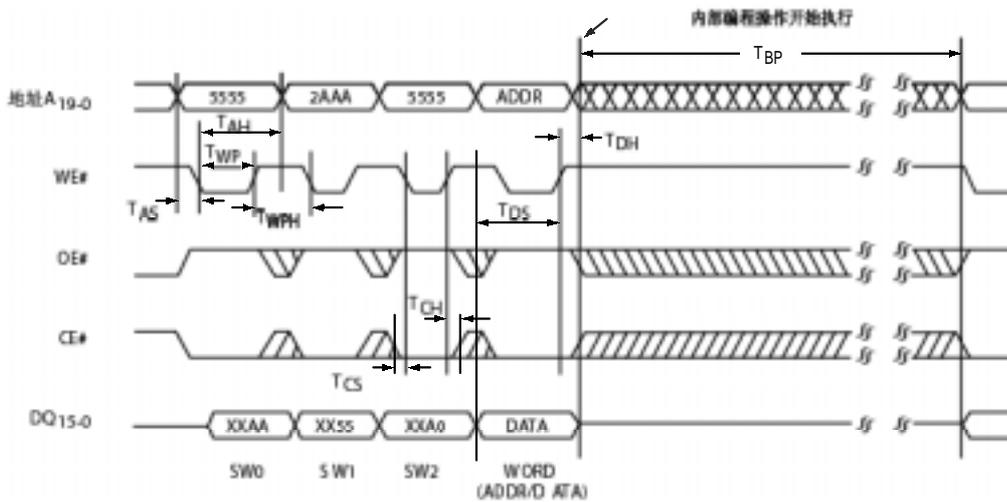
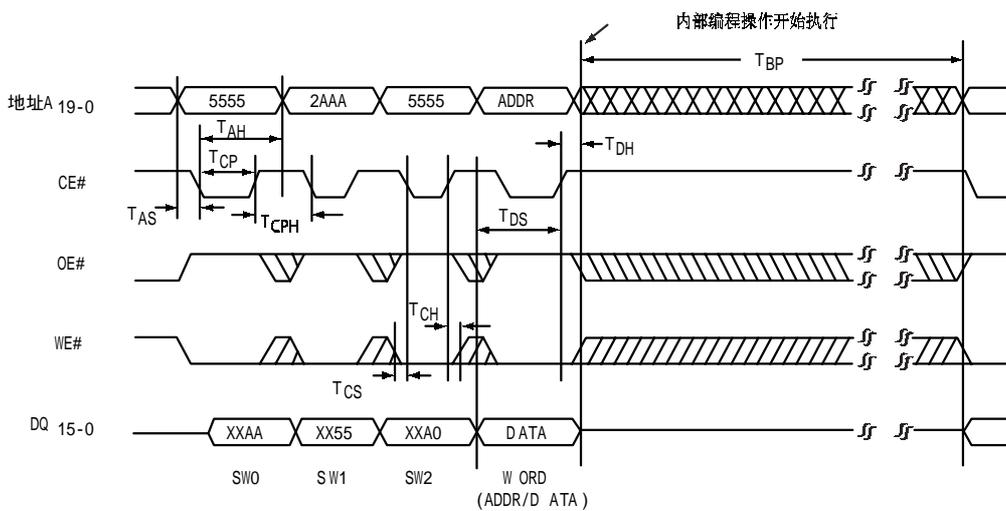


图3 读周期时序图



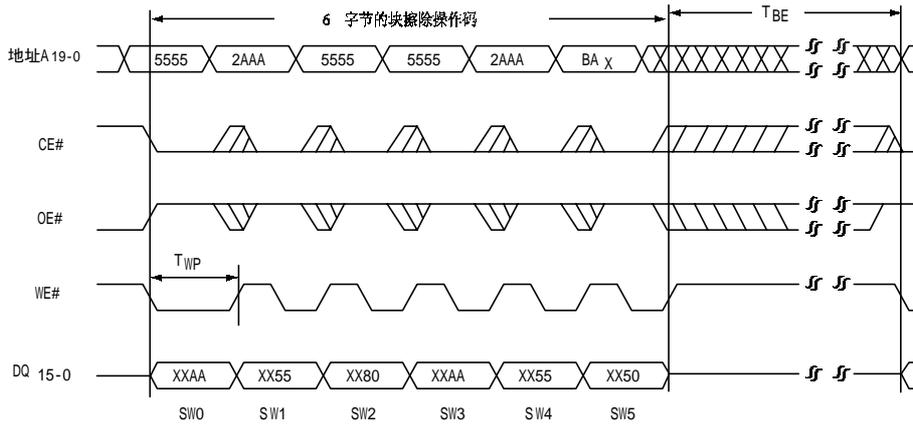
注: X 可以是 V_{IL} 或 V_{IH} , 但不能为其它值

图4 WE#控制的编程周期时序图



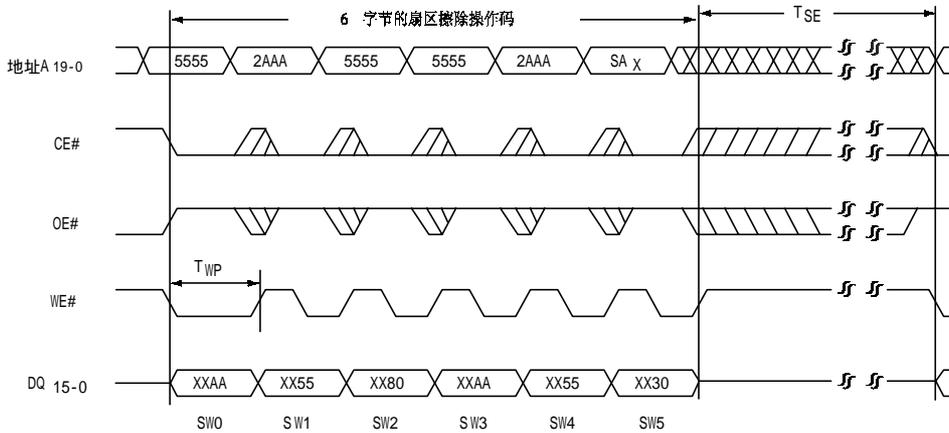
注: X 可以是 V_{IL} 或 V_{IH} , 但不能为其它值

图5 CE#控制的编程周期时序图



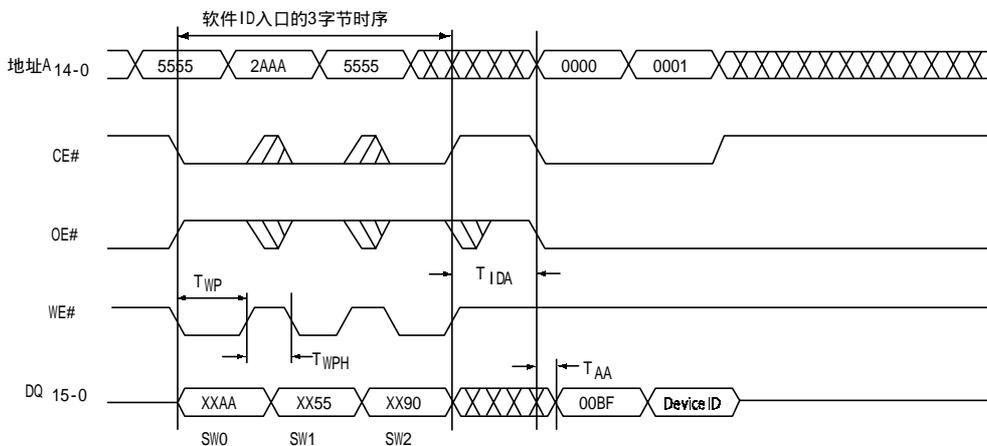
注：器件也支持CE#控制的芯片擦除，只要满足最短时间的要求，WE#和CE#信号可以互换。（见表13）
BA_x = 块地址
X 可以是V_{IL}或V_{IH}，但不能为其它值。

图9 WE#控制的块擦除时序图



注：器件也支持CE#控制的芯片擦除，只要满足最短时间的要求，WE#和CE#信号可以互换。（见表13）
SA_x = 扇区地址
X 可以是V_{IL}或V_{IH}，但不能为其它值。

图10 WE#控制的扇区擦除时序图



器件ID = 2782H (SST39LF/VF160)
注：X 可以是V_{IL}或V_{IH}，但不能为其它值。

图11 软件ID入口和读

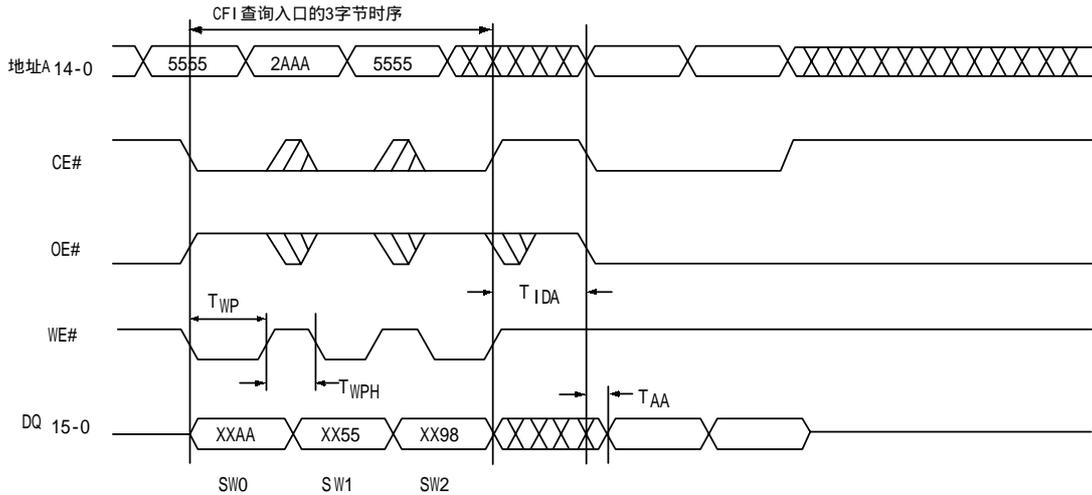


图 12 CFI 查询和读

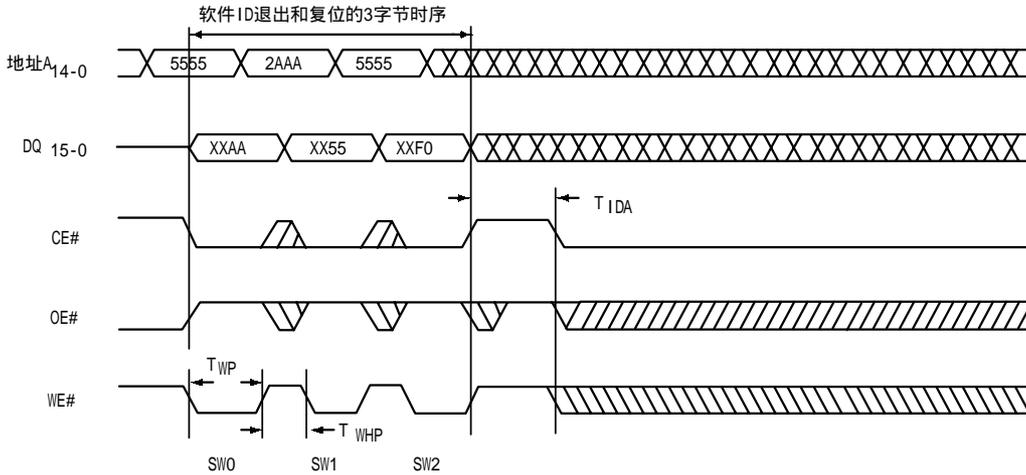
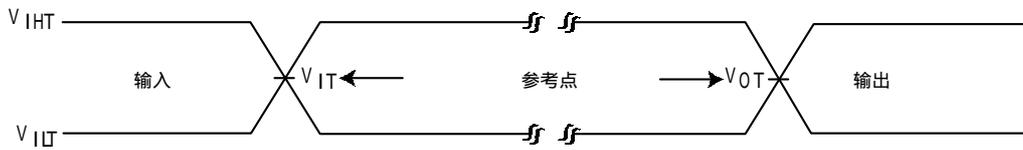


图 13 软件 ID 退出/CFI 退出



AC 测试输入为 V_{IHT} ($0.9V_{DD}$) 时对应逻辑“1”， V_{ILT} ($0.1V_{DD}$) 时对应逻辑“0”。输入和输出的测量参考点是 V_{IT} ($0.5V_{DD}$) 和 V_{OT} ($0.5V_{DD}$) 电压。输入上升和下降时间 (10% ↔ 90%) < 5ns。

图 14 AC 输入/输出参考波形

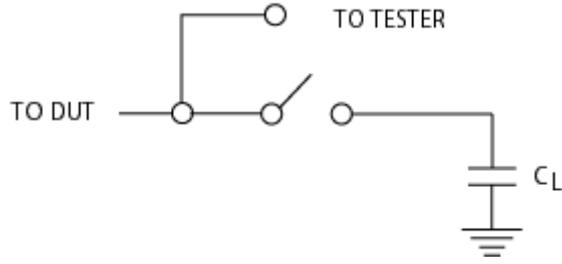


图 15 测试负载举例



注: X 可以是 V_{IL} 或 V_{IH} , 但不能为其它值。

图 16 字编程算法

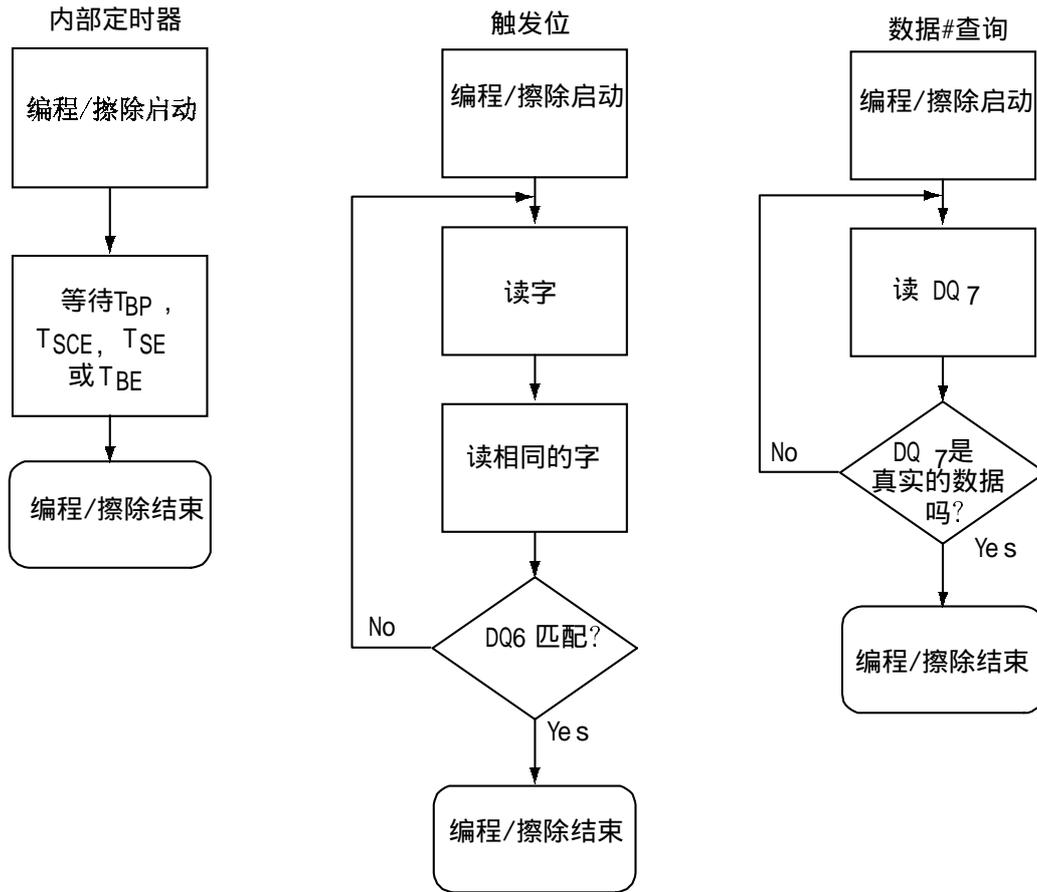
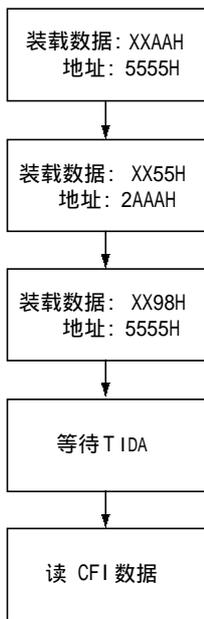


图 17 等待选项

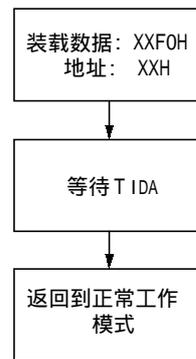
CFI 查询入口命令时序



软件器件 ID 入口命令时序

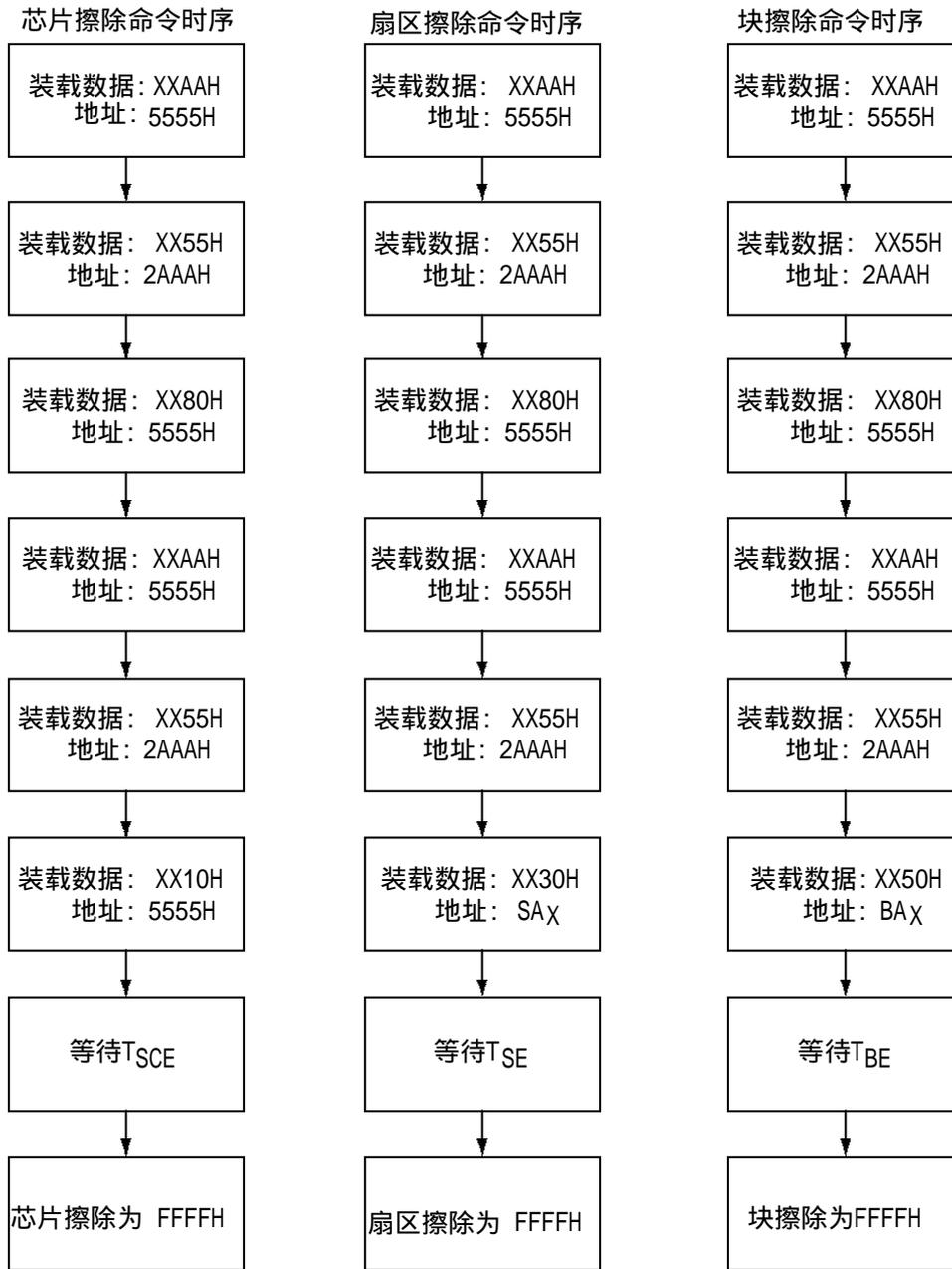


软件 ID 退出/CFI 退出命令时序



Note: X can be V_{IL} or V_{IH}, but no other value

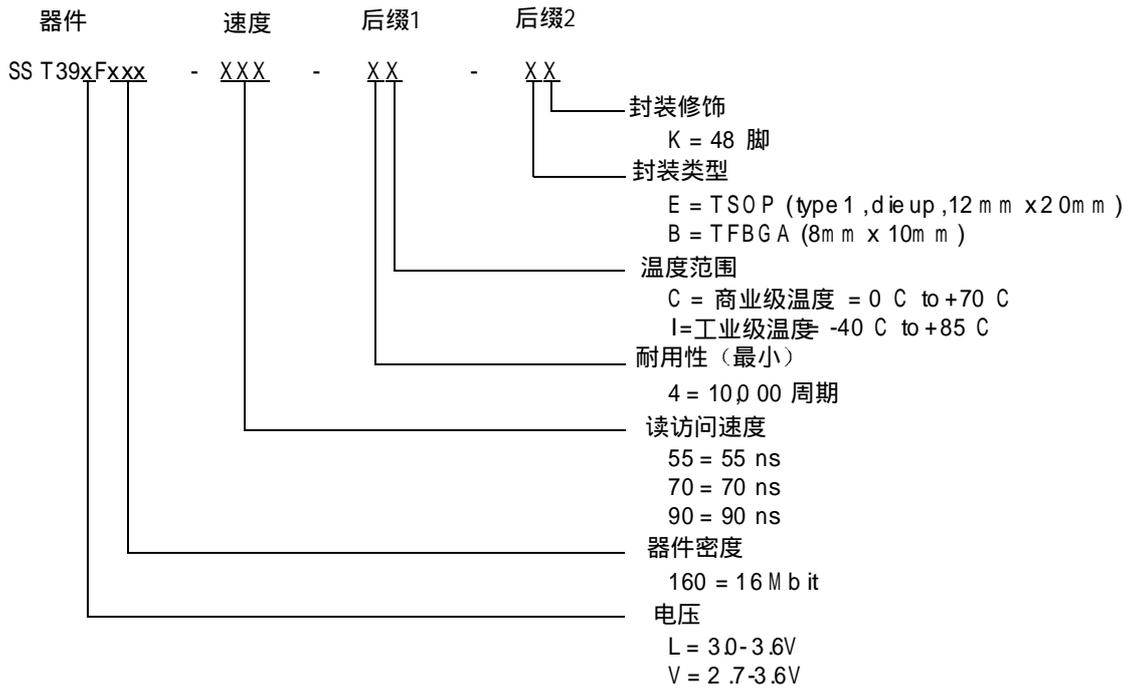
图 18 软件器件 ID/CFI 命令流程图



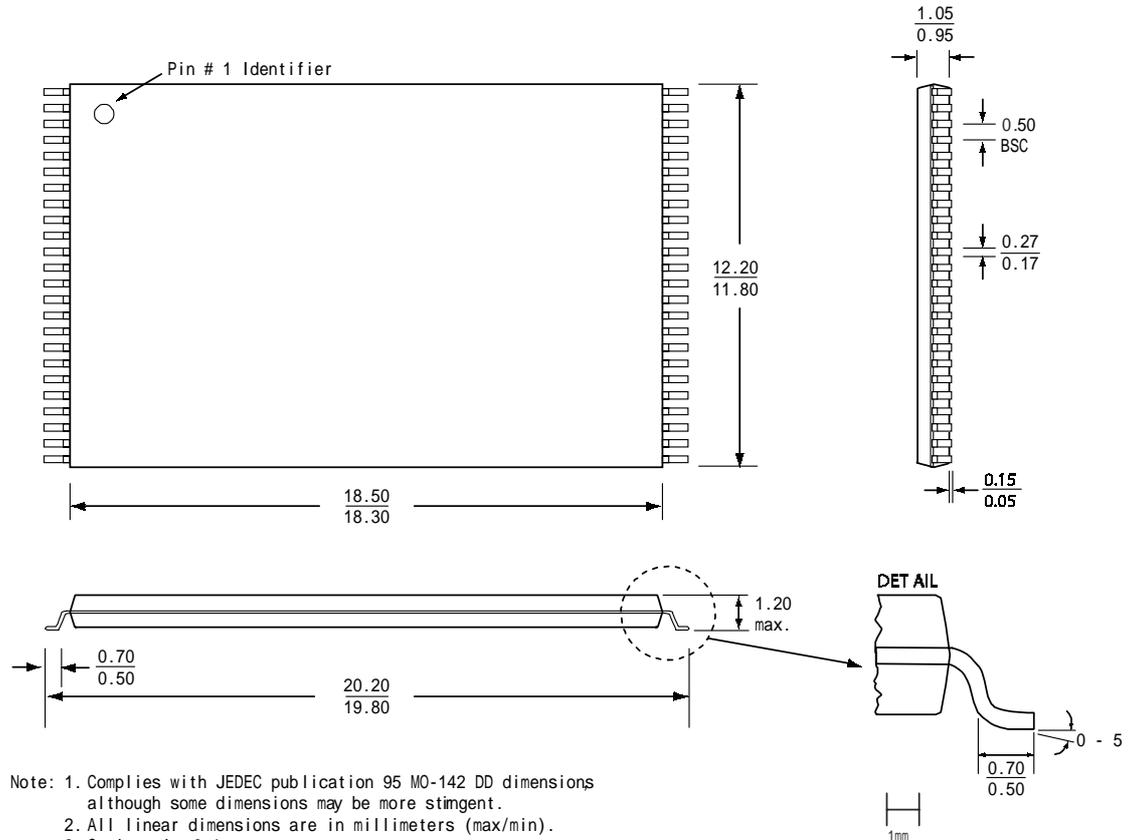
注: X可以是 V_{IL} 或 V_{IH} , 但不能为其它值。

图 19 擦除命令时序

器件订购信息

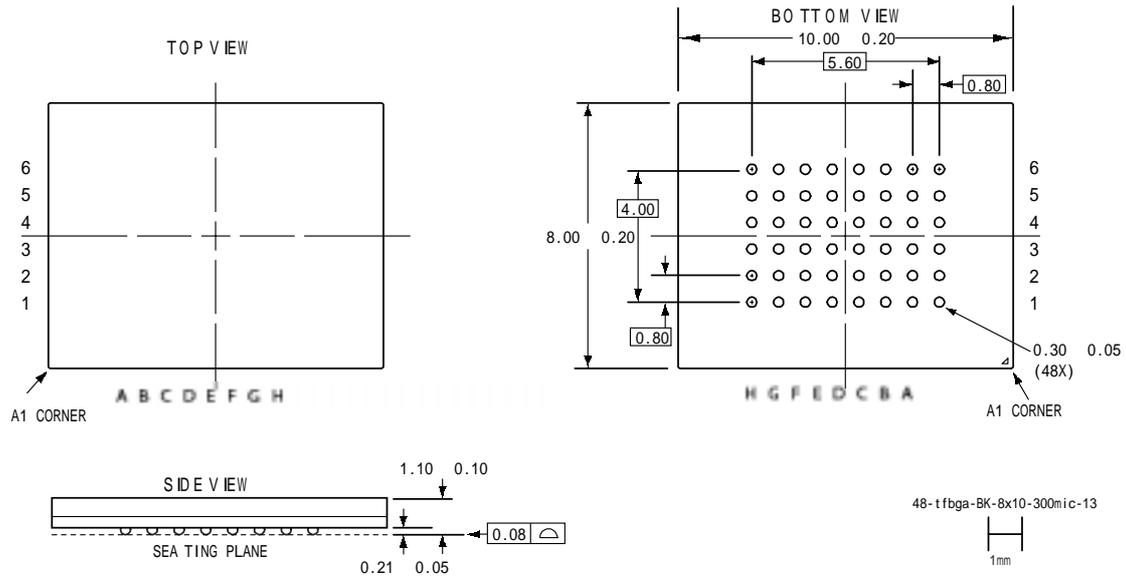


封装



- Note: 1. Complies with JEDEC publication 95 MO-142 DD dimensions although some dimensions may be more stringent.
 2. All linear dimensions are in millimeters (max/min).
 3. Coplanarity 0.1 mm
 4. Maximum allowable mold flash is 0.15 mm at the package ends, and 0.25 mm between leads.

48 脚 TSOP 封装: 12mm×20mm SST 封装代码: EK



- Note:
1. Although many dimensions are similar to those of JEDEC Publication 95, MO-210, this specific package is not registered.
 2. All linear dimensions are in millimeters
 3. Coplanarity 0.08 mm
 4. The actual shape of the pins may be slightly different than as shown in the drawing.

48 脚 TFBGA 封装: 8mm×10mm SST 封装代码: BK