

## TLC0820AC, TLC0820AI

采用改进快闪技术的先进的 LinCMOS 高速 8 位模数转换器

### 一、概述

#### 1.1 一般说明

TLC0820AC 和 TLC0820AI 是先进 LinCMOS 8 位模数转换器。均由两个 4 位快闪转换器、一个 4 位数模转换器、一个加法（误差）放大器、控制逻辑及一个结果锁定电路构成。改进的快闪技术可使低功率集成电路在整个温度范围内以 1.18  $\mu$ s 完成 8 位转换。片内采样与保持电路具有 100ns 采样窗，允许这些器件以高达 100mV/ $\mu$ s 的斜升速率转换连续模拟信号而无需外部采样器件。TTL 兼容的 3 态输出驱动器及两种工作方式允许与不同微处理器接口。关于同最常用的微处理器接口的详细资料可从厂家获得。

#### 可选项

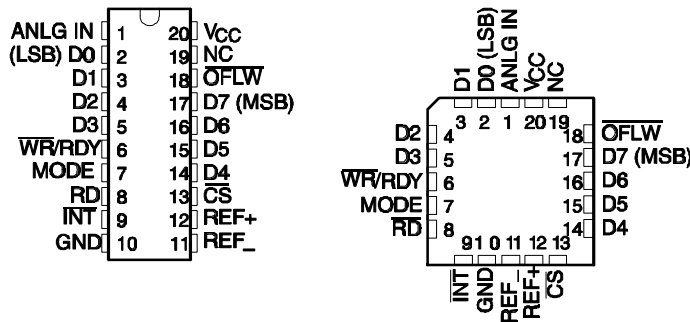
T <sub>A</sub>	总的不可调和误差	封 装			
		SSOP ( DB )	塑料小型 ( DW )	塑料芯片载体 ( FN )	塑料 DIP ( N )
0 至 70	$\pm$ 1LSB	TLC0820ACDB	TLC0820ACDW	TLC0820ACFN	TLC0820ACN
-40 至 85	$\pm$ 1LSB	TLC0820AIDB	TLC0820AIDW	TLC0820AIFN	TLC0820AIN

#### 1.2 特点

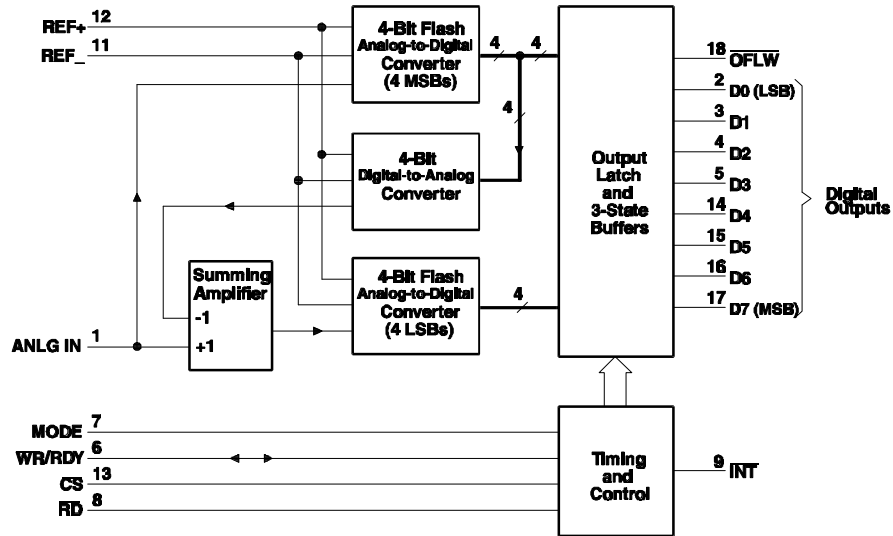
- 先进的 LinCMOS 硅门技术
- 8 位分辨率
- 差分基准输入
- 并行微处理器接口
- 在温度范围内转化及存取时间  
读方式 2.5  $\mu$ s Max
- 无需外部时钟或振荡器
- 片内的采样与保持
- 单一 5 伏电源
- TLC0820A 可直接替代国家半导体 ADC0820C/CC 及 AD 公司的 AD7820K/B/T

#### 1.3 引脚排列

如下图所示。



### 1.4 功能方框图



### 1.5 引脚功能

引脚号	名称	I/O	说明
1	ANLG LN	I	模拟输入端
13	$\overline{CS}$	I	片选端。 $\overline{CS}$ 须保持低电平以便 ADC 识别 $\overline{RD}$ 或 $\overline{WR}$
2	D0	O	数据端，3 态数据输出，位 0 ( LSB )
3	D1	O	数据端，3 态数据输出，位 1
4	D2	O	数据端，3 态数据输出，位 2
5	D3	O	数据端，3 态数据输出，位 3
14	D4	O	数据端，3 态数据输出，位 4
15	D5	O	数据端，3 态数据输出，位 5
16	D6	O	数据端，3 态数据输出，位 6
17	D7	O	数据端，3 态数据输出，位 7 ( MSB )
10	GND		地
9	$\overline{INT}$	O	中断。在写读方式时，中断输出 ( $\overline{INT}$ ) 变低提示内部计数延迟时间 $t_{d(int)}$ 完成及结果数据在输出锁定。典型的延迟时间 $t_{d(int)}$ 是 800ns ,在 $\overline{WS}$ 上升缘后开始( 见工作特性及图 3 )。如果 $\overline{RD}$ 在 $t_{d(int)}$ 结束前变低则 $\overline{INT}$ 在 $t_{d(RL)}$ 结束时变低且转换结果即可读出 ( 见图 2 )。 $\overline{INT}$ 由 $\overline{RD}$ 或 $\overline{CS}$ 上升缘复位
7	MODE	I	方式选择。MODE 通过类似下拉电阻的 50 $\mu$ A 电流源与 GND 相连。当 MODE 低电平选择读方式。当 MODE 高电平则选择写-读方式
19	NC		无内部连接
18	$\overline{OFLW}$	O	溢出指示端。正常情况下 $\overline{OFLW}$ 是一逻辑高电平。可是如果模拟输入比 $V_{ref+}$ 高， $\overline{OFLW}$ 在转换结束时将变低。可用于级联两个或多个器件以提高分辨率 ( 9 或 10 位 )
8	$\overline{RD}$	I	读。 $\overline{CS}$ 低电平的写读方式下，3 态数据输出 D0 至 D7 在 $\overline{RD}$ 变低时被激活。通过在内部计数延迟时间结束之前读数据， $\overline{RD}$ 也可用

			来提高转换速度。结果, 传送至输出锁定电路的数据在 $\overline{RD}$ 的下降沿被锁定。读方式下, $\overline{CS}$ 低电平, 转换在 $\overline{RD}$ 变低开始。RD 变在转换完成时允许 3 态数据输出端输出。RDY 进入高阻抗状态及 $\overline{INT}$ 变低指示转换完成
11	REF.	I	基准电压。REF.接电阻梯形网络的底部
12	REF <sub>+</sub>	I	基准电压。REF <sub>+</sub> 接电阻梯形网络的顶部
13	V <sub>CC</sub>		电源
6	$\overline{WR/RDY}$	I/O	写准备好。在写读方式, $\overline{CS}$ 为低电平时, $\overline{WR}$ 输入信号的下降沿启动转换开始。只要 $\overline{RD}$ 输入在内部计数延迟时间完成之前不变低, 转换结果在其之后被选通入输出锁定。延迟时间 $t_{d(int)}$ 大约为 800ns。在读方式, RDY (一开漏输出) 在 $\overline{CS}$ 的下降沿变低且当转换选通入输出锁定电路时进入高阻抗状态。这可简化微处理器的接口

## 二、特性

### 2.1 工作温度范围内 (自然通风) 的极限参数 (除非另有说明) +

电源电压, V <sub>CC</sub> (见注释 1)	10V
输入电压范围 (任何输入端) (见注释 1)	0.2V 至 V <sub>CC</sub> +0.2V
输出电压范围 (所有输出端) (见注释 1)	0.2V 至 V <sub>CC</sub> +0.2V
工作温度范围 (自然通风):	
TLC0820AC	0 至 70
TLC0820AI	-40 至 85
储存温度范围	-65 至 150
外壳温度, 10 秒: FN 封装	260
引线温度, 离外壳 1.6mm(1/16 英寸), 10 秒:	
DB、DW 或 N 封装	260

+ 强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数, 并不意味着在极限参数条件下在任何其它超出推荐工作条件中所示参数的情况下器件能有效地工作。延长在极限参数条件下工作时间会影响器件的可靠性。

注释: 1. 所有电压均相对于网络地。

### 2.2 推荐工作条件

		MIN	NOM	MAX	UNIT
Supply voltage, V <sub>CC</sub>		4.5	5	8	V
Analog input voltage		-0.1		V <sub>CC</sub> +0.1	V
Positive reference voltage, V <sub>ref+</sub>		V <sub>ref-</sub>		V <sub>CC</sub>	V
Negative reference voltage, V <sub>ref-</sub>		GND		V <sub>ref+</sub>	V
High-level input voltage, V <sub>IH</sub>	V <sub>CC</sub> =4.75V to 5.25V	$\overline{CS}$ WR/RDY, RD	2		V
		MODE	3.5		
Low-level input voltage, V <sub>IL</sub>	V <sub>CC</sub> =4.75V to 5.25V	$\overline{CS}$ WR/RDY, RD	0.8		V
		MODE	1.5		
Pulse duration, write in write-read mode, t <sub>w(W)</sub> (see Figures 2, 3, and 4)		0.5		50	μs
Operating free-air temperature, T <sub>A</sub>	TLC0820AC	0		70	°C
	TLC0820AI	-40		85	

2.3 在推荐工作温度范围内（自然通风）的电特性， $V_{CC}=5V$ （除非另有说明）

PARAMETER		TEST CONDITIONS	$T_A^+$	MIN	TYP	MAX	UNIT
V <sub>OH</sub>	High-level output voltage	D0- D7, INT, or OFLW	V <sub>CC</sub> = 4.75 V, I <sub>OH</sub> = -360 $\mu$ A	Full range	2.4		V
				25 $^{\circ}$ C	4.5	4.6	
V <sub>OL</sub>	Low-level output voltage	D0- D7, OFLW, INT or WR /RDY	V <sub>CC</sub> = 4.75 V, I <sub>OL</sub> = -10 $\mu$ A	Full range		0.4	V
				25 $^{\circ}$ C		0.34	
I <sub>IH</sub>	High-level input current	CS or RD	V <sub>IH</sub> = 5 V	Full range	0.005	1	$\mu$ A
				Full range		3	
				25 $^{\circ}$ C	0.1	0.3	
				Full range		200	
I <sub>IL</sub>	Low-level input current	CS WR/RDY, RD, or MODE	V <sub>IL</sub> = 0	Full range	- 0.005	-1	$\mu$ A
				25 $^{\circ}$ C			
I <sub>OZ</sub>	Off-state (high-impedance-state) output current	D0- D7 or WR/RDY	V <sub>O</sub> =5V	Full range		3	$\mu$ A
				25 $^{\circ}$ C	0.1	0.3	
I <sub>OZ</sub>			V <sub>O</sub> =0	Full range		-3	$\mu$ A
				25 $^{\circ}$ C	- 0.1	- 0.3	
I <sub>I</sub>	Analog input current		CS at 5V, V <sub>I</sub> =5V	Full range		3	$\mu$ A
				25 $^{\circ}$ C		0.3	
I <sub>I</sub>			CS at 5V, V <sub>I</sub> =0	Full range		-3	$\mu$ A
				25 $^{\circ}$ C		- 0.3	
I <sub>OS</sub>	Short-circuit output current	D0- D7, OFLW, INT or WR/RDY	V <sub>O</sub> =5V	Full range	7		mA
				25 $^{\circ}$ C	8.4	14	
		D0- D7 or OFLW	V <sub>O</sub> =0	Full range	-6		
				25 $^{\circ}$ C	- 7.2	-12	
		INT		Full range	- 4.5		
				25 $^{\circ}$ C	- 5.3	-9	
R <sub>ref</sub>	Reference resistance			Full range	1.25	6	k $\Omega$
				25 $^{\circ}$ C	1.4	2.3	
I <sub>CC</sub>	Supply current	CS WR/RDY, and RD at 0 V		Full range		15	mA
				25 $^{\circ}$ C		7.5	
C <sub>I</sub>	Input capacitance	D0- D7 ANLG IN		Full range		5	pF
				45			
C <sub>O</sub>	Output capacitance	D0:D7		Full range		5	pF

+ 全范围特指推荐工作条件下范围

2.4 工作特性， $V_{CC}=5V$ ， $V_{ref+}=5V$ ， $V_{ref-}=0$ ， $t_r=t_f=20ns$ ， $T_A=25$ （除非另有说明）

PARAMETER	TEST CONDITIONS*	MIN	TYP	MAX	UNIT	
k <sub>SVS</sub>	Supply-voltage sensitivity	V <sub>CC</sub> = 5 V $\pm$ 5%, T <sub>A</sub> = MIN to MAX		$\pm$ 1/16	$\pm$ 1/4	LSB
Total unadjusted error**		MODE at 0 V, T <sub>A</sub> = MIN to MAX			1	LSB
t <sub>conv(R)</sub>	Conversion time, read mode	MODE at 0 V, See Figure 1		1.6	2.5	$\mu$ s
t <sub>a(R)</sub>	Access time, RD $\downarrow$ to data valid	MODE at 0 V, See Figure 1		t <sub>conv(R)</sub> +20	t <sub>conv(R)</sub> +50	ns
t <sub>a(R1)</sub>	Access time, RD $\downarrow$ to data valid	MODE at 5 V, t <sub>d(WR)</sub> >t <sub>d(int)</sub> , See Figure 2	Q <sub>L</sub> = 15 pF	190	280	ns
			Q <sub>L</sub> = 100 pF	210	320	
t <sub>a(R2)</sub>	Access time, RD $\downarrow$ to data valid	MODE at 5 V, t <sub>d(WR)</sub> >t <sub>d(int)</sub> , See Figure 3	Q <sub>L</sub> = 15 pF	70	120	ns
			Q <sub>L</sub> = 100 pF	90	150	
t <sub>a(INT)</sub>	Access time, INT $\downarrow$ to data valid	MODE at 5 V, See Figure 4		20	50	ns
t <sub>dis</sub>	Disable time, RD $\uparrow$ to data valid	R <sub>L</sub> = 1 k $\Omega$ , C <sub>L</sub> = 10 pF, See Figures 1, 2, 3, and 5		70	95	ns
t <sub>d(int)</sub>	Delay time, WR/RDY $\uparrow$ to INT $\downarrow$	MODE at 5 V, Q <sub>L</sub> = 50 pF, See Figures 2, 3, and 4		800	1300	ns
t <sub>d(NC)</sub>	Delay time, to next conversion	See Figures 1, 2, 3, and 4		500		ns
t <sub>d(WR)</sub>	Delay time, WR/RDY $\uparrow$ to RD $\downarrow$ in write-read mode	See Figure 2		0.4		$\mu$ s
t <sub>d(RDY)</sub>	Delay time, CS $\downarrow$ to WR /RDY $\downarrow$	MODE at 0 V, Q <sub>L</sub> = 50 pF, See Figure 1		50	100	ns
t <sub>d(RIH)</sub>	Delay time, RD $\uparrow$ to INT $\uparrow$	Q <sub>L</sub> = 50 pF, See Figures 1, 2, and 3		125	225	ns
t <sub>d(RIL)</sub>	Delay time, RD $\downarrow$ to INT $\downarrow$	MODE at 5 V, t <sub>d(WR)</sub> <t <sub>d(int)</sub> , See Figure 2		200	290	ns
t <sub>d(WIH)</sub>	Delay time, WR/RDY $\uparrow$ to INT $\uparrow$	MODE at 5 V, Q <sub>L</sub> = 50 pF, See Figure 4		175	270	ns
Slew-rate tracking				0.1		V/ $\mu$ s

- \* 标为 MIN 或 MAX 的条件，使用推荐工作条件下规定的适当值。
- \*\* 总不可调整误差 ( total unadjusted error ) 包括偏移，满量程和线性误差。

### 三、应用资料

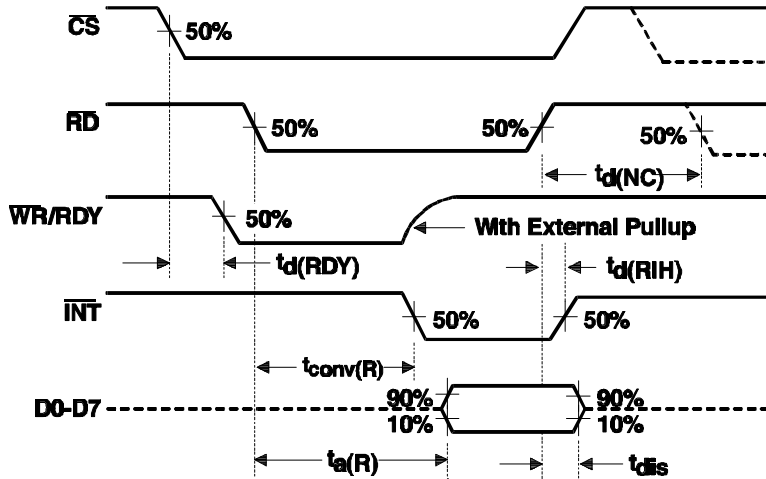


图1 读方式波形 ( MODE 为低电平 )

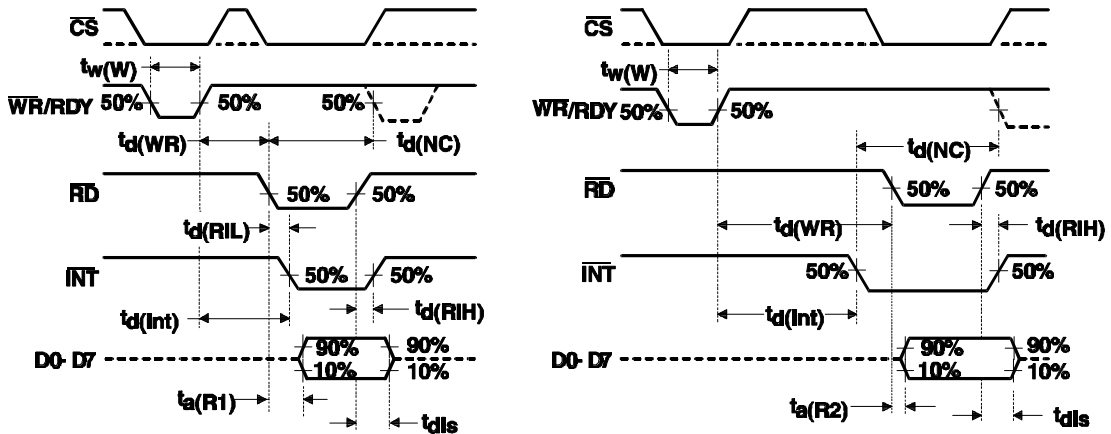


图2 写读方式波形 ( MODE 为高电平且  $t_d(WR) < t_d(INT)$  ) 图3 写读方式波形 ( MODE 为高电平且  $t_d(WR) > t_d(INT)$  )

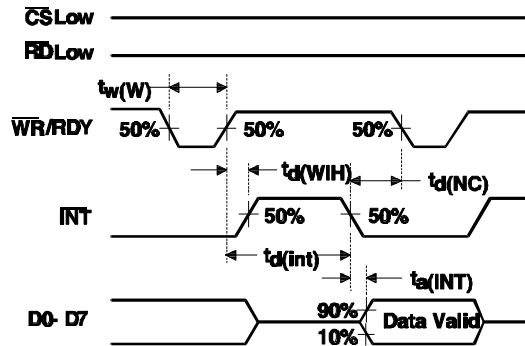


图4 写读方式波形 ( 独立工作，MODE 为高电平且  $\overline{RD}$  为低电平 )

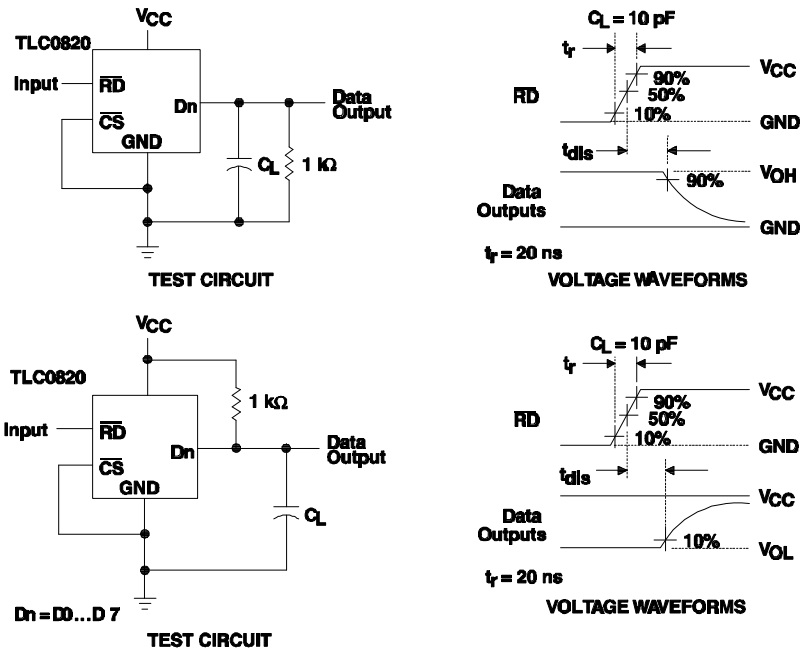


图5 测试电路及电压波形

### 四、工作原理

TLC0820AC 和 TLC0820AI 均采用取样数据比较器技术及普遍用于许多高速转换器的快闪技术。应用两个 4 位快闪模数转换器完成 8 位输出。

推荐的模拟输入电压范围是 0.1V 至  $V_{CC}+0.1V$ 。小于  $V_{ref+}+1/2LSB$  或大于  $V_{ref+}-1/2LSB$  的模拟输入信号分别转换为 00 00 00 00 或 11 11 11 11。基准输入是全差分的，其共模极限为电源决定。基准输入值决定模拟输入满量程范围。这允许 ADC 的增益通过改变  $V_{ref+}$  及  $V_{ref-}$  电压值而变化以便于比率转换。

器件在两种方式下工作：读及写读方式，可通过 MODE 选择。当 MODE 处于低电平时，转换器被设为（只）读方式。在读方式， $\overline{WR}/RDY$  被用作输出且被认为是准备好端。在此状态， $\overline{WR}/RDY$  低电平且  $\overline{CS}$  低电平指示器件忙。转换开始于  $\overline{RD}$  的下降沿且在  $\overline{INT}$  下降和  $\overline{WR}/RDY$  恢复至高阻抗状态后 2.5  $\mu s$  内完成。此时数据输出亦从高阻抗状态转变为有效状态。数据读出后， $\overline{RD}$  处高电平状态， $\overline{INT}$  恢复高电平状态，数据输出恢复至高阻抗状态。

当 MODE 处高电平状态，转换器被设为写读方式且  $\overline{WR}/RDY$  被看作是写端。保持  $\overline{CS}$  和  $\overline{WR}/RDY$  低电平可选择转换器并开始输入信号的测量。大约在  $\overline{WR}/RDY$  恢复高电平后 600ns，转换完成。在写读方式，转换开始于  $\overline{WR}/RDY$  的上升沿。

高 4 位快闪 ADC 通过同时工作的 16 个比较器测量输入信号。高精度的 4 位 DAC 这时从转换结果产生一离散的模拟电压。一段延迟时间后，第二组比较器根据输入电平及 DAC 输出间的模拟电压差完成低四位转换。每一个转换结果输入一个 8 位锁定电路并且在  $\overline{RD}$  的下降沿输出至 3 态输出缓冲器。

## 五、应用资料

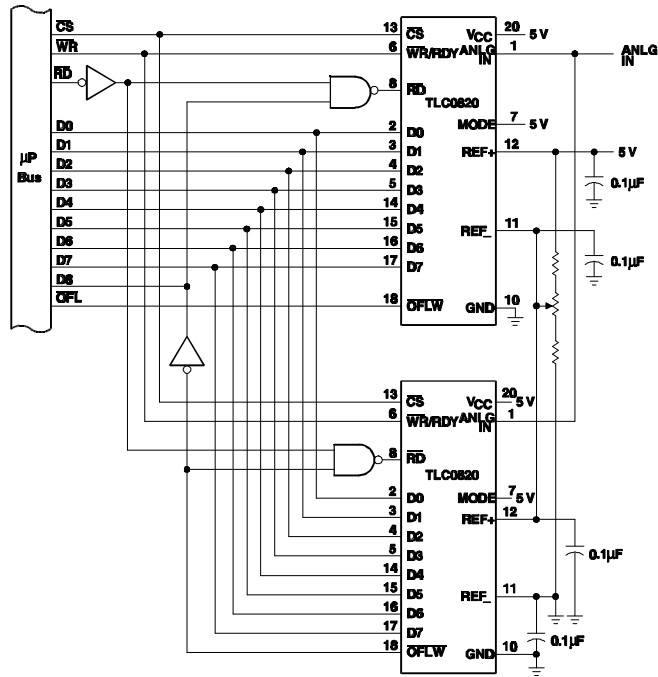


图 6 9 位分辨率的转换器结构