

TLC5602C, TLC5602M

视频 8 位数模转换器

一、概述

1.1 一般说明

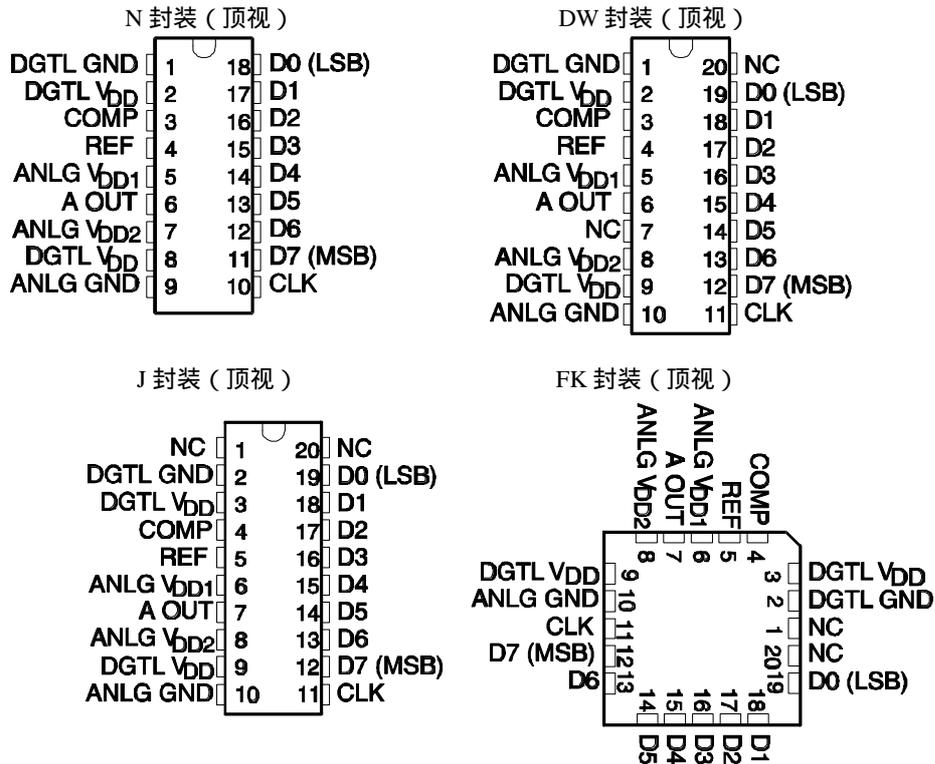
TLC5602C 是使用 LinEPIC™1- μ m 工艺的低功率、超高速视频数模转换器。TLC5602X 以从 DC 至 20MHz 的取样速度将数字信号转换成模拟信号。由于高速工作，TLC5602X 适合于数字电视、电脑视频处理及雷达信号处理等数字视频应用。

TLC5602C 工作于 0 至 70 。 TLC5602M 工作于整个军用温度范围-55 至 125 。

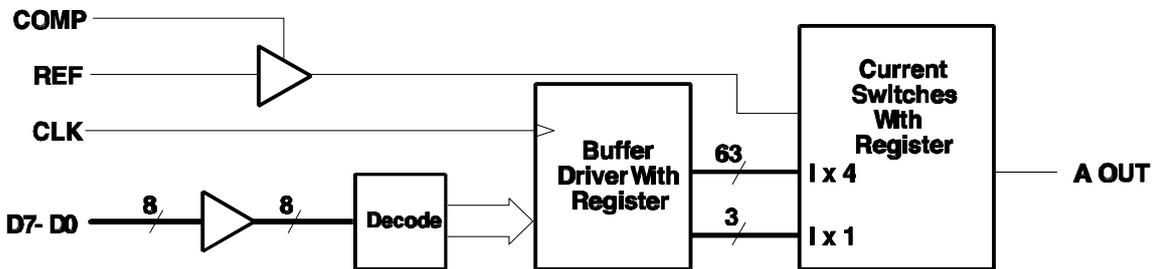
1.2 特点

- 8 位分辨率
- $\pm 0.2\%$ 线性度
- 最大转换速率
典型值 30MHz
最小值 20MHz
- 模拟输出电压范围 V_{DD} 至 $V_{DD} - 1V$
- TTL 数字输入电压
- 5V 单电源工作
- 低功耗 典型值 80mW
- 可与 Fujitsu MB40778 互换

1.3 引脚排列



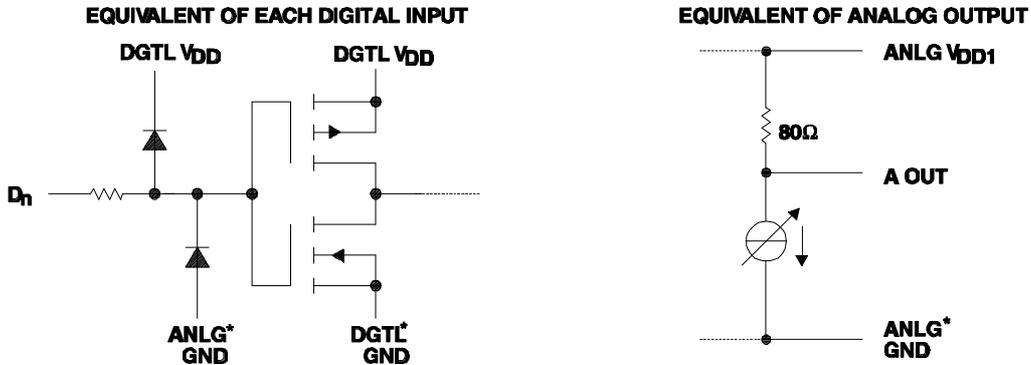
1.5 功能方框图



1.6 功能表

STEP	DIGITAL INPUTS								OUTPUT VOLTAGE
	D7	D6	D5	D4	D3	D2	D1	D0	
0	L	L	L	L	L	L	L	L	3.980 V
1	L	L	L	L	L	L	L	H	3.984 V
127	L	H	H	H	H	H	H	H	4.488 V
128	H	L	L	L	L	L	L	L	4.492 V
129	H	L	L	L	L	L	L	H	4.496 V
254	H	H	H	H	H	H	H	L	4.996 V
255	H	H	H	H	H	H	H	H	5.000 V

1.7 等效输入、输出电路简图



- ANLG GND 和 DGTL GND 内部不连接，应尽可能靠近器件端将其连接到一起。

二、特性

2.1 工作温度范围内（自然通风）的极限参数（除非另有说明）

电源电压范围 ANLG V _{DD} , DGTL V _{DD}	-0.5V 至 7V
数字输入电压范围 V _I	-0.5V 至 7V
模拟基准电压范围 V _{ref}	V _{DD} - 1.7V 至 V _{DD} +0.5V
自然通风工作温度范围 T _A :	
TLC5602C	0 至 70
TLC5602M	-55 至 125
储存温度范围 T _{stg}	-65 至 150
10 秒钟距外壳 1.6mm(1/16 英寸)引线温度	260

强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限条件下或在任何其它超出推荐工作条件下所示参数的情况下器件能有效地工作。延长在极限参数条件下的工作时间会影响器件的可靠性。

2.2 推荐工作条件

	MIN	NOM	MAX	UNIT
Supply voltage, V_{DD}	4.75	5	5.25	V
Analog reference voltage, V_{ref}	3.8	4	4.2	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}	0.8			V
Pulse duration, CLK high or low, t_w	25			ns
Setup time, data before CLK \uparrow , t_{su}	16.5			ns
Hold time, data after CLK \uparrow , t_h	12.5			ns
Phase compensation capacitance, C_{comp} (see Note 1)	1			μ F
Load resistance, R_L	75k			Ω
Operating free-air temperature, T_A	TLC5602C	0 70		$^{\circ}$ C
	TLC5602M	-55 125		

注：1. 相位补偿电容应连接在 COMP 与 ANLG GND 之间。

2.3 推荐的电源电压和自然通风工作温度范围内的电特性（除非另有说明）

PARAMETER		TEST CONDITIONS	MIN	TYP ⁺	MAX	UNIT	
I_{IH}	High-level input current	$V_I = 5$ V			± 1	μ A	
I_{IL}	Low-level input current	$V_I = 0$ V			± 1	μ A	
I_{ref}	Input reference current	$V_{ref} = 4$ V			10	μ A	
V_{FS}	Full-scale analog output voltage	$V_{DD} = 5$ V, $V_{ref} = 4.02$ V	$V_{DD}-15$	V_{DD}	$V_{DD}+15$	mV	
V_{ZS}	Zero-scale analog output voltage	$V_{DD} = 5$ V $V_{ref} = 4.02$ V $T_A = \text{full range}^*$	TLC5602C	3.919	3.98	4.042	V
			TLC5602M	3.919	3.98	4.042	
			TLC5602M	3.919	3.98	4.062	
r_o	Output resistance	$T_A = 25^{\circ}$ C $T_A = \text{full range}^*$	TLC5602C	60	80	120	Ω
C_i	Input capacitance	$f_{clock} = 1$ MHz, $T_A = 25^{\circ}$ C		15		pF	
I_{DD}	Supply current	$f_{clock} = 20$ MHz, $V_{ref} = V_{DD} - 0.95$ V		16	25	mA	

+ 所有典型值的条件为 $V_{CC}=5$ V, $T_A=25$ $^{\circ}$ C。

- TLC5602C 的全范围为 0 至 70, TLC5602M 的全范围为 -55 至 125。

2.4 推荐的电源电压和自然通风工作温度范围内的工作特性（除非另有说明）

PARAMETER	TEST CONDITIONS	MIN	TYP ⁺	MAX	UNIT
$E_L(\text{adj})$	Linearity error best-straight-line	$T_A = \text{full range}^*$	TLC5602C	$\pm 0.2\%$	
		$T_A = 25^{\circ}$ C	TLC5602M	$\pm 0.2\%$	
		$T_A = \text{full range}^*$	TLC5602M	$\pm 0.4\%$	
E_L	Linearity error, end point		$\pm 0.15\%$		
E_D	Linearity error, differential		$\pm 0.2\%$		
G_{dif}	Differential gain	NTSC 40-IRE modulated ramp,	0.7%		
f_{dif}	Differential phase	$f_{clock} = 14.3$ MHz, $Z_L \geq 75$ k Ω	0.5		
t_{pd}	Propagation delay time, CLK to analog output	$C_L = 10$ pF	25		ns
t_s	Settling time to within 1/2 LSB	$C_L = 10$ pF	30		ns

+ 所有典型值的条件为 $V_{CC}=5$ V, $T_A=25$ $^{\circ}$ C。

- TLC5602C 的全范围为 0 至 70, TLC5602M 的全范围为 -55 至 125。

2.5 参数测量资料

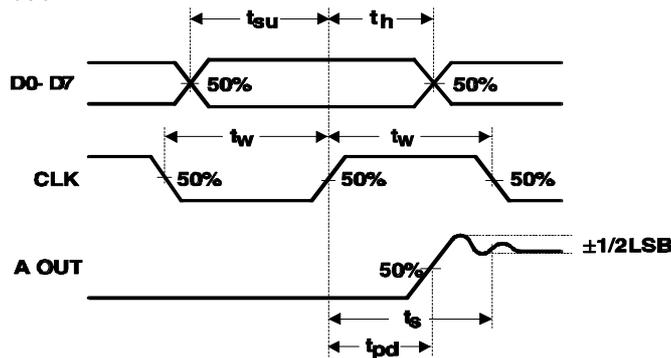


图 1 电压波形

2.6 典型特性

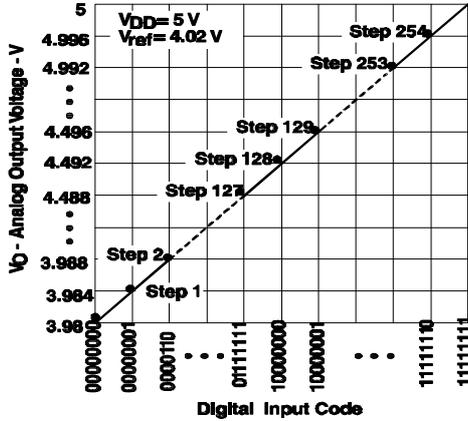


图2 理想变换特性

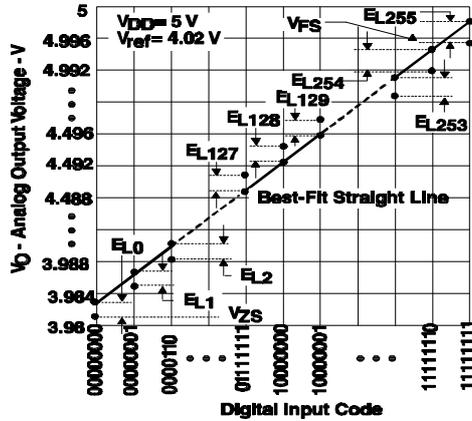
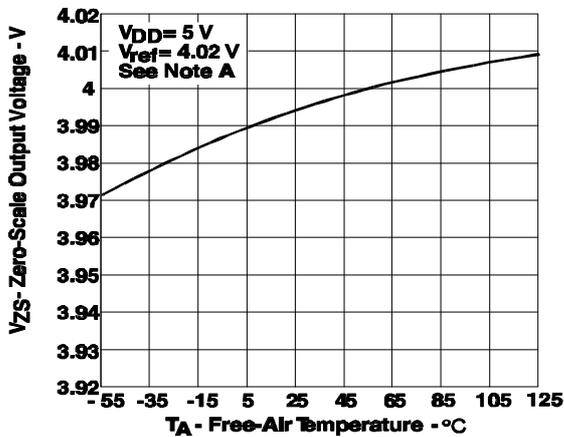


图3 最佳直线性误差



注：A. Vref 相对于 ANLG GND。VDD 是连在一起的 ANLG VDD、DGTL VDD 与连在一起的 ANLG GND、DGTL GND 之间的电压

图4 零刻度输出电压与自然通风温度的关系

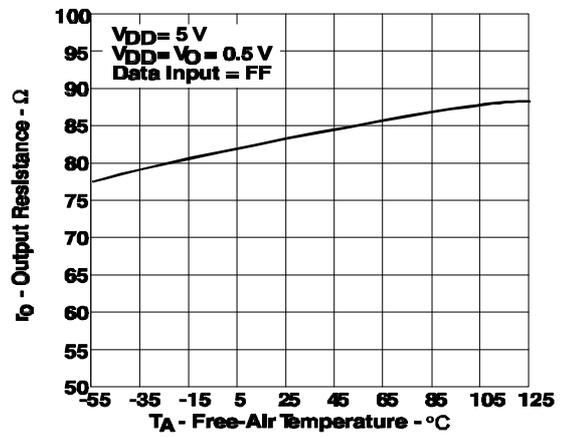


图5 输出电阻与自然通风温度的关系

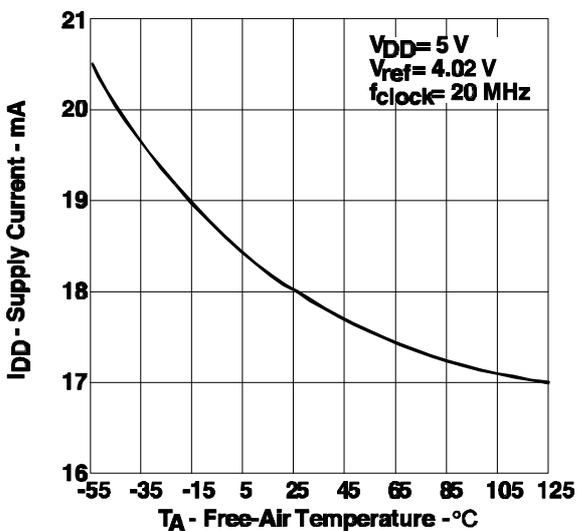
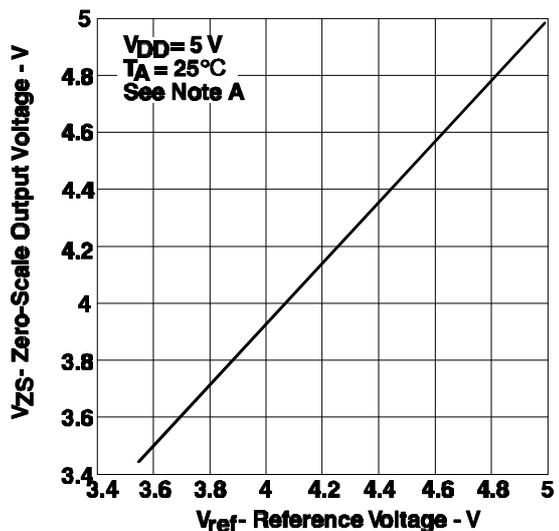


图6 电源电流与自然通风温度的关系



注：A. Vref 相对于 ANLG GND。VDD 是连在一起的 ANLG VDD、DGTL VDD 与连在一起的 ANLG GND、DGTL GND 之间的电压

图7 零刻度输出电压与基准电压的关系

三、应用资料

以下设计建议有益于 TLC5602 用户：

- 物理上尽可能分隔和屏蔽外部模拟和数字电路以减小系统噪声。
- 整个试验和生产过程中使用 RF 试验板和 RF 印刷电路板 (PCB) 技术。
- 由于 ANLG GND 和 DGTL GND 无内部连接，因而这些端点需要外部连接。用试验板时，这些地线应通过带有正常电源旁路的分离引线连接到电源地。一种好的方法是模拟和数字电源线采用分离的绞合线对，使拾取噪声最小。

印刷电路板的设计上使用宽地引线或接地平面以减小寄生电感和电阻。接地平面是减小噪声最佳的选择。

- ANLG V_{DD} 和 DGTL V_{DD} 在内部也是分离的，因而它们必须在外部连接。这些外部印刷板引线也应做得尽可能宽。ANLG V_{DD} 和 DGTL V_{DD} 在板上连接到一起之前，安置一个铁氧体磁珠或等效电感与 ANLG VCC 串联，此外去耦电容尽可能靠近器件端。
- ANLG V_{DD} 至 ANLG GND 和 DGTL V_{DD} 至 DGTL GND 相应地用 $1 \mu F$ 和 $0.01 \mu F$ 电容去耦，尽可能靠近器件端。 $0.01 \mu F$ 电容建议采用陶片电容。
- COMP 和 ANLG GND 之间用尽可能短的引线连接相位补偿电容。
- 小型封装上的无连接端 (NC) 应连接到 ANLG GND 。
- 用屏蔽将 ANLG V_{DD} ， ANLG GND 和 A OUT 同高频端子 CLK 和 D7-D0 隔开。在印刷电路板上 A OUT 导线两旁设置 ANLG GND 导线。