

ICL7135C, TLC7135C

4 1/2 数位精度模数转换器

一、概述

1.1 一般说明

ICL7135C 和 TLC7135C 转换器用德州仪器公司高效率 CMOS 工艺制造。这种 4 1/2 数位、双斜率积分 (dual-slope-integrating) 模拟-数字转换器是为提供与微处理器和可视显示二者的接口而设计的。数字驱动输出端 D1 至 D4 以及多路复用的二进制代码 (binary-coded-decimal) 输出端 B1、B2、B4 和 B8 提供适用于 LED 或 LCD 译码器/驱动器和微处理器的接口。

ICL7135C 和 TLC7135C 提供 50-ppm 的分辨率，其最大线性度误差为 1 个计数值。零点误差小于 10 μ V，零点漂移小于 0.5 μ V/。低输入电流 (小于 10pA) 使源阻抗 (source-impedance) 误差为最小。翻转误差 (rollover error) 限制至 ± 1 计数值。

BUSY，STROBE，RUN/HOLD，OVER RANGE 以及 UNDER RANGE 控制信号支持基于微处理器的测量系统。控制信号也能支持通过通用异步接收器发送器 (UART) 进行数据传送的远程数据采集系统。

ICL7135C 和 TLC7135C 的工作温度范围为 0 至 70 。

可选项

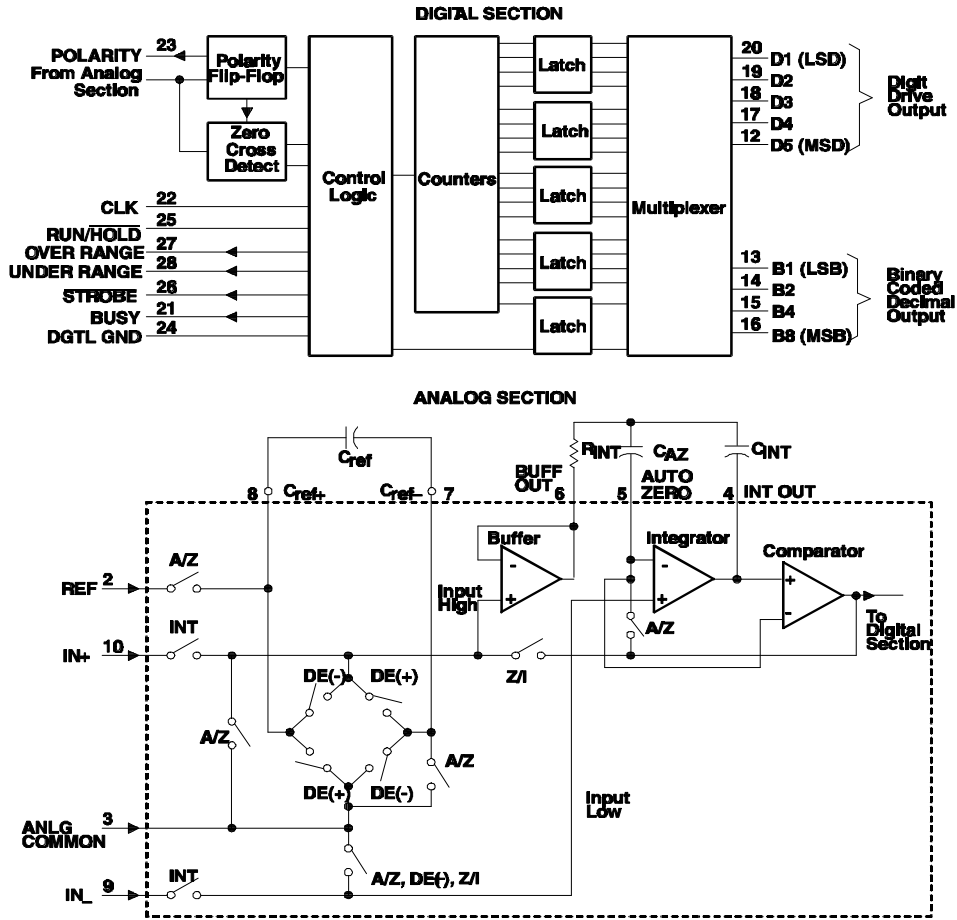
T _A	封装
0 至 70	ICL7135CN
	TLC7135CN

1.2 特点

- 0V 输入零读数
- 1pA 典型输入电流
- 真正差分输入
- 多路复用二进制代码 (Binary-Coded-Decimal, BCD) 输出
- 低翻转误差：最大为 ± 1 计数值
- 控制信号允许与 UART 或微处理器接口
- 带超范围 (Over-Range) 与欠范围 (Under-Range) 信号的自动范围 (Autoranging) 能力
- TTL 兼容输出
- 直接代替 Teledyne TSC7135, Intelsil ICL7135, Maxim ICL7135 以及 Siliconic Si7135
- CMOS 工艺

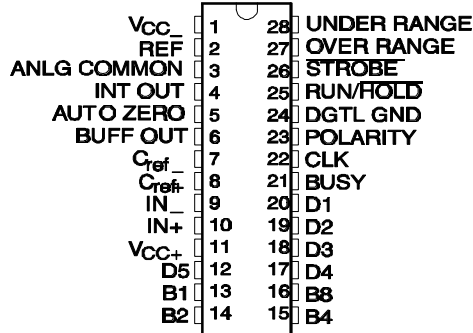
1.3 功能方框图

ICL7135C，TLC7135C 的功能方框图如下图所示。



1.4 引脚排列

N 封装的 ICL7135C、TLC7135C 的引脚排列如下图所示。



二、特性

2.1 极限参数+

- 电源电压 (V_{CC+}, 相对于 V_{CC-})
- 模拟输入电压 (IN 或 IN₊)
- 基准电压范围
- 时钟输入电压范围
- 工作温度范围 (自然通风), T_A
- 储存温度范围, T_{stg}
- 引线温度, 离外壳 1.6mm(1/16 英寸), 10 秒

- 15V
- V_{CC-} 至 V_{CC+}
- V_{CC-} 至 V_{CC+}
- 0V 至 V_{CC+}
- 0 至 70
- 5 至 150
- 260

+ 强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数, 并不意味着在极限条件下或在任何其它超出推荐工作条件下所示参数的情况下器件能有效地工作。延长在极限参数条件下的工作时间会影响器件的可靠性。

2.2 推荐工作条件

	MIN	NOM	MAX	单位
电源电压, V_{CC+}	4	5	6	V
电源电压, V_{CC-}				V
基准电压, V_{ref}		1		V
高电平输入电压, CLK, RUN/HOLD, V_{IH}	2.8			V
低电平输入电压, CLK, RUN/HOLD, V_{IL}			0.8	V
输入电压, V_{ID}	$V_{CC+}+1$		$V_{CC+}-0.5$	V
工作频率, f_{clock} (见注释 1)	1.2		2	MHz
工作温度范围 (自然通风), T_A	0		70	

注释：1. 时钟频率范围扩展低至 0Hz。

2.3 电特性

2.3.1 $V_{CC+}=5V$, $V_{CC-}=5V$, $V_{ref}=1V$, $f_{clock}=120kHz$, $T_A=25$ 时的电特性 (除非另有说明)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT	
VOH	High-level output voltage	D1-D5,B1,B2,B4,B8	$I_O = -1\text{ mA}$		2.4	5	V
		Other outputs	$I_O = -10\mu\text{A}$		4.9	5	
VOL	Low-level output voltage		$I_O = 1.8\text{ mA}$			0.4	V
VON(pp)	Peak-to-peak output noise voltage (see Note 2)	$V_{ID}=0$, Full scale = 2 V		15		μV	
α_{VO}	Zero-reading temperature coefficient of output voltage	$V_{ID}=0$, $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		0.5	2	$\mu\text{V}/^\circ\text{C}$	
I _{IH}	High-level input current	$V_I = 5\text{ V}$, $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		0.1	10	μA	
I _{IL}	Low-level input current	$V_I = 0\text{ V}$, $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		-0.02	-0.1	mA	
I _I	Input leakage current, IN ₋ and IN ₊	$V_{ID}=0$	$T_A = 25^\circ\text{C}$	1	10	pA	
			$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		250		
I _{CC+}	Positive supply current	$f_{clock}=0$	$T_A = 25^\circ\text{C}$	1	2	mA	
			$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		3		
I _{CC-}	Negative supply current	$f_{clock}=0$	$T_A = 25^\circ\text{C}$	-0.8	-2	mA	
			$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		-3		
C _{pd}	Power dissipation capacitance	See Note 3		40		pF	

注释：2. 这是峰-峰值，在 95% 的时间内不被超过。

3. 电源电流按照与时钟频率有关的因子增加。

$$V_{CC+}=5V \text{ 时, } I_{CC+}=I_{CC+}(f_{clock}=0) + C_{pd} \times 5V \times f_{clock}。$$

2.3.2 $V_{CC+}=5V$, $V_{CC-}=5V$, $V_{ref}=1V$, $f_{clock}=120kHz$, $T_A=25$ 时的工作特性 (除非另有说明)

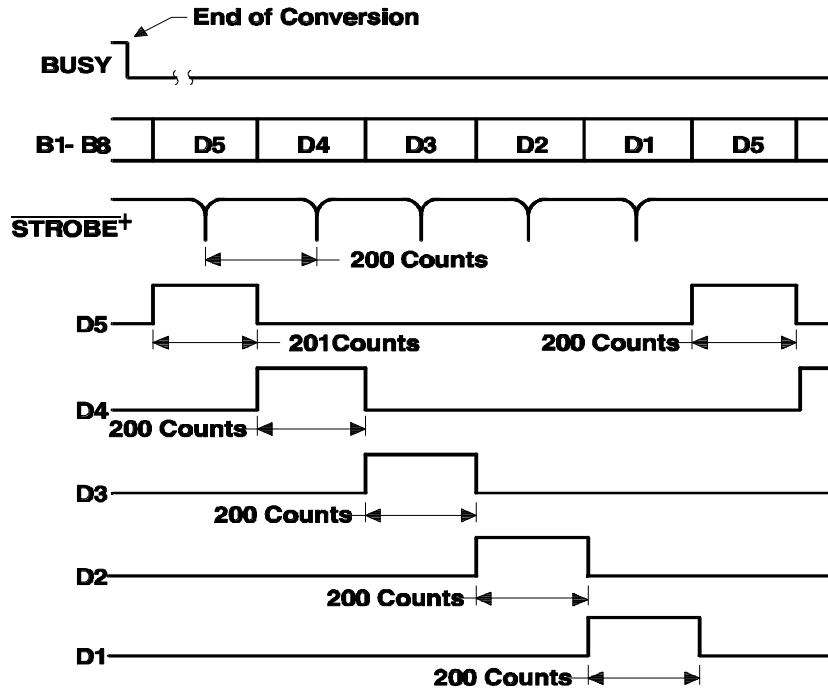
PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
α_{FS}	Full-scale temperature coefficient (see Note 4)	$V_{ID}=2\text{ V}$, $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$			5	ppm/ $^\circ\text{C}$
E _L	Linearity error	$-2\text{ V} \leq V_{ID} \leq 2\text{ V}$		0.5		count
E _D	Diferential linearity error (see Note 5)	$-2\text{ V} \leq V_{ID} \leq 2\text{ V}$		0.01		LSB
E _{FS}	+Full-scale symmetry error (rollover error) (see Note 6)	$V_{ID}=\pm 2\text{ V}$		0.5	1	count
Display reading with 0-V Input		$V_{ID}=0$, $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$	-0.0000	± 0.0000	0.0000	Digital Reading
Display reading in ratio metric operation		$V_{ID}=V_{ref}$, $T_A = 25$	0.9998	0.9999	1.0000	Digital Reading
		$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$	0.9995	0.9999	1.0005	

注释：4. 此参数用温度系数小于 0.01ppm/ 的外部基准测量。

5. 相邻计数值的最差步进值与理想步进值之差的大小。

6. 翻转误差 (Rollover error) 是 2V 和 -2V 转换绝对值之间的差值。

2.4 时序图



+ BUSY 变为低电平与第一个 STROBE 脉冲之间的延迟取决于模拟输入。

图 1

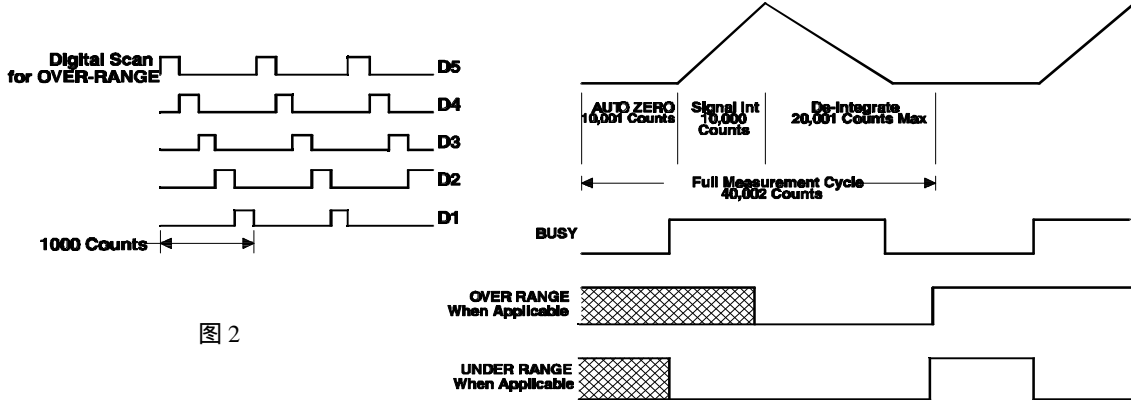
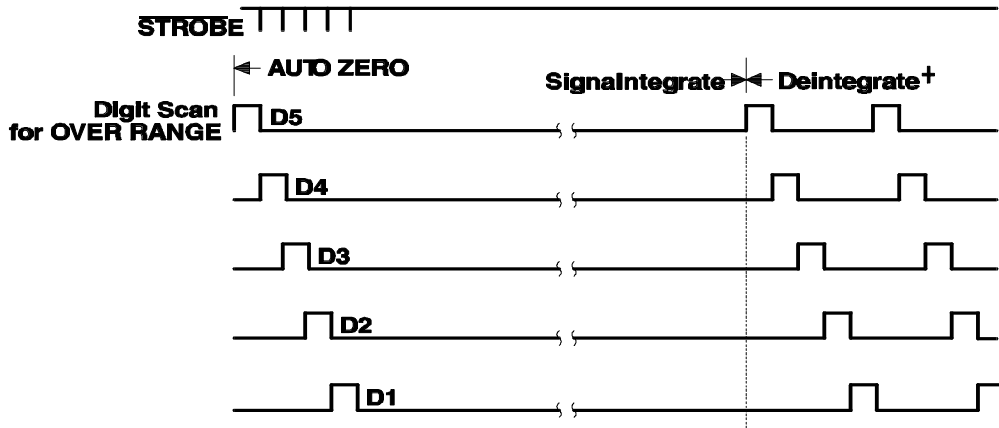


图 2

图 3



+ First D5 of AUTO ZERO and deintegrate is one count longer .

图 4

三、工作原理

ICL7135C 和 TLC7125C 的测量周期包括下列四相（节拍）。

1. Auto-Zero（自动调零）相。内部 IN+和 IN-输入与引脚断开且在内部连接至 ANLG COMMON。基准电容被充电至基准电压。系统接成闭环，自动调零（auto-zero）电容被充电以补偿缓冲放大器，积分器和比较器的失调电压。自动调零精度仅受系统噪声的限制，以输入为基准的总失调小于 $10\ \mu\text{V}$ 。

2. Signal Integrate（信号积分）相。自动调零环路被打开，内部的 IN+和 IN-输入被连接至外部引脚。在固定的时间周期内这些输入端之间的差分电压被积分。当输入信号相对于转换器电源不反相（no return）时，IN-可连接至 ANLG COMMON 以建立正确的共模电压。在这一相完成的基础上，输入信号的极性被记录。

3. deintegrate（去积分）相。基准用于完成去积分（deintegrate）任务。内部 IN-在内部连接至 ANLG COMMON，IN+跨接至先前已充电的基准电容。所记录的输入信号的极性确保以正确的极性连接电容以便积分器输出极性回到零。输出返回至零所需的时间正比于输入信号的幅度。返回时间显示为数字读数并由等式 $10,000 \times (V_{ID}/V_{ref})$ 确定。满度或最大转换值发生在 V_{ID} 等于 V_{ref} 两倍时。

4. Zero Integrator（积分器返回零）相。内部的 IN-连接到 ANLG COMMON。系统接成闭环以便使积分器输出返回到零。通常这一相需要 100 至 200 个时钟脉冲。但是在超范围（over-range）转换后，需要 6200 个脉冲。

3.1 模拟电路说明

3.1.1 输入信号范围

输入放大器的共模范围从负电源电压加 1V 延展到正电源电压减 1V。在此范围内，共模抑制比（CMRR）的典型值为 86dB。差分与共模电压二者均使积分器的输出摆动。因此，必须小心确保积分器的输出不变成饱和。

3.1.2 模拟公共端

在自动调零（auto-zero）、去积分（deintegrate）以及积分器返零（zero integrator）相期间内模拟公共端（ANLG COMMON）连接到内部 IN-。在信号积分（Signal integrate）相期间内 IN-连接到与模拟公共端不同的电压，此时所产生的共模电压被放大器抑制。但是，在大多数应用中，IN-被置于已知的固定电压（即，例如电源的公共端）。在这种应用中，模拟公共端应当连接到同样的点，于是从转换器除去共模电压。用这种方式消除共模电压可稍微提高转换精度。

3.1.3 基准

基准电压相对于模拟公共端为正。转换结果的精度取决于基准的质量。因此，为了得到高精度的转换，应当使用高质量的基准。

3.2 数字电路的说明

3.2.1 RUN/HOLD 输入

当 RUN/HOLD 端为高电平或开路时，器件连续地每 40,002 个时钟脉冲完成测量周期。当此输入拉至低电平时，积分电路继续完成正在进行的测量周期，然后，只要引脚保持低电平它便保持转换的读数。当测量周期完成之后引脚保持低电平时，短的正脉冲（大于 300ns）将启动新的测量周期。当此正脉冲发生于测量周期完成之前时，它将被不识别。第一个 STROBE 脉冲发生于测量周期结束之后 101 计数处，它是测量周期完成的指示。因此，在第一个 STROBE 脉冲之后，正脉冲可用于触发新的测量的开始。

3.2.2 STROBE 输入

来自此输入端的负向脉冲把 BCD 转换数据传送到外部锁存器、UART 或微处理器。在测量周期结束时，STROBE 变为高电平并保持高电平达 201 个计数值的时间。最高有效数字（MSD）BCD 位放置在 BCD 端。在开始 101 个计数之后，在输出 D1-5 变为高电平期间的中途，STROBE 端变为低电平达 1/2 时钟脉冲宽度。在 D5 高电平脉冲的中间点放置 STROBE 脉冲允许用低电平或边沿把信息锁存入外部器件。这种 STROBE 脉冲的放置还确保第二个 MSD 的 BCD 位也不竞争 BCD 线并且确保正确位的锁存。对于第二个 MSD 和 D4 输出将重复以上过程。类似地，直至最低有效数字（LSD）将重复此过程。因此，输入 D5 至 D1 和 BCD 线继续扫描而不包括 STROBE 脉冲。这种后续连续扫描使转换结果连续被显示。当超范围（over-range）条件发生时，这种后续扫描将不发生。

3.2.3 BUSY (忙) 输出

在信号积分 (Signal integrate) 相开始时 BUSY (忙) 输出变为高电平。BUSY 将保持高电平直到零穿越 (Zero crossing) 之后的第一个时钟脉冲或超范围 (over-range) 条件发生时的测量周期结束时, 利用 BUSY 端串行发送转换结果是可能的。通过把 BUSY 和 CLOCK 信号相“与”(AND) 并发送“与”的结果使可完成串行发送。所发送的输出包括发生在信号积分相内 10,001 个时钟脉冲以及发生在去积分 (deintegrate) 相期间内的时钟脉冲数。从总的时钟脉冲数减去 10,001 可以得到转换结果。

3.2.4 OVER-RANGE(超范围)输出

当超范围 (over-range) 条件发生时, 在测量周期结束时 BUSY (忙) 信号变为低电平之后, 此引脚变为高电平。如前所述, 当超范围条件发生时, BUSY (忙) 信号将保持高电平直至测量周期结束为止。OVER RANGE (超范围) 输出在 BUSY (忙) 结束时变为高电平, 且在下一次测量周期的去积分 (deintegrate) 相开始时变为低电平。

3.2.5 UNDER-RANGE (欠范围) 输出

当转换结果小于或等于满度范围的 9% (1800 个计数) 时, 在 BUSY (忙) 信号结束时此引脚变为高电平。UNDER RANGE (欠范围) 输出在下一测量周期的信号积分 (Signal integrate) 相开始时变为低电平。

3.2.6 POLARITY (极性) 输出

对于正输入信号, POLARITY (极性) 输出为高电平且在每一个去积分 (deintegrate) 相的开始处更新。对包括 ± 0 和 OVER RANGE (超范围) 信号的所有输入, 极性 (Polarity) 输出均有效。

3.2.7 数字驱动 (D1、D2、D4 和 D5) 输出

每一个数字驱动 (digit-drive) 输出 (D1 至 D5) 顺序变为高电平 200 个时钟脉冲。除非发生超范围 (over-range), 否则此顺序过程将继续下去。当超范围发生时, 从选通序列 (strobe sequence) 结束直至去积分 (deintegrated) 相开始 (此时顺序数字驱动动作再次开始), 所有数字驱动输出均为空白 (blanked)。超范围状态期间的空白动作可使显示器闪烁并指示处于超范围状态。

3.2.8 BCD 位输出

在这些输出端给定数字的 BCD 位 (B1、B2、B4 和 B8) 被顺序激活。同时, 给定数字的适当的数字驱动 (digit-drive) 线也被激活。

3.3 系统方面

3.3.1 积分电阻

积分电阻 (R_{INT}) 的数值由满度输入电压和积分放大器的输出电流决定。积分放大器能以可忽略的非线性度提供 $20 \mu A$ 的电流。决定该电阻值的表达式为:

$$R_{INT} = \frac{\text{满度电压}}{I_{INT}}$$

5 至 $40 \mu A$ 的积分放大器电流 I_{INT} 能得到良好的结果。标称和推荐的电流为 $20 \mu A$ 。

3.3.2 积分电容

积分电阻和电容的乘积应当选择成能给出最大的电压摆幅而不致使积分放大器输出饱和和太接近于电源电压。当放大器的输出处于任一电源电平的 0.3V 以内时, 发生饱和。在采用 $\pm 5V$ 电源及 ANLG COMMON 接至地时, 设计师应设计 $\pm 3.5V$ 至 $\pm 4V$ 的积分放大器摆幅。标称电容值为 $0.47 \mu F$ 。确定积分电容 (C_{INT}) 值的表达式为:

$$C_{INT} = \frac{10,000 \times \text{时钟周期} \times I_{INT}}{\text{积分器输出电压摆幅}}$$

其中:

I_{INT} 标称值为 $20 \mu A$ 。

具有大容限和高介质吸收的电容器可能使转换不精确。太小的电容可以使积分放大器饱和。高介质吸收使信号积分 (Signal integrate) 和去积分 (deintegrate) 相期间内有效电容值不同。聚丙烯电容量具有非常低的介质吸收。聚苯乙烯和聚碳酸酯电容器具有较高的介质吸收, 但也能良好地工作。

3.3.3 自动调零 (auto-zero) 和基准电容

大容量可减少系统内的噪声。除了在上电或过载恢复期间之外, 介质吸收并不重要。典型值为 $1 \mu\text{F}$ 。

3.3.4 基准电压

对于高精度的绝对测量, 应当使用高介质的基准。

3.3.5 翻转 (rollover) 电阻和二极管

ICL7135 和 TLC7135C 具有小的翻转误差 (rollover error), 但是, 它可以被校正。校正方法是把任何硅二极管的阴极连接到 INT OUT 而把阳极连接到一个电阻。电阻的另一端连接到 ANLG COMMON 或地。对于推荐的工作条件, 电阻值为 100k 。可以改变比值以校正任何尚未被校正的翻转误差。在许多并非至关重要的应用中, 不需要电阻和二极管。

3.3.6 最高时钟频率

对于大多数双斜率 (dual-slope) A/D 转换器, 最高转换速率受比较器频率响应的限制。在这个电路中, 比较器以 $3 \mu\text{s}$ 延迟跟随积分器的斜升。因此, 在 160kHz 时钟频率 ($6 \mu\text{s}$ 周期) 的情况下, 第一个基准积分时钟周期的一半消耗在延迟中。因而, 对于 $50 \mu\text{V}$ 的输入, 仪表读数从 0 变至 1, 对 $150 \mu\text{V}$ 的输入, 读数从 1 变至 2; 对 $250 \mu\text{V}$ 的输入, 读数从 2 变至 3。这种中点处的跳变可能是需要的; 但是, 当时钟频率明显地增加到 160kHz 以上时, 即使在输入短路时, 由于噪声尖峰, 仪表将闪变 1。以上跳变点假设 2V 输入范围等效于 $20,000$ 时钟周期。

当输入信号总是只有一个极性时, 比较器延迟不需要限制。由于非线性度和噪声实质上不随频率而增加, 所以 1MHz 的时钟速率是可能的。对于固定时钟频率, 额外的计数或比较器延迟产生的计数值为常数并能在数字上减去。

对于双极性信号, 通过使用与积分电容相串联的低阻值电阻可把时钟频率扩展到 160kHz 以上而无误差。此电阻使积分器在去积分 (deintegrate) 相开始时稍向跨零 (zero crossing) 电平跳动, 从而补偿比较器的延迟。此串联电阻应当为 10 至 50 。这种方法允许时钟频率高达 480kHz 。

3.3.7 最低时钟频率

最低时钟频率限制产生于自动调零电容 C_{AZ} 和基准电容 C_{ref} 的电容泄漏电流。高达 $10 \mu\text{s}$ 的测量周期不受泄漏误差的影响。

3.3.8 对 50Hz 或 60Hz 干扰的抑制

为了使对 50Hz 或 60Hz 干扰的抑制为最大, 应当选择时钟频率以便在信号积分 (Signal integrate) 相期间内 50Hz 或 60Hz 的周期按整数出现。为了实现这些信号的抑制, 可以使用的基本些时钟频率为:

50Hz : 250 , 166.66, 125, 100kHz, 等等

60Hz : 300 , 200 , 150 , 120 , 100 , 40 , 33.33kHz, 等等。

3.3.9 跨零触发器 (Zero-crossing flip-flop)

此触发器询问比较器的跨零状态。在前一时钟周期和正在进行的时钟周期的正半周已发生之后执行询问, 因此任何由时钟脉冲产生的比较器瞬变不影响跨零 (zero-crossing) 的检测。此过程延迟跨零检测一个时钟周期。为了消除由于这种延迟产生的不精确性, 在去积分 (deintegrate) 相开始时把计数器禁止一个时钟周期。因此, 在比跨零实际发出迟一个时钟周期检测跨零时, 显示正确的计数值。

3.3.10 噪声

零附近的峰-峰噪声大约为 $15 \mu\text{V}$ (在 95% 的时间内峰-峰值不被超过)。在满度附近, 此值增加到大约 $30 \mu\text{V}$ 。大部分噪声来源于自动调零 (auto-zero) 环路。且正比于输入信号与基准之比。

3.3.11 模拟和数字地

对于高精度的应用, 必须避免地环路 (ground loops)。从数字电路返回的电流一定不能送到模拟地线。

3.3.12 电源

ICL7135C 和 TLC7135C 设计成用 $\pm 5\text{V}$ 电源工作。但是, 当输入信号偏离中点电源电平 (midsupply) 的变化不大于 $\pm 1.5\text{V}$ 时, 5V 工作也是可能的。