

低功耗LCD微控制器

MAXQ2000

概述

MAXQ2000微控制器是低功耗16位器件，包含液晶显示(LCD)接口，最多可以驱动100 (-RBX)或132 (-RAX)段。MAXQ2000适用于血糖监测系统，也适用于任何需要高性能、低功耗工作的应用。该器件最高可以工作在14MHz ($V_{DD} > 1.8V$)或20MHz ($V_{DD} > 2.25V$)频率。MAXQ2000具有32k字闪存、1k字RAM、三个16位定时器和1个或2个通用同步/异步接收器/发送器(UART)。闪存有助于原型开发和低产量的产品。微控制器内核由1.8V电源供电，具有独立的I/O电源引脚，提供更高的灵活性。超低功耗休眠模式使这些器件非常适合电池供电的便携式装置。

应用

医疗仪器
 电池供电和便携式设备
 电化学与光传感器
 工业控制
 数据采集系统和数据记录仪
 家用产品
 消费类电子
 温度/湿度传感器
 安全监测
 气体和化学传感器
 HVAC
 智能发送器

典型工作电路和引脚配置在数据资料的最后给出。

特性

- ◆ 高性能、低功耗16位RISC内核：
 - DC至20MHz工作，每MHz近1MIPS。
 - 双路1.8V内核/3V I/O电源，提供低功耗/灵活的接口。
 - 33条指令，绝大多数为单周期指令。
 - 三个独立的数据指针，加速数据转移，具有自动递增/递减功能。
 - 16层硬件堆栈。
 - 16位指令字、16位数据总线。
 - 16 x 16位、通用寄存器。
 - 为C编译器优化(高速/紧凑代码)。
- ◆ 程序与数据存储器：
 - 32k字闪存，掩膜ROM用于高产量产品。
 - 10,000次闪存写入/擦除次数。
 - 1k字内部数据RAM。
 - 用于编程的JTAG/串行引导加载程序。
- ◆ 外部特性：
 - 最多50个通用I/O引脚。
 - 100/132段LCD驱动器。
 - 最多4个COM口与36段输出。
 - 支持静态、1/2和1/3 LCD偏置。
 - 无需外部电阻。
 - SPI™和1-Wire® (仅-RAX) 硬件I/O端口。
 - 一个或二个串行UART。
 - 48位累加器的单周期16 x 16硬件乘法/累加操作。
 - 三个16位可编程定时/计数器。
 - 8位亚秒系统定时器/闹钟。
 - 32位二进制实时时钟，具有定时闹钟。
 - 可编程看门狗定时器。
- ◆ 灵活的编程接口：
 - 引导加载程序简化编程。
 - 通过JTAG进行在系统编程。
 - 支持闪存的在应用编程。
- ◆ 超低功耗：
 - PMM1为2.2V时，8MHz闪存工作下典型值为190μA。
 - 低功耗停机模式下典型值为700nA。
 - 低功耗的32kHz模式和256分频模式。

订购信息

PART	TEMP RANGE	PROGRAM MEMORY	DATA MEMORY	LCD SEGMENTS	EXTERNAL INTERRUPTS	UARTS	PIN-PACKAGE
MAXQ2000-RAX	-40°C to +85°C	32kWord Flash	1kWord SRAM	132	16	2	68 QFN
MAXQ2000-RBX	-40°C to +85°C	32kWord Flash	1kWord SRAM	100	14	1	56 TQFN

MAXQ是Maxim Integrated Products, Inc.的商标。

SPI是Motorola, Inc.的商标。

1-Wire是Dallas Semiconductor Corp.的注册商标。

注意：产品的部分修订版本可能与公布的产品规格有所偏差，可通过产品勘误表了解到具体信息。产品的多种修订版本可能通过不同的销售渠道同时提供给用户。了解产品勘误表的信息请访问：www.maxim-ic.com.cn/errata。

低功耗LCD微控制器

ABSOLUTE MAXIMUM RATINGS

Voltage Range on Any Pin Relative to Ground Except V_{DD} -0.5V to ($V_{DDIO} + 0.5$)V
 Voltage Range on V_{DD} Relative to Ground -0.5V to +2.75V
 Voltage Range on V_{DDIO} Relative to Ground -0.5V to +3.6V

Operating Temperature Range -40°C to +85°C
 Storage Temperature Range -65°C to +150°C
 Soldering Temperature See IPC/JEDEC J-STD-020 Specification

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{DD} = V_{DD(MIN)}$ to $V_{DD(MAX)}$, $V_{DDIO} = 2.7V$ to $3.6V$, $T_A = -40^\circ C$ to $+85^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Core Supply Voltage	V_{DD}	32k x 16 flash	1.8	2.5	2.75	V
		Flash programming	2.25	2.5	2.75	
I/O Supply Voltage	V_{DDIO}		V_{DD}		3.6	V
Active Current, $f_{HFIN} = 14MHz$ (Note 2)	I_{DD1}	/1 mode		6.0	9.2	mA
	I_{DD2}	/2 mode		5.6	8.6	
	I_{DD3}	/4 mode		3.4	5.1	
	I_{DD4}	/8 mode		1.9	2.9	
	I_{DD5}	PMM1 mode		0.5	0.7	
	I_{DD6}	PMM2 mode; 32KIN = 32.768kHz		4.8	7.6	
Active Current, $f_{HFIN} = 20MHz$ (Note 2)	I_{DD1}	/1 mode		6.5	10.4	mA
	I_{DD2}	/2 mode		5.9	9.6	
	I_{DD3}	/4 mode		3.8	6.2	
	I_{DD4}	/8 mode		2.2	3.8	
	I_{DD5}	PMM1 mode		0.6	1.4	
	I_{DD6}	PMM2 mode; 32KIN = 32.768kHz		4.8	8.1	
Active Current		Execution from flash memory, 20MHz, $V_{DD} = 2.2V$, $T_A = +25^\circ C$		5.1		mA
		Execution from flash memory, 8MHz, /8 mode, $V_{DD} = 2.2V$, $T_A = +25^\circ C$		0.85		
		Execution from flash memory, 8MHz, PMM1 mode, $V_{DD} = 2.2V$, $T_A = +25^\circ C$		0.19		
		Execution from RAM, 8MHz, /8 mode, $V_{DD} = 2.2V$, $T_A = +25^\circ C$		0.30		
		Execution from RAM, 1MHz, /1 mode, $V_{DD} = 2.2V$, $T_A = +25^\circ C$		0.14		
Stop-Mode Current	$I_{STOP(VDD)}$	-40°C < T_A < +25°C		0.7	55	μA
		$T_A = +85^\circ C$		20	550	
Digital I/O Supply Current	I_{DDIO}	RTC enabled; $HFIN \geq 14MHz$; all I/O disconnected		1	50	μA
Input High Voltage: $HFIN$ and 32KIN	V_{IH1}		0.75 x V_{DDIO}		V_{DDIO}	V

低功耗LCD微控制器

MAXQ2000

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = V_{DD(MIN)} to V_{DD(MAX)}, V_{DDIO} = 2.7V to 3.6V, T_A = -40°C to +85°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input High Voltage: P6.4–P6.5 and P7.0–P7.1	V _{IH2}	SVS on, V _{LCD} = 3.3V	0.75 x V _{DDIO}		V _{LCD}	V
Input High Voltage: All Other Pins	V _{IH3}		0.75 x V _{DDIO}		V _{DDIO}	V
Input Low Voltage: HFIN and 32KIN	V _{IL1}		0		0.2 x V _{DDIO}	V
Input Low Voltage: All Other Pins	V _{IL2}		0		0.25 x V _{DDIO}	V
Output High Voltage: P6.4–P6.5 and P7.0–P7.1	V _{OH1}	SVS on; I _{OH(MAX)} = 0.75mA; V _{LCD} = 2.7V	V _{LCD} - 0.2			V
Output High Voltage: All Other Pins	V _{OH2}	I _{OH(MAX)} = 0.75mA; V _{DDIO} = 1.8V	V _{DDIO} - 0.2			V
Output Low Voltage for All Other Pins	V _{OL1}	I _{OL} = 1.0mA; V _{DDIO} = 1.8V	GND		0.2	V
Output Low Voltage for P6.4–P6.5 and P7.0–P7.1	V _{OL2}	I _{OL} = 1.4mA; V _{DDIO} = 2.7V	GND		0.2	V
Input Leakage Current	I _L	Internal pullup disabled	-100		+100	nA
Input Pullup Current	I _{IP}	Internal pullup enabled	-20		-5	μA
LCD INTERFACE						
LCD Reference Voltage	V _{LCD}		2.7	3.3	3.6	V
LCD Bias Voltage 1	V _{LCD1}	1/3 bias	V _{ADJ} + 2/3 (V _{LCD} - V _{ADJ})			V
LCD Bias Voltage 2	V _{LCD2}	1/3 bias	V _{ADJ} + 1/3 (V _{LCD} - V _{ADJ})			V
LCD Adjustment Voltage	V _{ADJ}	Guaranteed by design	0		0.4 x	V
LCD Bias Resistor	R _{LCD}			100		kΩ
LCD Adjustment Resistor	R _{LADJ}	LRA4:LRA0 = 0		200		kΩ
LCD Segment Voltage	V _{SEGxx}	When segment is driven at V _{LCD} level; V _{LCD} = 3V; I _{SEGxx} = -3μA; guaranteed by design	V _{LCD} - 0.02		V _{LCD}	V
		When segment is driven at V _{LCD1} level; V _{LCD1} = 2V; I _{SEGxx} = -3μA; guaranteed by design	V _{LCD1} - 0.02		V _{LCD1}	
		When segment is driven at V _{LCD2} level; V _{LCD2} = 1V; I _{SEGxx} = -3μA; guaranteed by design	V _{LCD2} - 0.02		V _{LCD2}	
		When segment is driven at V _{ADJ} level; V _{ADJ} = 0V; I _{SEGxx} = -3μA; guaranteed by design	-0.1		V _{ADJ}	

低功耗LCD微控制器

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = V_{DD(MIN)}$ to $V_{DD(MAX)}$, $V_{DDIO} = 2.7V$ to $3.6V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
EXTERNAL CLOCK SOURCE						
External-Clock Frequency	f_{HFIN}	External oscillator, $V_{DD} \geq 2.25V$	0		20	MHz
		External oscillator, $V_{DD} < 2.25V$	0		14	
		External crystal, $V_{DD} \geq 2.25V$	3		20	
		External crystal, $V_{DD} < 2.25V$	3		14	
		Flash programming, $V_{DD} \geq 2.25V$	2		20	
		Flash programming, $V_{DD} < 2.25V$	2		14	
External-Clock Period	t_{CLCL}	48% minimum duty cycle	50			ns
System-Clock Frequency	f_{CK}	$2.25V \leq V_{DD} \leq 2.75V$	0		20	MHz
		$1.8V \leq V_{DD} \leq 2.75V$	0		14	
System-Clock Period	t_{CK}		50			ns
REAL-TIME CLOCK						
RTC Input Frequency	f_{32KIN}	32kHz watch crystal		32.768		kHz
JTAG/FLASH PROGRAMMING						
Flash Erase Time		Mass erase	200			ms
		Page erase	20			
Flash Programming Time			2.5		5.0	ms
Write/Erase Cycles			10,000			cycles
Data Retention			100			years
SPI TIMING						
SPI Master Operating Frequency	$1/t_{MCK}$			$f_{CK} / 2$		MHz
SPI Slave Operating Frequency	$1/t_{SCK}$			$f_{CK} / 8$		MHz
SCLK Output Pulse-Width High/Low	t_{MCH}, t_{MCL}		$t_{MCK} / 2$ - 25			ns
SCLK Input Pulse-Width High/Low	t_{SCH}, t_{SCL}			$t_{SCK} / 2$		ns
MOSI Output Hold Time after SCLK Sample Edge	t_{MOH}	$C_L = 50pF$	$t_{MCK} / 2$ - 25			ns
MOSI Output Valid to Sample Edge	t_{MOV}		$t_{MCK} / 2$ - 25			ns
MISO Input Valid to SCLK Sample Edge Rise/Fall Setup	t_{MIS}		30			ns
MISO Input to SCLK Sample Edge Rise/Fall Hold	t_{MIH}		0			ns

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = V_{DD(MIN)} to V_{DD(MAX)}, V_{DDIO} = 2.7V to 3.6V, T_A = -40°C to +85°C.) (Note 1)

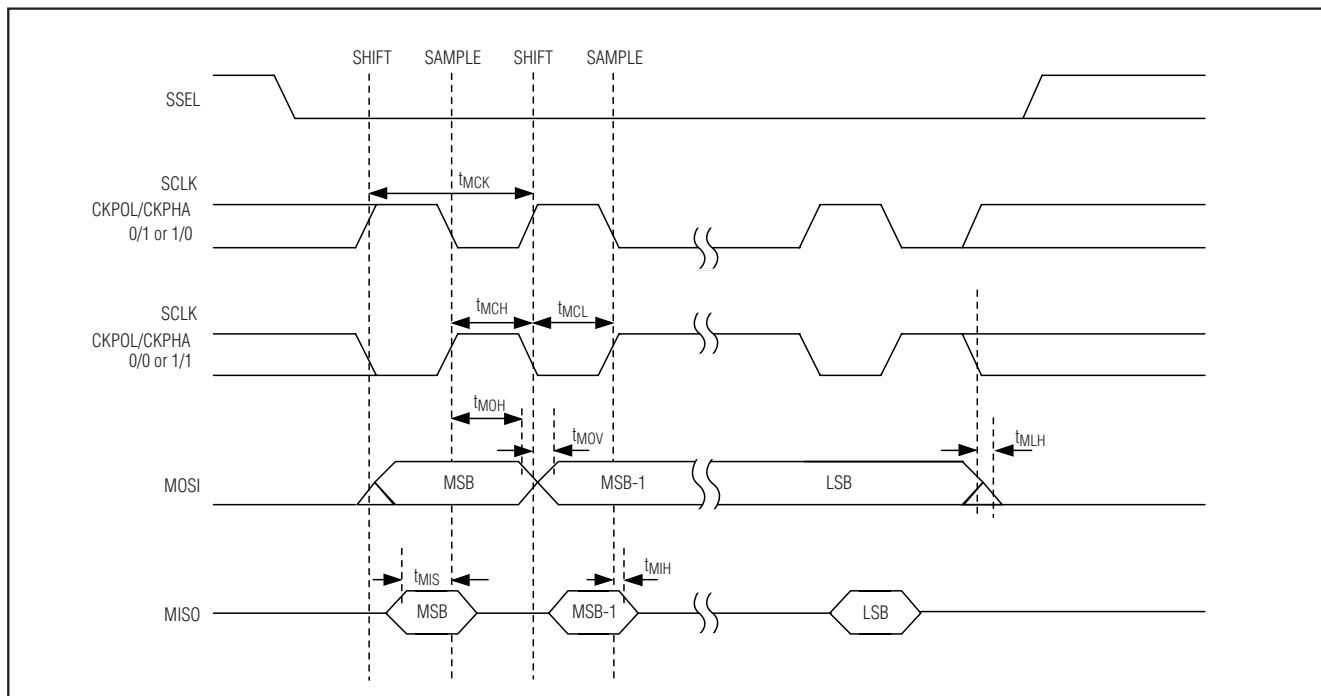
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCLK Inactive to MOSI Inactive	t _{MLH}		t _{MCK} / 2 - 25			ns
MOSI Input to SCLK Sample Edge Rise/Fall Setup	t _{SIS}		30			ns
MOSI Input from SCLK Sample Edge Transition Hold	t _{SIH}		t _{CK} + 25			ns
MISO Output Valid after SCLK Shift Edge Transition	t _{SOV}				3t _{CK} + 25	ns
SSEL Inactive	t _{SSH}		t _{CK} + 25			ns
SCLK Inactive to SSEL Rising	t _{SD}		t _{CK} + 25			ns
MISO Output Disabled after CS Edge Rise	t _{SLH}				2t _{CK} + 50	ns

Note 1: Specifications to -40°C are guaranteed by design and not production tested.

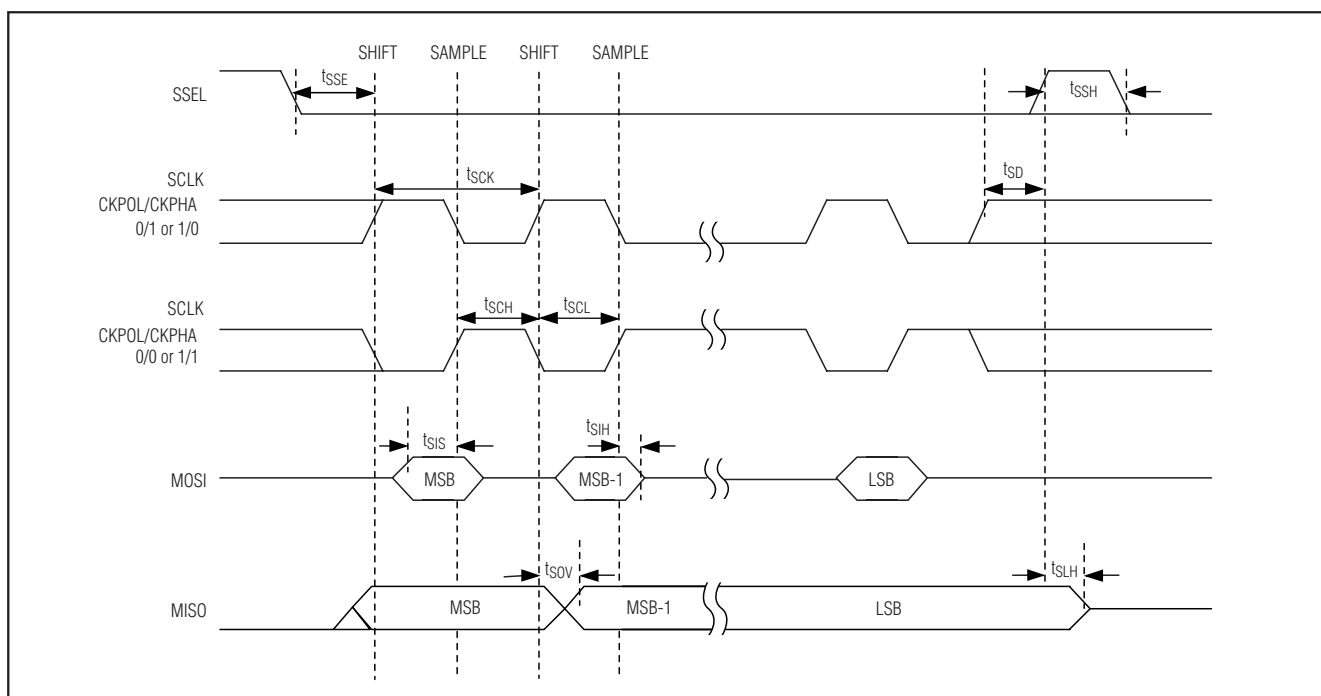
Note 2: Measured on the V_{DD} pin with V_{DD} = 2.75V and not in reset.

低功耗LCD微控制器

SPI主机时序



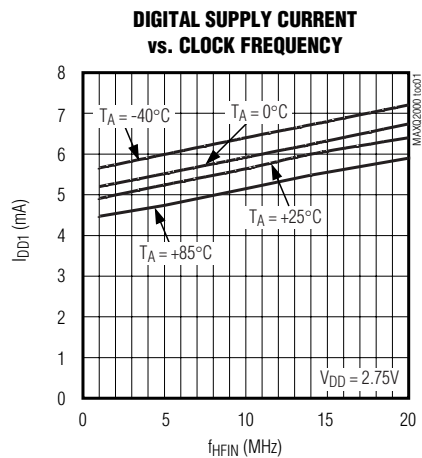
SPI从机时序



低功耗LCD微控制器

MAXQ2000

典型工作特性



引脚说明

引脚		名称	功能
TQFN	QFN		
40	49	VDD	数字电源电压
22	27	VDDIO	I/O电源电压
23, 35	28, 42	GND	地
45	54	VLCD	LCD 偏置控制电压。静态偏置使用的最高LCD驱动电压。接外部电源。
46	55	VLCD1	LCD 偏置，电压1。1/2和1/3 LCD偏置使用的LCD驱动电压。由一个内部电阻分压器来设定此电压。可以使用外部电阻和电容来改变此引脚的LCD电压或驱动能力。
47	56	VLCD2	LCD 偏置，电压2。1/3 LCD偏置使用的LCD驱动电压。由一个内部电阻分压器来设定此电压。可以使用外部电阻和电容来改变此引脚的LCD电压或驱动能力。
48	57	VADJ	LCD调整电压。外接一个电阻，可从外部控制LCD的对比度。若在内部进行对比度调节，则该引脚悬空。
28	33	RESET	数字、低电平有效、复位输入/输出。当该引脚为低电平时CPU保持在复位状态，并在释放后从复位向量开始执行。此引脚包含上拉电流源，应由一个漏极开路，并能吸收超过2mA电流的外部复位源来驱动。当产生内部复位条件时，此引脚作为输出被拉低。
42	51	HFXIN	高频晶体输入。在HFXIN和HFXOUT之间连接一个外部晶体或谐振器作为高频系统时钟。或者，当HFXOUT悬空时，HFXIN作为外部高频时钟源的输入。
41	50	HFXOUT	高频晶体输出/输入。在HFXIN和HFXOUT之间连接一个外部晶体或谐振器作为高频系统时钟。或者，当HFXIN引脚接外部高频时钟源时，悬空HFXOUT引脚。

低功耗LCD微控制器

引脚说明 (续)

引脚		名称	功能				
TQFN	QFN						
29	34	32KIN	32kHz 晶体输入。在 32KIN 和 32KOUT 之间接一个外部 32kHz 时钟晶体作为低频系统时钟。或者，当 32KOUT 悬空时，32KIN 作为外部 32kHz 时钟源的输入。				
30	35	32KOUT	32kHz 晶体输出/输入。在 32KIN 和 32KOUT 之间接一个外部 32kHz 时钟晶体作为低频系统时钟。或者，当 32KIN 引脚接外部 32kHz 时钟源时，悬空 32KOUT 引脚。				
1-8	66, 67, 68; 1-5	P1.0-P1.7; SEG8-SEG15	通用、8 位、数字、I/O、C 类端口；LCD 段驱动输出。这些端口引脚既可用于双向 I/O 引脚，也可用作 LCD 段驱动输出。复位后所有端口引脚都缺省为带弱上拉的输入。若使能一个引脚的 LCD 功能，则该引脚的通用 I/O 功能无效。PCF1 位设为高时使能该端口上所有引脚的 LCD 功能，并禁止所有引脚的通用 I/O 功能。				
			56 引脚	68 引脚	端口	替换功能	
			1	66	P1.0	SEG8	
			2	67	P1.1	SEG9	
			3	68	P1.2	SEG10	
			4	1	P1.3	SEG11	
			5	2	P1.4	SEG12	
			6	3	P1.5	SEG13	
			7	4	P1.6	SEG14	
			8	5	P1.7	SEG15	
9-12	6-13	P2.0-P2.7; SEG16-SEG23	通用、8 位、数字、I/O、C 类端口；LCD 段驱动输出。这些端口引脚既可用于双向 I/O 引脚，也可用作 LCD 段驱动输出。复位后所有端口引脚都缺省为带弱上拉的输入。若使能一个引脚的 LCD 功能，则该引脚的通用 I/O 功能无效。PCF2 位设为高时使能该端口上所有引脚的 LCD 功能，并禁止所有引脚的通用 I/O 功能。				
			56 引脚	68 引脚	端口	替换功能	
						56 引脚	68 引脚
			—	6	P2.0	—	SEG16
			—	7	P2.1	—	SEG17
			—	8	P2.2	—	SEG18
			—	9	P2.3	—	SEG19
			9	10	P2.4	SEG16	SEG20
			10	11	P2.5	SEG17	SEG21
			11	12	P2.6	SEG18	SEG22
12	13	P2.7	SEG19	SEG23			

低功耗LCD微控制器

MAXQ2000

引脚说明 (续)

引脚		名称	功能				
TQFN	QFN						
13–16	14–21	P3.0–P3.7; SEGx; INT4–INT7	通用、数字、I/O、D类端口；LCD段驱动输出；外部边沿可选中断。该端口既可用作双向I/O引脚，也可用作LCD段驱动输出。复位后所有端口引脚都缺省为带弱上拉的输入。该端口的引脚7到4可以配置成外部中断。如果使能外部中断，则禁止相关引脚的LCD功能。PCF3位设为高时使能该端口所有引脚的LCD功能，并禁止所有引脚的通用I/O功能。 同一端口内LCD和中断功能可以混合使用。混合使用时，必须在设定PCF0位之前先设置中断使能。一定要注意，当LCD处于正常工作模式时不要使能外部中断，因为这样可能会导致LCD控制器输出和接在中断输入上的外部中断源之间发生有害冲突。				
			56引脚	68引脚	端口	替换功能	
						56引脚	68引脚
			—	14	P3.0	—	SEG24
			—	15	P3.1	—	SEG25
			—	16	P3.2	—	SEG26
			—	17	P3.3	—	SEG27
			13	18	P3.4	SEG20/INT4	SEG28/INT4
			14	19	P3.5	SEG21/INT5	SEG29/INT5
			15	20	P3.6	SEG22/INT6	SEG30/INT6
			16	21	P3.7	SEG23/INT7	SEG31/INT7
17–21	22–26	SEGx; COM3– COM0	LCD段驱动输出；LCD公共端驱动输出。将一个引脚功能选为段还是复用的公共信号是由选择的占空比 (DUTY1:0) 控制的。				
			56引脚	68引脚	功能		替换功能
					56引脚	68引脚	
			17	22	SEG24	SEG32	—
			18	23	SEG25	SEG33	COM3
			19	24	SEG26	SEG34	COM2
			20	25	SEG27	SEG35	COM1
24–27	29–32	P4.0–P4.3; TCK/TDI/ TMS/TDO; INT8, INT9	通用、数字、I/O、D类端口；调试端口信号；可选择的外部边沿触发中断。POR状态下引脚缺省为JTAG；必须通过软件使能其它功能。				
			56引脚	68引脚	端口	替换功能	
			24	29	P4.0	TCK	INT8
			25	30	P4.1	TDI	INT9
			26	31	P4.2	TMS	—
			27	32	P4.3	TDO	—

低功耗LCD微控制器

引脚说明 (续)

引脚		名称	功能
TQFN	QFN		
—	36	P5.2/RX1/ INT10	通用、数字、I/O、D类端口；串口1接收；可选择的外部边沿触发中断10。
—	37	P5.3/TX1/ INT11	通用、数字、I/O、D类端口；串口1发送；可选择的外部边沿触发中断11。
31	38	P5.4/ $\overline{SS}$	通用、数字、I/O、C类端口；低有效、SPI从机选择输入。在SPI模式下为从机选择输入。
32	39	P5.5; MOSI	通用、数字、I/O、C类端口；SPI主机输出、从机输入的输出口。数据在SCLK的下降沿从微控制器同步输出，并在SCLK的上升沿输入从机。在从机模式下为MISO输入。
33	40	P5.6; SCLK	通用、数字、I/O、C类端口；SPI时钟输出。在从机模式下为SCLK输入，但限制为SYSCLK/8。
34	41	P5.7/MISO	通用、数字、I/O、C类端口；SPI主机输入、从机输出的输入端口。数据在SCLK的下降沿由从机同步输出，并在SCLK的上升沿输入微控制器。在从机模式下为MISO输出。
36	43	P6.0/T1B/ INT12	通用、数字、I/O、D类端口；定时器1另一输出 (PWM)；可选择的外部边沿触发中断12。
37	44	P6.1/T1/ INT13	通用、数字、I/O、D类端口；定时器1输出 (PWM)；可选择的外部边沿触发中断13。
—	45	P6.2/T2B/ OW_OUT	通用、数字、I/O、D类端口；定时器2另一输出 (PWM)；1-Wire数据输出。
—	46	P6.3/T2/ OW_IN	通用、数字、I/O、D类端口；定时器2输出 (PWM)；1-Wire数据输入。
38	47	P6.4/T0B/ WKOUT0	通用、数字、I/O、C类端口；定时器0另一输出 (PWM)；唤醒输出0。
39	48	P6.5/T0/ WKOUT1	通用、数字、I/O、C类端口；定时器0输出 (PWM)；唤醒输出1。
43	52	P7.0/TX0/ INT14	通用、数字、I/O、D类端口；串口0发送；可选择的外部边沿触发中断14。
44	53	P7.1/RX0/ INT15	通用、数字、I/O、D类端口；串口0接收；可选择的外部边沿触发中断15。

低功耗LCD微控制器

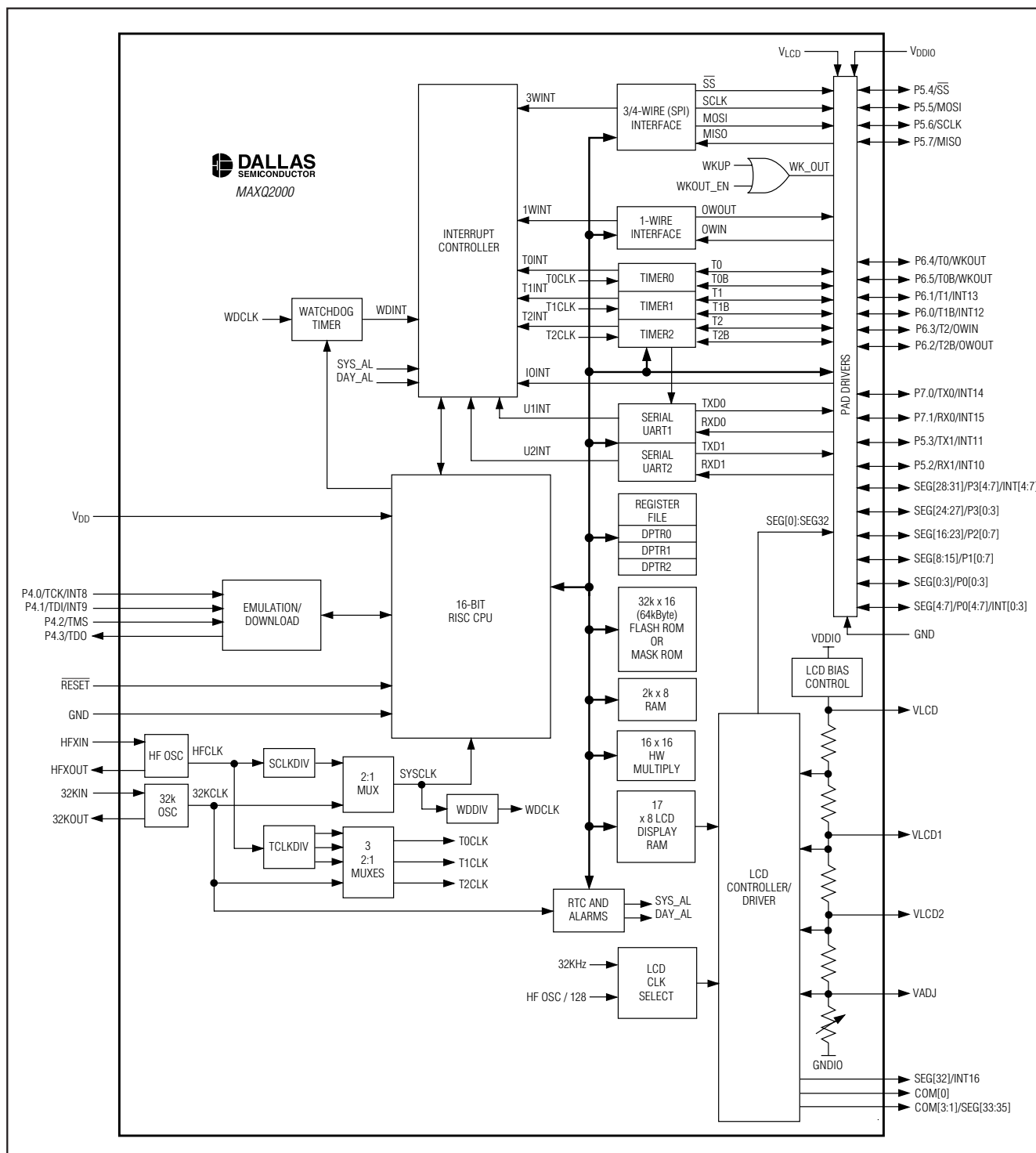
MAXQ2000

引脚说明 (续)

引脚		名称	功能				
TQFN	QFN						
49–56	58–65	P0.0–P0.7; SEG0–SEG7; INT0–INT3	通用、数字、I/O、D类端口；LCD段驱动输出；可选择的外部边沿触发中断。该端口既可用作双向I/O引脚，也可用作LCD段驱动输出。复位后所有的端口引脚都缺省为带有弱上拉的输入。端口的引脚7到4可配置为外部中断。如果使能了外部中断，则禁止相关引脚的LCD功能。PCF0位设为高使能此端口所有引脚的LCD功能，并禁止所有引脚的通用I/O功能。				
			同一端口内LCD和中断功能可以混合使用。混合使用时，必须在设定PCF0位之前先设置中断使能。一定要当心，当LCD处于正常工作模式时不要使能外部中断，因为这样可能会导致LCD控制器输出和接在中断输入上的外部中断源之间发生有害冲突。				
			56引脚	68引脚	端口	替换功能	
			49	58	P0.0	SEG0	—
			50	59	P0.1	SEG1	—
			51	60	P0.2	SEG2	—
			52	61	P0.3	SEG3	—
			53	62	P0.4	SEG4	INT0
			54	63	P0.5	SEG5	INT1
			55	64	P0.6	SEG6	INT2
			56	65	P0.7	SEG7	INT3
—	—	EP	裸露焊盘。裸露焊盘位于封装的底部。应保持悬空。				

低功耗LCD微控制器

功能框图



低功耗LCD微控制器

详细说明

下面是这款微控制器的基本特性介绍。器件特性的详细说明可以在后面附录部分中提到的数据资料、勘误表以及用户指南中找到。

MAXQ核心架构

MAXQ2000是低成本、高性能、CMOS、全静态、16位RISC微控制器，带有闪存和集成的100或132段LCD控制器。它构建于一个高度先进的、基于累加器的16位RISC架构上。指令读取和执行操作在一个周期内完成，而没有流水线操作，这是因为指令既包含了操作码也包括了数据。这样就实现了最先进的20MIPS（每秒百万条指令）微控制器。

高效内核由一个16级的硬件堆栈支持，可实现快速子程序调用和任务切换。通过三个内部数据指针可以快速有效地处理数据。多数据指针允许多个函数来访问数据存储器，而不必每次都保存和恢复数据指针。数据指针可以随着操作自动递增或递减，从而消除了软件干预。因此，应用程序的执行速度大大提高。

指令集

指令集由对寄存器和存储器进行操作的固定长度、16位指令组成。指令集高度正交，允许算术和逻辑操作使用累加器和任何寄存器。特殊功能寄存器控制外围设备，并细分成寄存器模块。产品系列的结构是模块化的，因此新的器件和模块能够继续使用为现有产品开发的代码。

该结构是基于传送触发的。这意味着对某一寄存器位置的读或写还会产生额外作用。这些额外作用构成了由汇编器定义的高级操作码的基础，如ADDC、OR和JUMP等。这些操作码实际上是通过某些寄存器间的MOVE指令实现的，而由汇编器进行编码处理，编程者不需要关心这些。

16位的指令字为高效运行而设计。第15位指示指令源的格式。指令的第0到7位代表传送的源。根据格式域的不同值，源可能是一个立即数或一个源寄存器。如果这个

区域代表一个寄存器，那么其中低四位包含模块标识符，而高四位包含模块中的寄存器索引值。第8到14位代表传送的目的。这个值总是代表一个目的寄存器，其中低四位包含模块标识符，而高三位包含模块中的寄存器索引值。一旦要从最高的24个寄存器中直接选择一个作为目的寄存器，就需要前缀寄存器PFX来提供额外的目的标识位。写前缀寄存器操作由汇编器自动插入，并且只需一个额外的执行周期。

存储器结构

器件包括几个存储器区域：

- 4k字固定用途ROM
- 用于程序存储的32k字闪存
- 用于存储临时变量的1k字SRAM，以及
- 用于存储程序返回地址和常规数据的16级堆栈存储器

存储器缺省配置成Harvard结构，程序和数据存储器具有独立的地址空间。有一种特殊模式允许将数据存储器映射到程序空间，从而允许从数据存储器执行代码。此外，另一种模式则允许将程序存储器映射到数据空间，从而允许以数据存储器方式访问代码常量。

闪存的引入允许对器件进行重新编程，从而避免了开发和现场升级时要废弃一次性可编程器件所造成的损失。闪存可以通过16字密钥进行加密保护，从而防止未授权者访问程序存储器。

也可以使能伪Von Neumann存储器配置。即将固定用途ROM、代码和数据存储器放置到一个连续的存储器映射中。这适合于需要进行动态程序修改或特殊存储器配置的应用。

堆栈存储器

一个16位宽的内部堆栈为程序返回地址和常规数据提供存储。当执行CALL、RET和RETI指令以及进行中断服务时，处理器自动使用堆栈。也可以通过使用PUSH、POP和POPI指令来直接使用堆栈，进行数据存储和恢复。

低功耗LCD微控制器

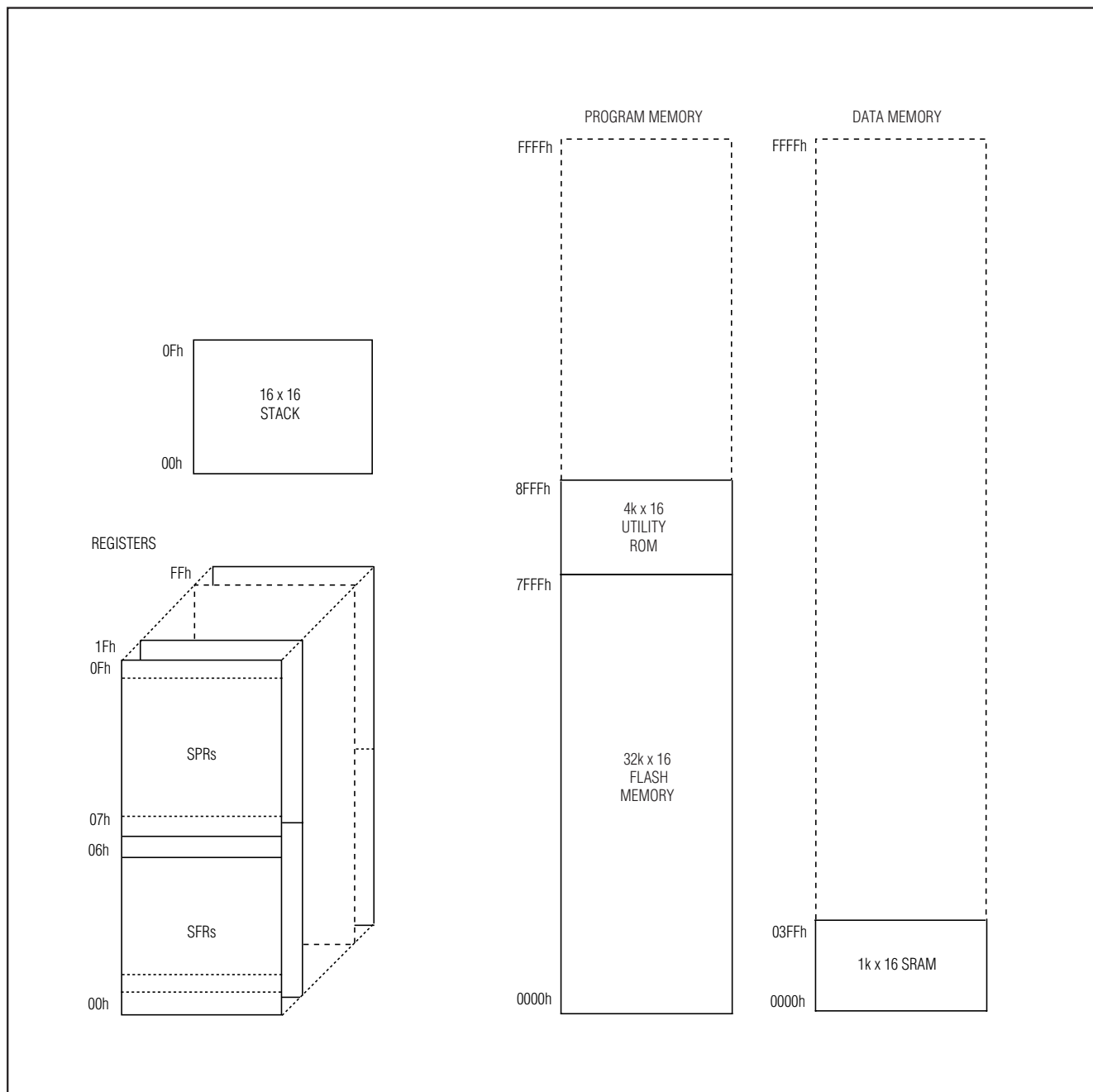


图1. 存储器分配表

复位后，堆栈指针SP初始化至栈顶(0Fh)。执行CALL、PUSH和中断向量操作时递增SP，然后在SP指向的位置存储一个数值。执行RET、RETI、POP以及POPI操作时取回@ SP的数值并递减SP。

固定用途ROM

固定用途ROM是一个4k字的内部ROM存储器块，缺省起始地址为8000h。固定用途ROM由可以在应用软件中进行调用的子程序组成。其中包括：

- 通过JTAG或UART接口进行在系统编程(引导加载程序)
- 在线调试程序
- 测试程序(内部存储器测试，存储器加载等)
- 用于在应用闪存编程和快速查找表的用户可调用程序

无论以任何方式复位，都从固定用途ROM开始运行程序。ROM软件决定程序是否立刻跳转到0000h位置、用户应用代码的起始位置、还是上面提到的某特定程序。用户可访问固定用途ROM中的程序，并且可以由应用软件调用这些程序。有关固定用途ROM内容的更多信息见MAXQ系列用户指南：MAXQ2000补充资料。

一些应用要求保护程序代码存储器，以防止对其进行未经授权查看。对于这些应用，除非提供密码，否则禁止进行在系统编程、在应用编程或者在线调试功能。密码定义为16字长，位于物理程序存储器的x0010h到x001Fh位置。

在SC寄存器中有一个密码锁定控制(PWL)位。当PWL设置为1时(上电复位的缺省值)，需要密码才能访问固定用途ROM，包括允许对内部存储器进行读写操作的在电路调试和在系统编程程序。当PWL清零时，无需密码即可完全访问这些功能程序。整体擦除操作后密码自动设成全1。

编程

可以通过两种不同的方法对微控制器的闪存编程：在系统编程和在应用编程。两种方法都在系统设计中提供了极大的灵活性，并减少了嵌入式系统的寿命周期成本。

这些特性能够通过密码进行保护，以防止未经授权访问代码存储器。

在系统编程

一个内部引导加载程序允许通过简单的JTAG接口对器件重新装载。因此，需要升级时可以在系统升级软件，而不必进行昂贵的硬件改进。可以进行远程软件上传，从而允许对物理上难以接近的应用进行频繁升级。接口硬件可以通过JTAG与另一个微控制器连接，或者是使用串口 - JTAG转换器和PC串口连接，Maxim Integrated Products提供的转换器为MAXQJTAG-001。如果不需要在系统编程功能，可以使用商用编程器进行大批量编程。

用系统编程指令激活JTAG接口并加载测试访问端口(TAP)时，会调用引导加载程序。复位后，通过JTAG接口将SPE位置1会执行驻留在固定用途ROM中的引导加载模式程序。当编程结束时，引导加载程序会清除SPE位并复位器件，从而允许器件跳过固定用途ROM并开始执行应用软件。

支持以下引导加载功能：

- 加载
- 转储
- CRC
- 校验
- 擦除

同样地，也可由应用代码来调用引导加载程序。在此模式下，应用软件会配置SPE和PSS位用于UART通讯，然后跳转至固定用途ROM的起始位置。这样，就可以利用另一个具有UART的外围设备，或者PC串口来访问引导加载程序，其中串口需通过RS-232收发器如MAX232进行电平转换。由于系统复位时，引导加载程序缺省为通过JTAG接口配置，所以相对于JTAG，选择UART必须由应用代码来完成。因此，在未编程的器件中，通过UART访问引导加载程序是不可能的。

低功耗LCD微控制器

在应用编程

在应用编程功能允许微控制器在执行其应用软件的同时更改自身的闪存程序存储器。这样就能够在不许停机的关键操作中实现在线软件升级。同样，它允许开发能够在应用软件控制下工作的定制加载软件。固定用途ROM包含用户可访问的闪存编程函数，可以擦除闪存并对闪存编程。这些功能在该器件的用户指南补充资料中进行了详细说明。

寄存器组

器件的大多数功能是由寄存器组来控制的。这些寄存器为存储器操作提供工作空间，并配置和寻址器件上的外设寄存器。寄存器分成两大类：系统寄存器和外设寄存器。公共寄存器组也称作系统寄存器，包括ALU、累加器寄存器、数据指针、中断向量和控制，以及堆栈指针。外设寄存器定义了可能包含在基于MAXQ架构的不同产品中的附加功能。该功能成分立的模块，每个模块只需要包括特定产品所需的功能。表1和4给出了MAXQ2000的寄存器组。

表1. 系统寄存器分配表

REGISTER INDEX	MODULE NAME (BASE SPECIFIER)						
	AP (8h)	A (9h)	PFX (Bh)	IP (Ch)	SP (Dh)	DPC (Eh)	DP (Fh)
0xh	AP	A[0]	PFX	IP	—	—	—
1xh	APC	A[1]	—	—	SP	—	—
2xh	—	A[2]	—	—	IV	—	—
3xh	—	A[3]	—	—	—	Offs	DP0
4xh	PSF	A[4]	—	—	—	DPC	—
5xh	IC	A[5]	—	—	—	GR	—
6xh	IMR	A[6]	—	—	LC0	GRL	—
7xh	—	A[7]	—	—	LC1	BP	DP1
8xh	SC	A[8]	—	—	—	GRS	—
9xh	—	A[9]	—	—	—	GRH	—
Axh	—	A[10]	—	—	—	GRXL	—
Bxh	<i>IIR</i>	A[11]	—	—	—	FP	—
Cxh	—	A[12]	—	—	—	—	—
Dxh	—	A[13]	—	—	—	—	—
Exh	CKCN	A[14]	—	—	—	—	—
Fxh	WDCN	A[15]	—	—	—	—	—

注意：斜体字名称表示寄存器的所有位都是只读的。粗体字名称表示寄存器为16位宽。AP模块中的寄存器可以按位寻址。

表2. 系统寄存器位功能

REGISTER	REGISTER BIT																			
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0				
AP									—	—	—	—	AP (4 bits)							
APC									CLR	IDS	—	—	—	MOD2	MOD1	MOD0				
PSF									Z	S	—	GPF1	GPF0	OV	C	E				
IC									—	—	CGDS	—	—	—	INS	IGE				
IMR									IMS	—	—	IM4	IM3	IM2	IM1	IM0				
SC									TAP	—	—	CDA0	—	ROD	PWL	—				
IIR									IIS	—	—	II4	II3	II2	II1	II0				
CKCN									—	RGSL	RGMD	STOP	SWB	PMME	CD1	CD0				
WDCN									POR	EWDI	WD1	WD0	WDIF	WTRF	EWT	RWT				
A[n] (0..15)	A[n] (16 bits)																			
PFX	PFX (16 bits)																			
IP	IP (16 bits)																			
SP	—	—	—	—	—	—	—	—	—	—	—	—	SP (4 bits)							
IV	IV (16 bits)																			
LC[0]	LC[0] (16 bits)																			
LC[1]	LC[1] (16 bits)																			
Ofs									Ofs (8 bits)											
DPC	—	—	—	—	—	—	—	—	—	—	—	WBS2	WBS1	WBS0	SDPS1	SDPS0				
GR	GR.15	GR.14	GR.13	GR.12	GR.11	GR.10	GR.9	GR.8	GR.7	GR.6	GR.5	GR.4	GR.3	GR.2	GR.1	GR.0				
GRL									GR.7	GR.6	GR.5	GR.4	GR.3	GR.2	GR.1	GR.0				
BP	BP (16 bits)																			
GRS	GR.7	GR.6	GR.5	GR.4	GR.3	GR.2	GR.1	GR.0	GR.15	GR.14	GR.13	GR.12	GR.11	GR.10	GR.9	GR.8				
GRH									GR.15	GR.14	GR.13	GR.12	GR.11	GR.10	GR.9	GR.8				
GRXL	GR.7	GR.7	GR.7	GR.7	GR.7	GR.7	GR.7	GR.7	GR.7	GR.6	GR.5	GR.4	GR.3	GR.2	GR.1	GR.0				
FP	FP (16 bits)																			
DP[0]	DP[0] (16 bits)																			
DP[1]	DP[1] (16 bits)																			

低功耗LCD微控制器

表3. 系统寄存器位复位值

REGISTER	REGISTER BIT															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AP									0	0	0	0	0	0	0	0
APC									0	0	0	0	0	0	0	0
PSF									1	0	0	0	0	0	0	0
IC									0	0	0	0	0	0	0	0
IMR									0	0	0	0	0	0	0	0
SC									0	0	0	0	0	0	s	0
IIR									0	0	0	0	0	0	0	0
CKCN									0	s	s	0	0	0	0	0
WDCN									s	s	0	0	0	0	0	0
A[n] (0..15)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
PFX	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
IP	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
SP	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1
IV	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
LC[0]	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
LC[1]	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Offs									0	0	0	0	0	0	0	0
DPC	0	0	0	0	0	0	0	0	0	0	0	1	1	1	0	0
GR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
GRL									0	0	0	0	0	0	0	0
BP	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
GRS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
GRH									0	0	0	0	0	0	0	0
GRXL	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
FP	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
DP0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
DP1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

表4. 外设寄存器分配表

REGISTER INDEX	MODULE NAME (BASE SPECIFIER)					
	M0 (x0h)	M1 (x1h)	M2 (x2h)	M3 (x3h)	M4 (x4h)	M5 (x5h)
0xh	PO0	PO4	MCNT	T2CNA0	T2CNA1	—
1xh	PO1	PO5	MA	T2H0	T2H1	—
2xh	PO2	PO6	MB	T2RH0	T2RH1	—
3xh	PO3	PO7	MC2	T2CH0	T2CH1	—
4xh	—	—	MC1	—	T2CNA2	—
5xh	—	—	MC0	SPIB	T2H2	—
6xh	EIF0	EIF1	SCON0	SCON1	T2RH2	—
7xh	EIE0	EIE1	SBUF0	SBUF1	T2CH2	—
8xh	<i>PI0</i>	<i>PI4</i>	SMD0	SMD1	T2CNB1	—
9xh	<i>PI1</i>	<i>PI5</i>	PR0	PR1	T2V1	—
Axh	<i>PI2</i>	<i>PI6</i>	—	—	T2R1	—
Bxh	<i>PI3</i>	<i>PI7</i>	MC1R	—	T2C1	—
Cxh	EIES0	EIES1	MC0R	T2CNB0	T2CNB2	—
Dxh	—	—	LCRA	T2V0	T2V2	—
Exh	—	—	LCFG	T2R0	T2R2	—
Fxh	—	—	LCD16	T2C0	T2C2	—
10xh	PD0	PD4	LCD0	T2CFG0	T2CFG1	—
11xh	PD1	PD5	LCD1	—	T2CFG2	—
12xh	PD2	PD6	LCD2	—	—	—
13xh	PD3	PD7	LCD3	OWA	—	—
14xh	—	—	LCD4	OWD	—	—
15xh	—	—	LCD5	SPICN	—	—
16xh	—	—	LCD6	SPICF	—	—
17xh	—	—	LCD7	SPICK	—	—
18xh	—	—	LCD8	ICDT0	—	—
19xh	RCNT	—	LCD9	ICDT1	—	—
1Axh	RTSS	—	LCD10	ICDC	—	—
1Bxh	RTSH	—	LCD11	ICDF	—	—
1Cxh	RTSL	—	LCD12	ICDB	—	—
1Dxh	RSSA	—	LCD13	ICDA	—	—
1Exh	RASH	SVS	LCD14	ICDD	—	—
1Fxh	RASL	WKO	LCD15	TM	—	—

注意：斜体字名称表示寄存器的所有位都是只读的。粗体字名称表示寄存器为16位宽。

表5. 外设寄存器位功能

REGISTER	REGISTER BIT																							
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0								
PO0																	PO0 (8 bits)							
PO1																	PO1 (8 bits)							
PO2																	PO2 (8 bits)							
PO3																	PO3 (8 bits)							
EIF0									IE7	IE6	IE5	IE4	IE3	IE2	IE1	IE0								
EIE0									EX7	EX6	EX5	EX4	EX3	EX2	EX1	EX0								
PI0																	PI0 (8 bits)							
PI1																	PI1 (8 bits)							
PI2																	PI2 (8 bits)							
PI3																	PI3 (8 bits)							
EIES0									IT7	IT6	IT5	IT4	IT3	IT2	IT1	IT0								
PD0																	PD0 (8 bits)							
PD1																	PD1 (8 bits)							
PD2																	PD2 (8 bits)							
PD3																	PD3 (8 bits)							
RCNT	WE	X32D	ACS	—	—	—	—	—	ALSf	ALDF	RDYE	RDY	BUSY	ASE	ADE	RTCE								
RTSS									RTSS (8 bits)															
RTSH	RTSH (16 bits)																							
RTSL	RTSL (16 bits)																							
RSSA																	RSSA (8 bits)							
RASH																	RASH (8 bits)							
RASL	RASL (16 bits)																							
PO4									—	—	—	PO4 (5 bits)												
PO5									PO5 (8 bits)															
PO6									PO6 (8 bits)															
PO7									—	—	—	—	—	—	PO7 (2 bits)									
EIF1									IE15	IE14	IE13	IE12	IE11	IE10	IE9	IE8								
EIE1									EX15	EX14	EX13	EX12	EX11	EX10	EX9	EX8								
PI4									—	—	—	PI4 (5 bits)												
PI5									PI5 (8 bits)															
PI6									PI6 (8 bits)															
PI7									—	—	—	—	—	—	PI7 (2 bits)									
EIES1									IT15	IT14	IT13	IT12	IT11	IT10	IT9	IT8								
PD4									—	—	—	PD4 (5 bits)												
PD5									PD5 (8 bits)															
PD6									PD6 (8 bits)															

表5. 外设寄存器位功能 (续)

REGISTER	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
REGISTER BIT																
PD7									—	—	—	—	—	—	—	PD7 (2 bits)
SVS									SV67	SV66	SV65	SV64	—	—	SV71	SV70
WKO									—	—	—	—	—	WKL	WKE1	WKE0
MCNT									OF	MCW	CLD	SQU	OPCS	MSUB	MMAC	SUS
MA	MA (16 bits)															
MB	MB (16 bits)															
MC2	MC2 (16 bits)															
MC1	MC1 (16 bits)															
MC0	MC0 (16 bits)															
SCON0									SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI
SBUF0									SBUF0 (8 bits)							
SMD0									—	—	—	—	—	ESI0	SMOD0	FEDE0
PR0	PR0 (16 bits)															
MC1R	MC1R (16 bits)															
MC0R	MC0R (16 bits)															
LCRA	—	—	—						FRM0	LCCS	LRIG	LRA4	LRA3	LRA2	LRA1	LRA0
LCFG									PCF3	PCF2	PCF1	PCF0	—	—	OPM	DPE
LCD[0..15]	LCD[0..15] (8 bits)															
T2CNA0									ET2	T2OE0	T2POL0	TR2L	TR2	CPRL2	SS2	G2EN
T2H0									T2V0.15	T2V0.14	T2V0.13	T2V0.12	T2V0.11	T2V0.10	T2V0.9	T2V0.8
T2RH0									T2R0.15	T2R0.14	T2R0.13	T2R0.12	T2R0.11	T2R0.10	T2R0.9	T2R0.8
T2CH0									T2C0.15	T2C0.14	T2C0.13	T2C0.12	T2C0.11	T2C0.10	T2C0.9	T2C0.8
SPIB	SPIB (16 bits)															
SCON1									SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI
SBUF1									SBUF1 (8 bits)							
SMD1									—	—	—	—	—	ESI1	SMOD1	FEDE1
PR1	PR1 (16 bits)															
T2CNB0									ET2L	T2OE1	T2POL1	TR2L	TF2	TF2L	TCC2	TC2L
T2V0	T2V0.15	T2V0.14	T2V0.13	T2V0.12	T2V0.11	T2V0.10	T2V0.9	T2V0.8	T2V0.7	T2V0.6	T2V0.5	T2V0.4	T2V0.3	T2V0.2	T2V0.1	T2V0.0
T2R0	T2R0.15	T2R0.14	T2R0.13	T2R0.12	T2R0.11	T2R0.10	T2R0.9	T2R0.8	T2R0.7	T2R0.6	T2R0.5	T2R0.4	T2R0.3	T2R0.2	T2R0.1	T2R0.0
T2C0	T2C0.15	T2C0.14	T2C0.13	T2C0.12	T2C0.11	T2C0.10	T2C0.9	T2C0.8	T2C0.7	T2C0.6	T2C0.5	T2C0.4	T2C0.3	T2C0.2	T2C0.1	T2C0.0
T2CFG0									T2CI	DIV2	DIV1	DIV0	T2MD	CCF1	CCF0	C/T2
OWA									—	—	—	—	—	A2	A1	A0
OWD	OWD (8 bits)															
SPICN									STBY	SPIC	ROVR	WCOL	MODF	MODFE	MSTM	SPIEN

表5. 外设寄存器位功能 (续)

REGISTER	REGISTER BIT														
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1 0
SPICF									ESPI1	—	—	—	—	CHR	OKPHA
SPICK									CKR7	CKR6	CKR5	CKR4	CKR3	CKR2	CKR1
ICDC									DME	—	REGE	—	CMD3	CMD2	CMD1
ICDF									—	—	—	—	PSS1	PSS0	SPE
ICDB															TXC
ICDA									ICDA (16 bits)						
ICDD									ICDD (16 bits)						
T2CNA1									ET2	T2OE0	T2POL0	TR2L	TR2	CPRL2	SS2
T2H1									T2V1.15	T2V1.14	T2V1.13	T2V1.12	T2V1.11	T2V1.10	T2V1.9
T2RH1									T2R1.15	T2R1.14	T2R1.13	T2R1.12	T2R1.11	T2R1.10	T2R1.9
T2CH1									T2C1.15	T2C1.14	T2C1.13	T2C1.12	T2C1.11	T2C1.10	T2C1.9
T2CNA2									ET2	T2OE0	T2POL0	TR2L	TR2	CPRL2	SS2
T2H2									T2V2.15	T2V2.14	T2V2.13	T2V2.12	T2V2.11	T2V2.10	T2V2.9
T2RH2									T2R2.15	T2R2.14	T2R2.13	T2R2.12	T2R2.11	T2R2.10	T2R2.9
T2CH2									T2C2.15	T2C2.14	T2C2.13	T2C2.12	T2C2.11	T2C2.10	T2C2.9
T2CNB1									ET2L	T2OE1	T2POL1	TR2L	TF2	TF2L	TC2L
T2V1	T2V1.15	T2V1.14	T2V1.13	T2V1.12	T2V1.11	T2V1.10	T2V1.9	T2V1.8	T2V1.7	T2V1.6	T2V1.5	T2V1.4	T2V1.3	T2V1.2	T2V1.1
T2R1	T2R1.15	T2R1.14	T2R1.13	T2R1.12	T2R1.11	T2R1.10	T2R1.9	T2R1.8	T2R1.7	T2R1.6	T2R1.5	T2R1.4	T2R1.3	T2R1.2	T2R1.1
T2C1	T2C1.15	T2C1.14	T2C1.13	T2C1.12	T2C1.11	T2C1.10	T2C1.9	T2C1.8	T2C1.7	T2C1.6	T2C1.5	T2C1.4	T2C1.3	T2C1.2	T2C1.1
T2CNB2									ET2L	T2OE1	T2POL1	TR2L	TF2	TF2L	TC2L
T2V2	T2V2.15	T2V2.14	T2V2.13	T2V2.12	T2V2.11	T2V2.10	T2V2.9	T2V2.8	T2V2.7	T2V2.6	T2V2.5	T2V2.4	T2V2.3	T2V2.2	T2V2.1
T2R2	T2R2.15	T2R2.14	T2R2.13	T2R2.12	T2R2.11	T2R2.10	T2R2.9	T2R2.8	T2R2.7	T2R2.6	T2R2.5	T2R2.4	T2R2.3	T2R2.2	T2R2.1
T2C2	T2C2.15	T2C2.14	T2C2.13	T2C2.12	T2C2.11	T2C2.10	T2C2.9	T2C2.8	T2C2.7	T2C2.6	T2C2.5	T2C2.4	T2C2.3	T2C2.2	T2C2.1
T2CFG1									T2C1	DIV2	DIV1	DIV0	T2MD	CCF1	CCF0
T2CFG2									T2C1	DIV2	DIV1	DIV0	T2MD	CCF1	CCF0

表6. 外设寄存器复位值

REGISTER	REGISTER BIT															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PO0									1	1	1	1	1	1	1	1
PO1									1	1	1	1	1	1	1	1
PO2									1	1	1	1	1	1	1	1
PO3									1	1	1	1	1	1	1	1
EIF0									0	0	0	0	0	0	0	0
EIE0									0	0	0	0	0	0	0	0
PI0									s	s	s	s	s	s	s	s
PI1									s	s	s	s	s	s	s	s
PI2									s	s	s	s	s	s	s	s
PI3									s	s	s	s	s	s	s	s
EIES0									0	0	0	0	0	0	0	0
PD0									0	0	0	0	0	0	0	0
PD1									0	0	0	0	0	0	0	0
PD2									0	0	0	0	0	0	0	0
PD3									0	0	0	0	0	0	0	0
RCNT	0	s	s	0	0	0	0	0	s	s	0	0	1	s	s	s
RTSS									s	s	s	s	s	s	s	s
RTSH	s	s	s	s	s	s	s	s	s	s	s	s	s	s	s	s
RTSL	s	s	s	s	s	s	s	s	s	s	s	s	s	s	s	s
RSSA									0	0	0	0	0	0	0	0
RASH									0	0	0	0	0	0	0	0
RASL	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
PO4									0	0	0	1	1	1	1	1
PO5									1	1	1	1	1	1	1	1
PO6									1	1	1	1	1	1	1	1
PO7									0	0	0	0	0	0	1	1
EIF1									0	0	0	0	0	0	0	0
EIE1									0	0	0	0	0	0	0	0
PI4									0	0	0	s	s	s	s	s
PI5									s	s	s	s	s	s	s	s
PI6									s	s	s	s	s	s	s	s
PI7									0	0	0	0	0	0	s	s
EIES1									0	0	0	0	0	0	0	0
PD4									0	0	0	0	0	0	0	0
PD5									0	0	0	0	0	0	0	0
PD6									0	0	0	0	0	0	0	0
PD7									0	0	0	0	0	0	0	0
SVS									0	0	0	0	0	0	0	0
WKO									0	0	0	0	0	0	0	0

低功耗LCD微控制器

表6. 外设寄存器复位值 (续)

REGISTER	REGISTER BIT															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MCNT									0	0	0	0	0	0	0	0
MA	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MB	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MC2	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MC1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MC0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
SCON0									0	0	0	0	0	0	0	0
SBUF0									0	0	0	0	0	0	0	0
SMD0									0	0	0	0	0	0	0	0
PR0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MC1R	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MC0R	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
LCRA	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
LCFG									0	0	0	0	0	0	0	0
LCD[0..15]									0	0	0	0	0	0	0	0
T2CNA0									0	0	0	0	0	0	0	0
T2H0									0	0	0	0	0	0	0	0
T2RH0									0	0	0	0	0	0	0	0
T2CH0									0	0	0	0	0	0	0	0
SPIB	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
SCON1									0	0	0	0	0	0	0	0
SBUF1									0	0	0	0	0	0	0	0
SMD1									0	0	0	0	0	0	0	0
PR1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2CNB0									0	0	0	0	0	0	0	0
T2V0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2R0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2C0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2CFG0									0	0	0	0	0	0	0	0
OWA									0	0	0	0	0	0	0	0
OWD									0	0	0	0	0	0	0	0
SPICN									0	0	0	0	0	0	0	0
SPICF									0	0	0	0	0	0	0	0
SPICK									0	0	0	0	0	0	0	0
ICDC									s	s	s	s	s	s	s	s
ICDF									s	s	s	s	s	s	s	s
ICDB									s	s	s	s	s	s	s	s
ICDA	s	s	s	s	s	s	s	s	s	s	s	s	s	s	s	s
ICDD	s	s	s	s	s	s	s	s	s	s	s	s	s	s	s	s
T2CNA1									0	0	0	0	0	0	0	0

表6. 外设寄存器复位值 (续)

REGISTER	REGISTER BIT															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
T2H1									0	0	0	0	0	0	0	0
T2RH1									0	0	0	0	0	0	0	0
T2CH1									0	0	0	0	0	0	0	0
T2CNA2									0	0	0	0	0	0	0	0
T2H2									0	0	0	0	0	0	0	0
T2RH2									0	0	0	0	0	0	0	0
T2CH2									0	0	0	0	0	0	0	0
T2CNB1									0	0	0	0	0	0	0	0
T2V1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2R1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2C1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2CNB2									0	0	0	0	0	0	0	0
T2V2	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2R2	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2C2	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
T2CFG1									0	0	0	0	0	0	0	0
T2CFG2									0	0	0	0	0	0	0	0

低功耗LCD微控制器

系统定时

为了提供最大的灵活性，MAXQ2000能从五种可能的时钟源中生成它的内部系统时钟：

- 内部环形振荡器
- 外部高频晶体或陶瓷谐振器，并使用一个内部振荡器
- 外部高频时钟源
- 外部32kHz晶体或陶瓷谐振器，并使用一个内部振荡器
- 外部32kHz时钟源

晶体建立时间计数器可以增强工作的可靠性。每次必须要重新启动外部晶体振荡器时，例如退出停机模式后，器件都会启动一个振荡65,536次的晶体建立时间。以便在使用晶体作为时钟源之前，让其幅度和频率稳定下来。在晶体建立时间段内，器件能够以内部自激振荡器作为时钟源开始工作，并在晶体工作稳定后自动切换到晶体振荡器。

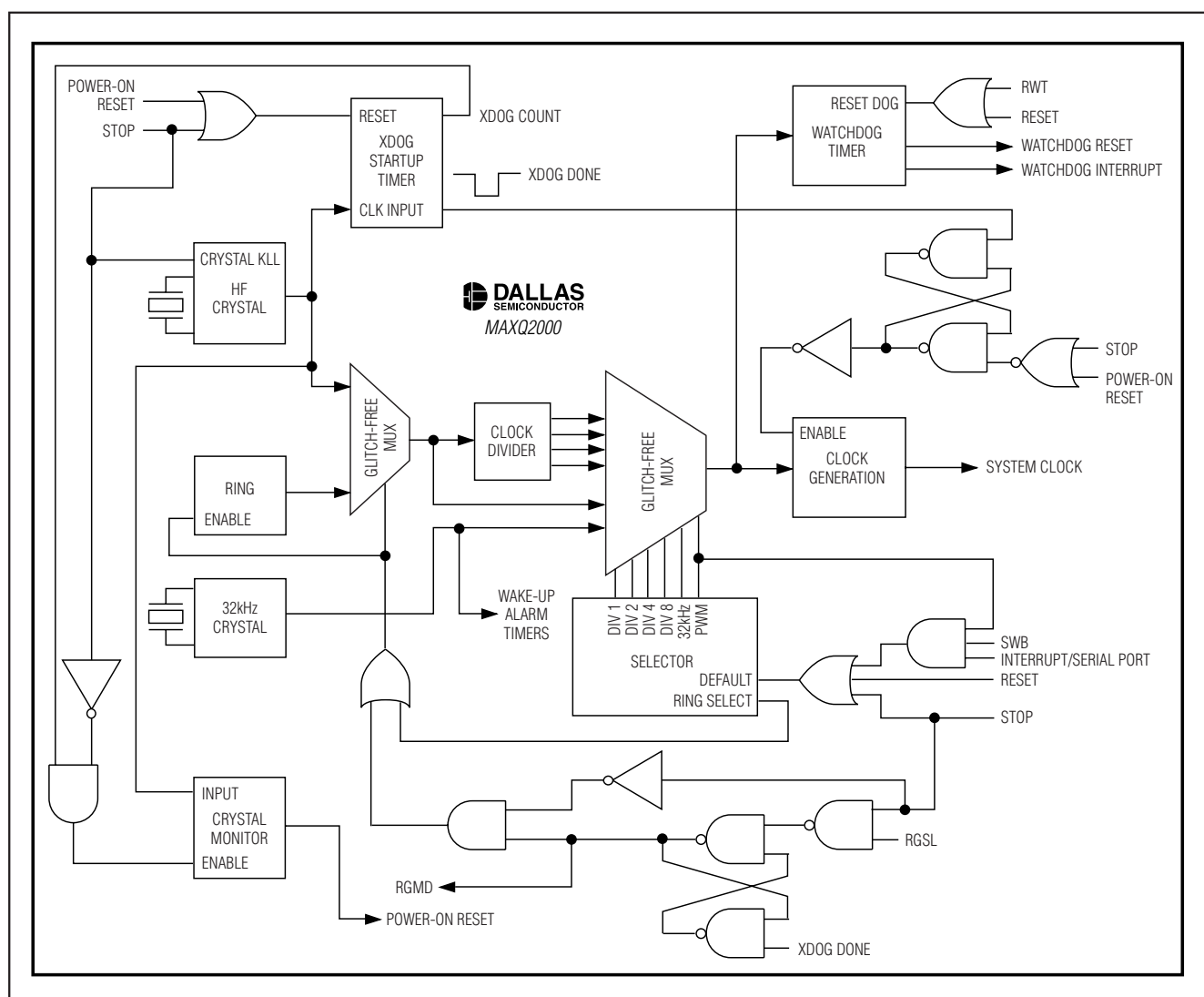


图2. 时钟源

低功耗LCD微控制器

电源管理

先进的电源管理技术动态地将器件处理速度与所需的工作性能相匹配，从而大大降低功耗。这意味着在工作量减少期间，可以降低器件运行速度，从而降低功耗。当需要更强的处理能力时，微控制器可以提高它的工作频率。由软件选择的分频功能提供了很大的灵活性，可以选择系统时钟周期是1、2、4或者8个振荡周期。通过在软件中实现该功能，可以使器件在省去额外硬件成本的情况下实现低功耗状态。

有些应用对功耗极度敏感，对于这些应用，可以提供三种额外的低功耗模式：

- PMM1：256分频电源管理模式(PMME = 1, CD1:0 = 00b)
- PMM2：32kHz电源管理模式(PMME = 1, CD1:0 = 11b)
- 停机模式 (STOP = 1)

在PMM1模式下，一个系统时钟为256个振荡器周期，此时微控制器运行速度降低，并可极大地降低功耗。在PMM2模式下，器件使用32kHz振荡器作为时钟源，运行速度更低。器件具有可选的返回功能，这样，使能的中断源(包括外部中断、两个UART和SPI模块等)能够使器件迅速退出电源管理模式，并返回到较快的内部时钟速率。

在停机模式下功耗达到最小值。在此模式下，外部振荡器、系统时钟以及所有的处理操作都停止工作。当触发一个使能的外部中断引脚、在RESET引脚上加外部复位信号或触发RTC定时闹钟时，就会退出停机模式。一旦退出了停机模式，微控制器可以选择等待外部高频晶体的建立时间结束，或是在建立时间内以内部自激振荡器作为时钟源立即开始运行。

中断

提供多个中断源，可对内部和外部事件快速响应。MAXQ结构采用了单一中断向量(IV)、单一中断服务程序(ISR)设计。为提高灵活性，中断可以在全局、单独或者模块级别使能。当产生一个中断条件时，即使中断源在本地、模块或全局级别上是被禁止的，其自身的标志都会

置位。必须在用户中断程序内清除中断标志，以避免由同一中断源引发重复中断。应用软件必须确保在清除标志和RETI指令间有一个延时，以使中断硬件有时间去除内部中断条件。异步中断标志要求单个指令延时，而同步中断标志需要双指令延时。

当检测到使能的中断时，软件跳转到一个用户可编程的中断向量位置。IV寄存器在复位或上电后的缺省值为0000h，因此如果它不改成一个不同的地址，用户程序必须判断出向0000h跳转是由复位引起的还是由中断源引起的。

一旦软件控制权转移到ISR，可以使用中断识别寄存器(IIR)来判定中断源是系统寄存器还是外设寄存器。然后就可以查询特定模块以确定具体中断源，并且软件采取相应的操作。由于中断是由用户软件鉴别的，因此用户可以为每种应用确立一个独特的中断优先级方案。提供以下中断源。56引脚版本不提供标有星号的中断源。

- 看门狗中断
- 外部中断0到15(INT10*, INT11*)
- RTC定时和亚秒闹钟
- 串口0接收和发送中断
- 串口1接收和发送中断*
- SPI模式错误、写冲突、接收溢出和传输结束中断
- 定时器0低字节比较、低字节溢出、捕获/比较以及溢出中断
- 定时器1低字节比较、低字节溢出、捕获/比较以及溢出中断
- 定时器2低字节比较、低字节溢出、捕获/比较以及溢出中断
- 1-Wire在线检测、发送缓存器空、发送移位寄存器空、接收缓冲器满、接收移位寄存器满、不足和单线低中断*

复位源

提供了几种复位源用于微控制器控制。虽然在复位状态终止执行代码，但高频振荡器和自激振荡器继续保持有效。内部复位如上电复位和看门狗复位将RESET引脚拉低。

低功耗LCD微控制器

上电复位

内部上电复位电路提高了系统的可靠性。一旦 V_{DD} 上的上升电压升至大约1.8V以上时，该电路迫使器件执行上电复位。此时会发生以下事件：

- 所有寄存器和电路进入复位状态
- POR标志 (WDCN.7) 置位，指明复位源
- 自激振荡器成为时钟源
- 代码从8000h开始执行

看门狗定时器复位

看门狗定时器的功能在MAXQ系列用户指南中进行了说明。发生看门狗定时器复位后代码从8000h重新开始执行。

外部系统复位

将外部RESET引脚拉低会使器件进入复位状态。外部复位功能在MAXQ系列用户指南中进行了说明。在RESET引脚释放后，代码从8000h重新开始执行。

I/O端口

微控制器使用C类和D类双向I/O端口，端口类型在MAXQ系列用户指南中进行了说明。与外围设备接口时，所使用的三种端口类型可以提供最大的灵活性。每个端口都有八个独立的、通用I/O引脚和三个配置/控制寄存器。许多引脚支持如定时器或中断等的复用功能，并且由专门的外设寄存器使能、控制和监视。使用复用功能时相应引脚会自动转换为该功能引脚。

C类端口引脚具有施密特触发器接收器和全CMOS输出驱动器，并能够支持复用功能。当定义为输入时，引脚或者为三态，或者为弱上拉，这依赖于输出寄存器中相应位的状态。

D类端口引脚具有施密特触发器接收器和全CMOS输出驱动器，并能够支持复用功能。当定义为输入时，引脚或者为三态，或者为弱上拉，这依赖于输出寄存器中相应位的状态。所有D类端口引脚都具有中断能力。

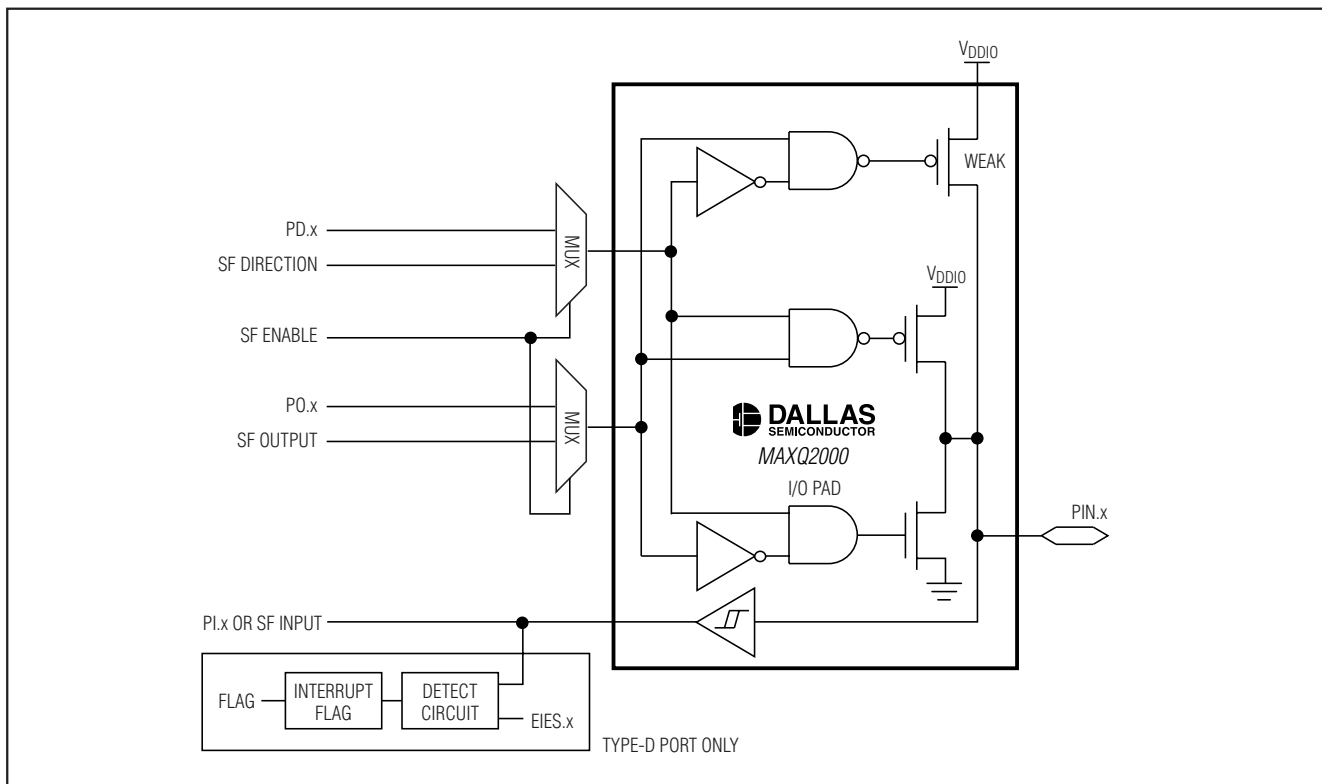


图3. C/D型端口引脚原理图

高速硬件乘法器

硬件乘法器模块执行高速乘法、平方和累加操作，并能在一个周期内完成一个16位 x 16位乘法和累加操作。硬件乘法器由两个16位并行加载操作数寄存器 (MA, MB) 和一个累加器组成，后者由多达三个16位并行寄存器 (MC2, MC1 和 MC0) 和一个状态/控制寄存器 (MCNT) 构成。加载寄存器能够自动启动操作，从而节省了重复计算的时间。硬件乘法器的累加功能是数字滤波、信号处理以及PID控制系统中的一个基本单元。

硬件乘法器模块支持以下操作：

- 无符号数乘法 (16位 x 16位)
- 有符号数乘法 (16位 x 16位)
- 无符号数乘法累加 (16位 x 16位)
- 有符号数乘法累加 (16位 x 16位)
- 无符号数平方 (16位)
- 有符号数平方 (16位)
- 无符号数平方累加 (16位)
- 有符号数平方累加 (16位)

实时时钟

一个二进制的实时时钟以秒为单位及1/256秒的分辨率进行计时。32位秒计数器可以计时约136年，并能够通过应用软件转换成日历格式。定时闹钟和独立的亚秒闹钟能产生中断，或从停机模式唤醒器件。

独立的亚秒闹钟运行于同一个RTC，并允许应用产生周期性的中断，中断的时间间隔约3.9ms。这样就在不降低性能的情况下构建了一个可用于长周期测量的附加定时器。传统上，长时间周期的测量要使用较短的可编程定时器的多重中断来实现。每一个定时器中断都需要服务，而伴随每一次中断都会减慢系统运行。通过使用RTC亚秒定时器作为长周期定时器，只需要一次中断，从而消除了使用短定时器对性能造成的影响。

一个内部晶体振荡器通过集成的6pF负载电容为RTC提供时钟，当与额定负载电容为6pF的32.768kHz晶体一起工作时能实现最佳性能。无需外接负载电容。通过为RTC提供一个外部时钟源可以获得更高的精度。基于晶体的振荡器电路的频率精度依赖于晶体精度、晶体与振荡器电容负载的匹配程度、环境温度等因素。20ppm的误差相当于每个月相差约1分钟。

可编程定时器

微控制器包含了三个定时器2外设的16位可编程请求，表示为TR2A、TR2B和TR2C。这些请求可以实现计数器/定时器/捕获/比较/PWM等功能，从而可对内部和外部事件精确控制。定时器2支持可选的单稳态、外部门控和极性控制操作。

定时器2

定时器2外设如下所示：

- 16位自动重装定时器/计数器
- 16位捕获
- 16位计数器
- 8位捕获和8位定时器
- 8位计数器和8位定时器

看门狗定时器

内部的看门狗定时器大大地提高了系统的可靠性。如果软件执行受到扰乱，定时器会复位器件。看门狗定时器是一个自由运行的计数器，并可由应用软件进行周期性复位。如果软件工作正常，那么此计数器会被周期性复位，并且永远不会达到最大计数值。然而，如果软件工作中断，那么定时器不再复位，从而触发系统复位和可选的看门狗定时器中断。这就保护系统不受那些会引起不可控处理器操作的电气噪声或静电放电 (ESD) 干扰的损害。早期设计带有外部看门狗器件，内部看门狗定时器是对这些设计的改进升级，在降低系统成本的同时也提高了可靠性。

低功耗LCD微控制器

看门狗定时器通过WDCN寄存器中的位来控制。在缺省模式下，它的超时周期可以设置成四个可编程时间间隔之一，范围在 2^{12} 至 2^{21} 个系统时钟周期之间，这为支持不同类型的应用提供了灵活性。中断发生在复位前的512个系统时钟，这就允许系统在器件进行全面系统复位前执行中断程序并将系统置于一个已知的安全状态。在16MHz时钟频率时，依据系统时钟模式的不同，看门狗超时周期可以编程为256 μ s至33.5s之间。

串行外围设备

微控制器包含了几种通用串行外围设备接口，用于和常见的外部设备互连。设计系统时，多种形式的串行接口提供了最大的灵活性和较低的成本。

UART

提供了一个 (-RBX)或两个 (-RAX) 8051类型的通用同步/异步接收器/发送器串行接口。UART配合外部RS-232线驱动器/接收器使用时，器件就能方便地和其它支持RS-232接口的设备、PC以及串行调制解调器进行通讯。两个独立的UART能够同时和两个单独的外围设备以不同的波特率通讯。UART能够检测到帧错误，并通过一个用户可访问的软件位来指示该情况。

串行端口的时基来自于系统时钟分频或是专用的波特率时钟发生器。下表总结了每种模式的工作特性和最大波特率：

MODE	TYPE	START BITS	DATA BITS	STOP BIT	MAX BAUD RATE AT 16MHz
Mode 0	Synchronous	N/A	8	N/A	4Mbps
Mode 1	Asynchronous	1	8	1	500kbps
Mode 2	Asynchronous	1	8 + 1	1	500kbps
Mode 3	Asynchronous	1	8 + 1	1	500kbps

1-Wire总线主控制器

MAXQ2000-RAX包括一个Dallas Semiconductor的1-Wire总线主控制器，用来和其它1-Wire外围器件包括iButton®产品进行通讯，这是通过一个单线电气连接上的简单双向信令方案实现的。总线主控制器完全控制1-Wire总线的发送和接收操作，并产生1-Wire总线的所有时序和控制序列。CPU和总线主控制器之间的通讯是通过读/写访问1-Wire主控制器地址(OWA)和1-Wire主控制器数据(OWD)外设寄存器实现的。1-Wire总线的具体操作在*Book of iButton Standards* (www.maxim-ic.com.cn/iButtonbook)中进行了详细说明。

串行外设接口 (SPI) 模块

SPI端口是一个通用、高速、同步外设接口，在微控制器和其它外围设备之间传送不同长度和数据速率的比特流。SPI可用于和其它微控制器、串行移位寄存器或显示驱动器进行通讯。多种主机和从机模式允许在同一个系统中和多个设备进行通讯。可编程的时钟频率、字符长度、极性和纠错处理能力提高了外围设备的有效性。在主机工作模式下，SPI接口的最大波特率为系统时钟的1/2；在从机工作模式下为系统时钟的1/8。

iButton 是 Dallas Semiconductor Corp.的注册商标。

低功耗LCD微控制器

LCD控制器

MAXQ2000微控制器包含了一个LCD控制器，可与常见的低压显示器连接。由于在微控制器中集成了LCD控制器，设计仅仅需要一个LCD屏而不是相当昂贵的LCD模块。LCD屏上的每一个字符都是由一个或多个段组成的，其中每一段都是通过选择适当的段和公共信号激活的。微控制器能够复用最多33段 (SEG0-SEG32)输出和四个公共信号输出 (COM0-COM3)。未使用的段输出可以用作通用端口引脚。

通过写专用的显示存储器可以方便地进行段寻址。一旦完成了LCD控制器设置和显示存储器初始化，就会周期性地扫描17字节的显示存储器，并以选定的显示频率自动生成段和公共信号。当LCD控制器运行时，不需要额外的处理器开销。未使用的显示存储器可以用作通用存储器。

采用 V_{DDIO} 或外部电压供电，因为包含了软件可调的内部分压器来控制显示对比度，设计可进一步简化并且成本更低。如果需要，也可以通过一个外部电阻来控制对比度。LCD控制器的特性包括以下方面：

- 自动产生LCD段和公共驱动信号
- 支持四种显示模式：
 - 静态 (COM0)
 - 使用1/2偏置电压的1/2占空比复用 (COM0、COM1)
 - 使用1/3偏置电压的1/3占空比复用 (COM0、COM1、COM2)
 - 使用1/3偏置电压的1/4占空比复用 (COM0、COM1、COM2、COM3)
- 最多36个段输出以及四个公共信号输出
- 17字节 (136位)显示存储器
- 灵活的LCD时钟源，可选32kHz或HFC1k/128
- 可调帧频率
- 内部分压电阻可省去外部元件
- 通过内部可调电阻进行对比度调节，无需外部元件
- 灵活的使用外部电阻来调整驱动电压和电流驱动能力

在线调试

通过JTAG兼容的测试访问端口可提供嵌入式调试功能。嵌入式调试硬件和嵌入式ROM固件为用户应用提供了在线调试的功能，省去了昂贵的在线仿真器。图4给出了在线调试器的方框图。在线调试特性包括：

- 一个硬件调试引擎
- 一组能够为寄存器、代码或数据访问设置断点的寄存器，以及
- 一套存储在固定用途ROM中的调试服务程序。

嵌入式硬件调试引擎是微控制器中的一个独立硬件模块。调试引擎能够在CPU执行用户代码时监视内部活动并和所选择的内部寄存器进行交互。硬件和软件功能共同决定了两种基本的在线调试模式：

- 后台模式允许主控器在CPU继续全速执行应用软件的同时来配置和设定在线调试器。可以从后台模式唤醒调试模式。
- 调试模式允许调试引擎接管对CPU的控制，提供对内部寄存器和存储器的读写访问，以及单步跟踪操作。

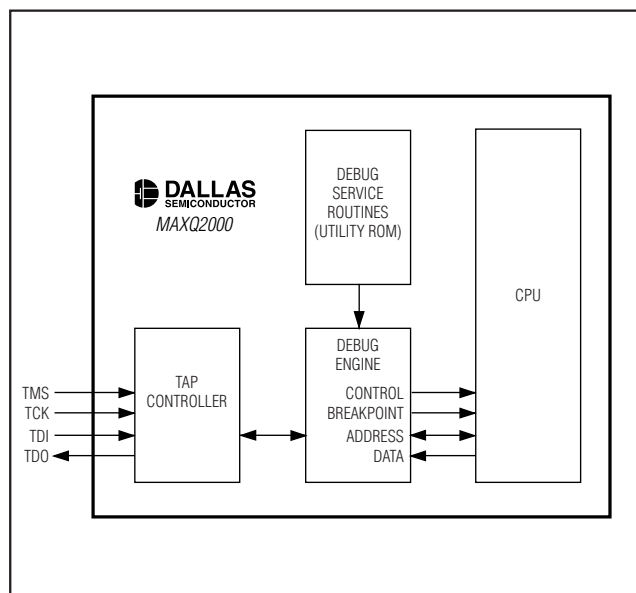


图4. 在线调试器

低功耗LCD微控制器

图5给出的简单段式LCD显示屏接口示例，展示了和MAXQ2000微控制器接口只需要极少硬件。控制一个两字符的LCD，每个字符包括七段和一个小数点。LCD控制器配置为1/2占空比的操作模式，这意味着通过使用段信号组合来控制有效段，并使用COM0或COM1信号来选择有效显示。

应用

MAXQ2000的低功耗、高性能RISC结构使其非常适合需要高效计算的便携式或电池供电的应用。高吞吐量的内核再加上一个16位硬件乘法器 - 累加器，能够实现复杂运算。多种外围接口对应应用非常有益，使得微控制器可以和许多外部设备进行通讯。集成的LCD控制功能支持最多100或132段，可以支持复杂的用户接口。可直接驱动显示器而无需额外的外部硬件。可以使用内置的可调电阻调节对比度。简单的结构减少了元件数量和电路板空间，这些都是便携式系统设计中的关键因素。

MAXQ2000非常适合包括医疗仪器、便携式血糖设备和数据采集设备在内的应用。对于血糖测量，微控制器集成的SPI接口能够直接和用于测量试纸的模拟前端相连。

附录

要充分利用本器件的所有功能，设计者必须具备四个文档资料。该数据资料包含引脚说明、功能概况和电气规格。勘误表中包含的是与已出版的规范的差异之处。用户指南提供了器件功能和操作的详细信息。以下文档可以从www.maxim-ic.com.cn/microcontrollers下载。

- MAXQ2000勘误表，可从www.maxim-ic.com.cn/errata得到。
- MAXQ系列用户指南，其中包含核心功能和操作的详细信息，包括编程功能等。
- MAXQ系列用户指南：MAXQ2000补充资料，其中包含MAXQ2000特有功能的详细信息。

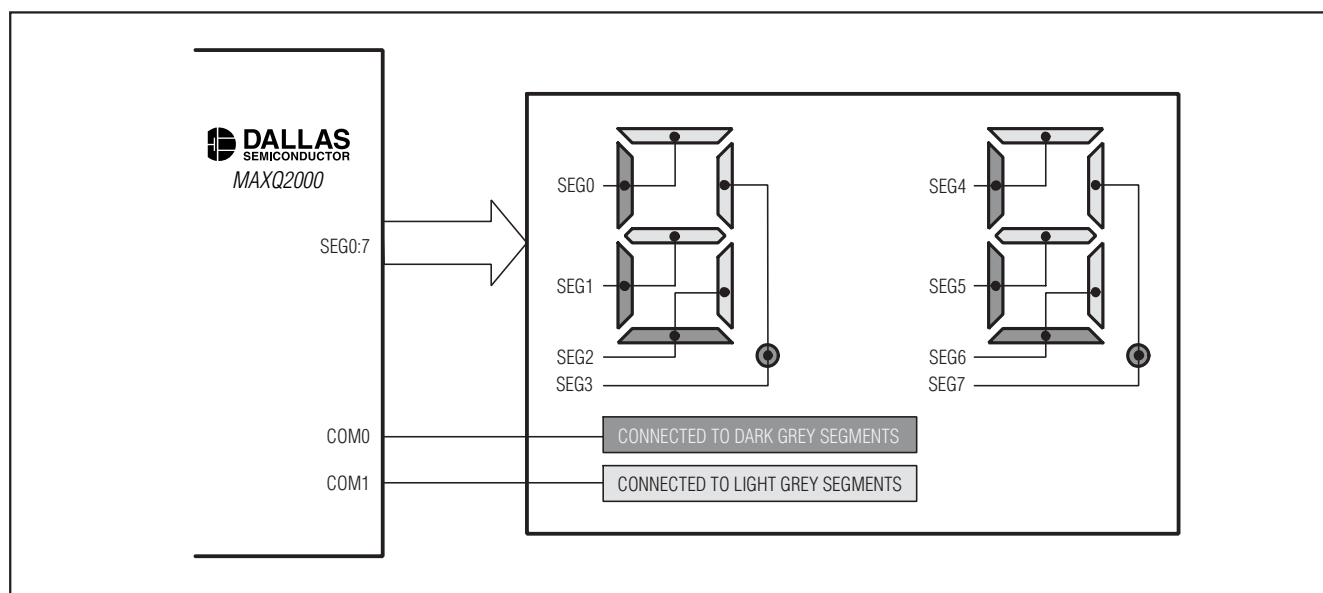


图5. 两字符、1/2占空比、LCD接口示例

低功耗LCD微控制器

MAXQ2000

开发和技术支持

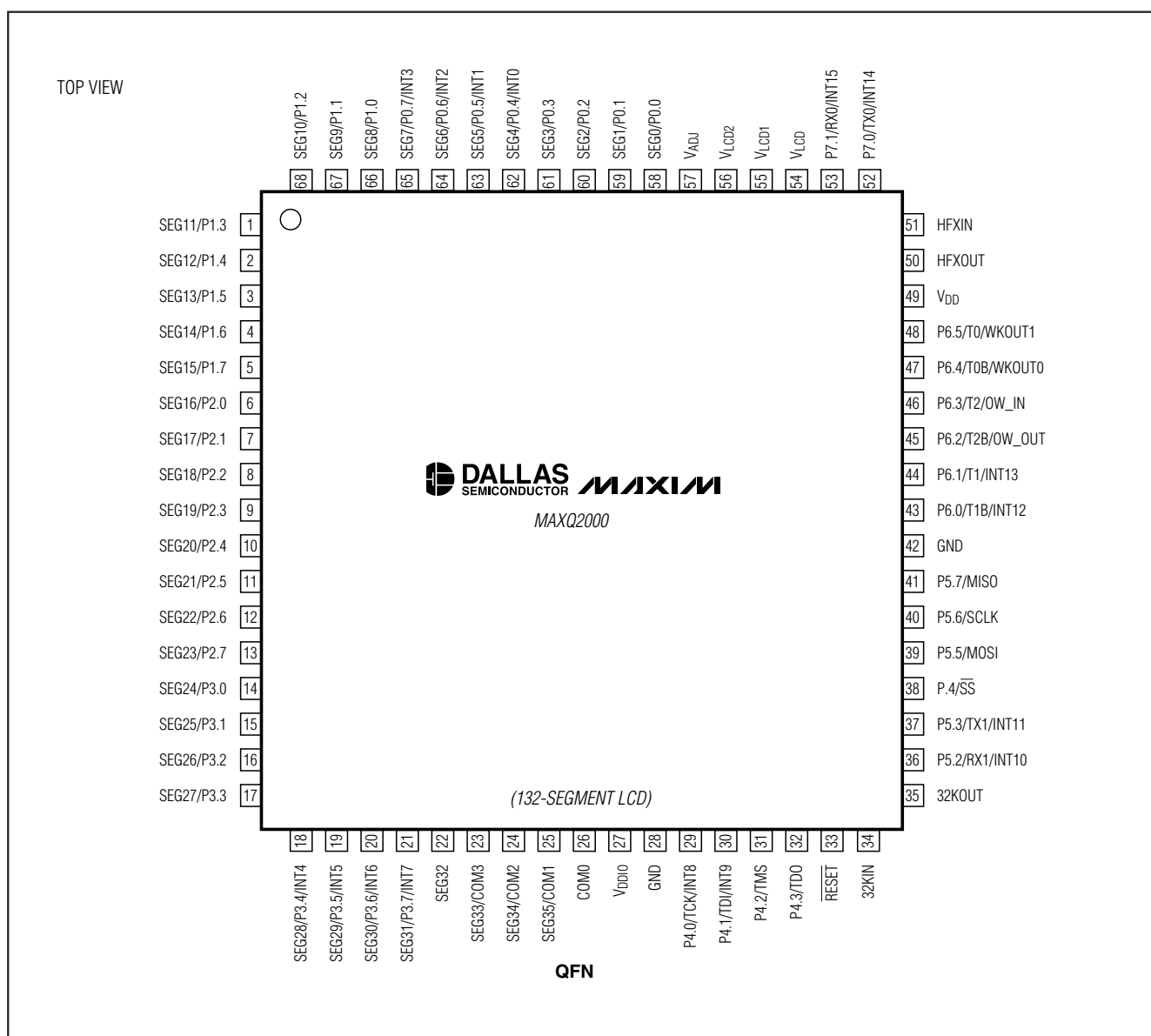
Maxim/Dallas Semiconductor以及第三方供应商为该微控制器提供了多种开发工具。这些工具功能丰富、价格适中，主要包括：

- 编译器
- 在线仿真器

- 集成开发环境 (IDE)
- 用于编程和调试的JTAG - 串口转换器

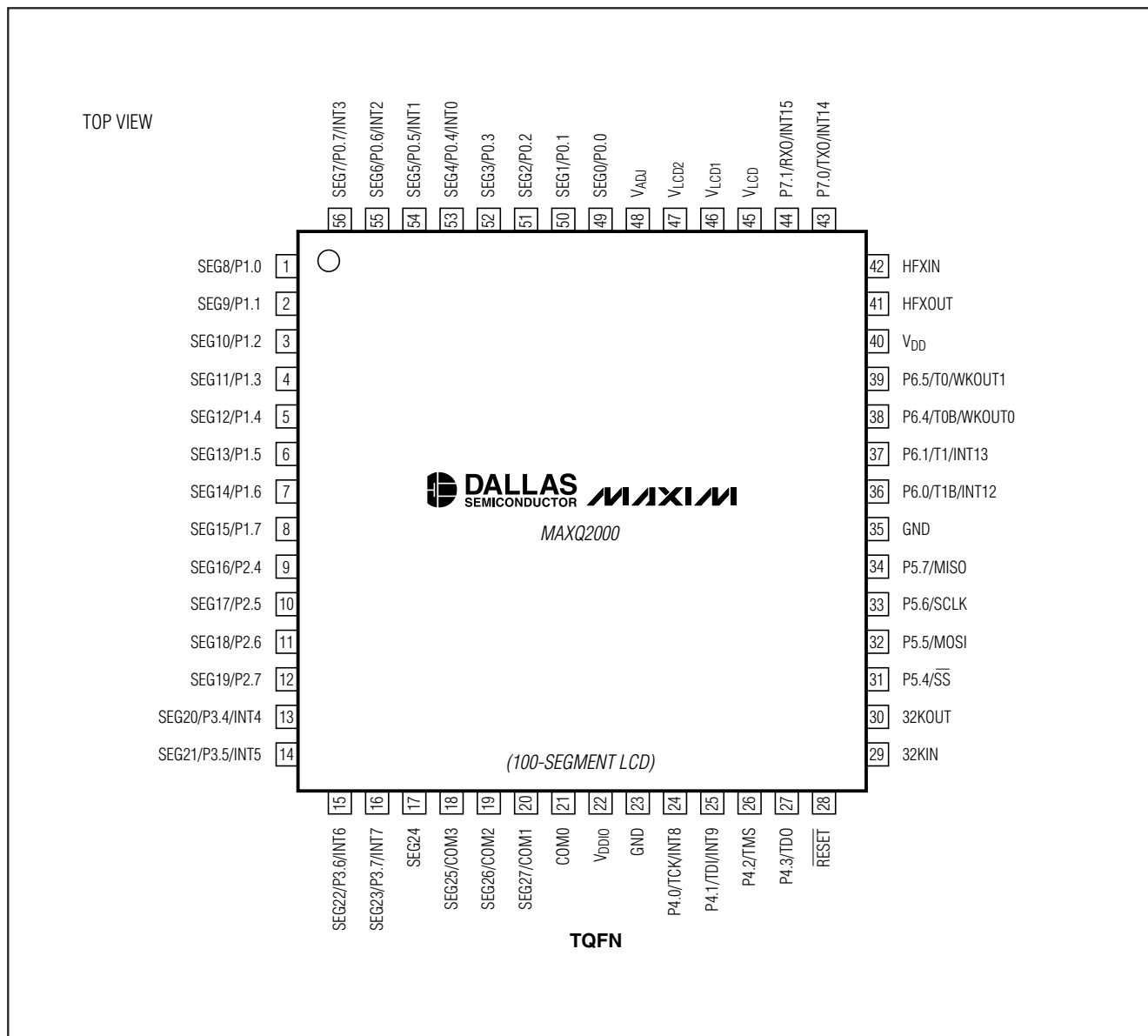
部分开发工具提供商的列表可以从我们的网站 www.maxim-ic.com.cn/microcontrollers 查到。通过下面的电子邮件地址可以获得技术支持：maxq.support@dalsemi.com (English only).

引脚配置



低功耗LCD微控制器

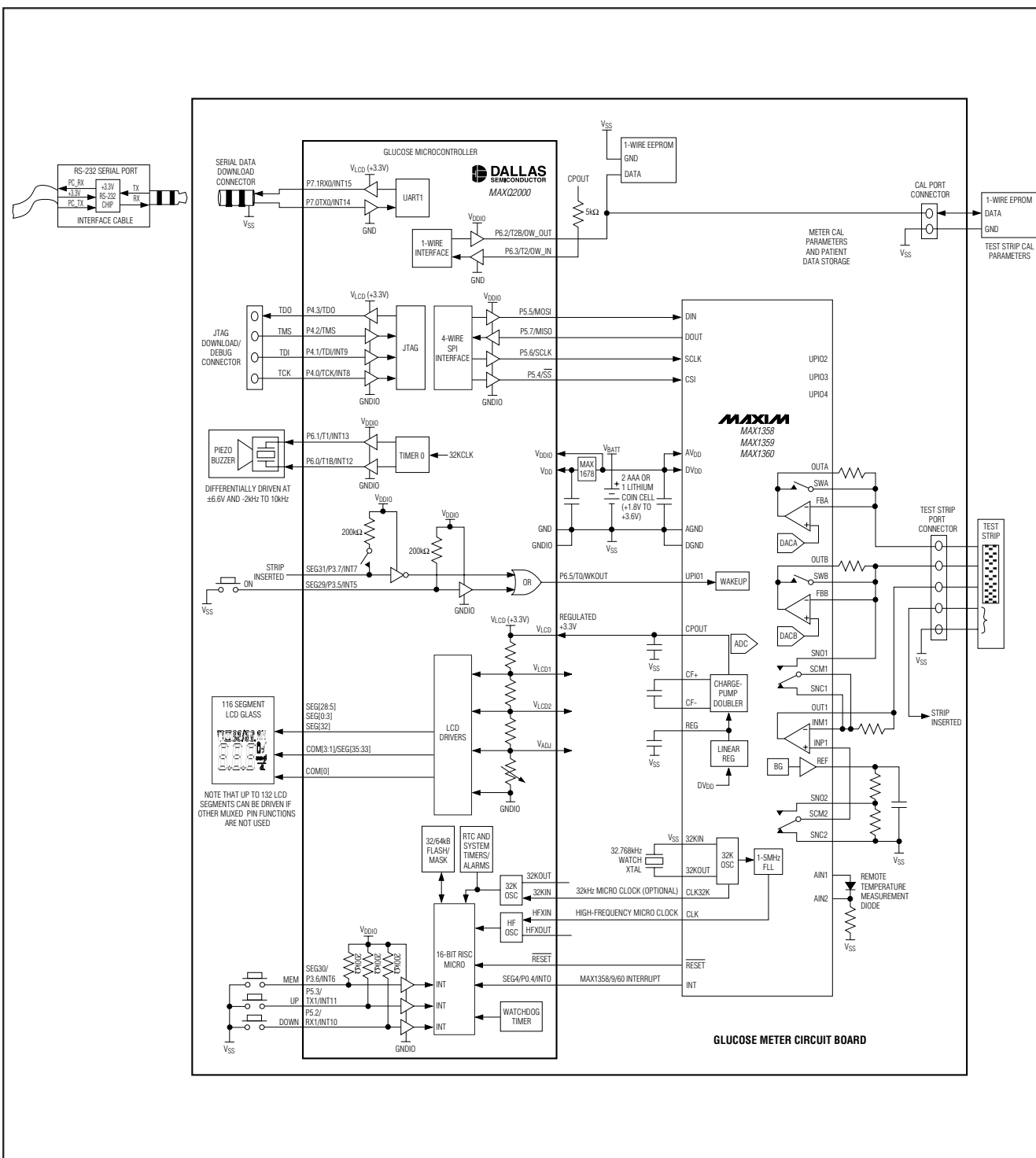
引脚配置 (续)



低功耗LCD微控制器

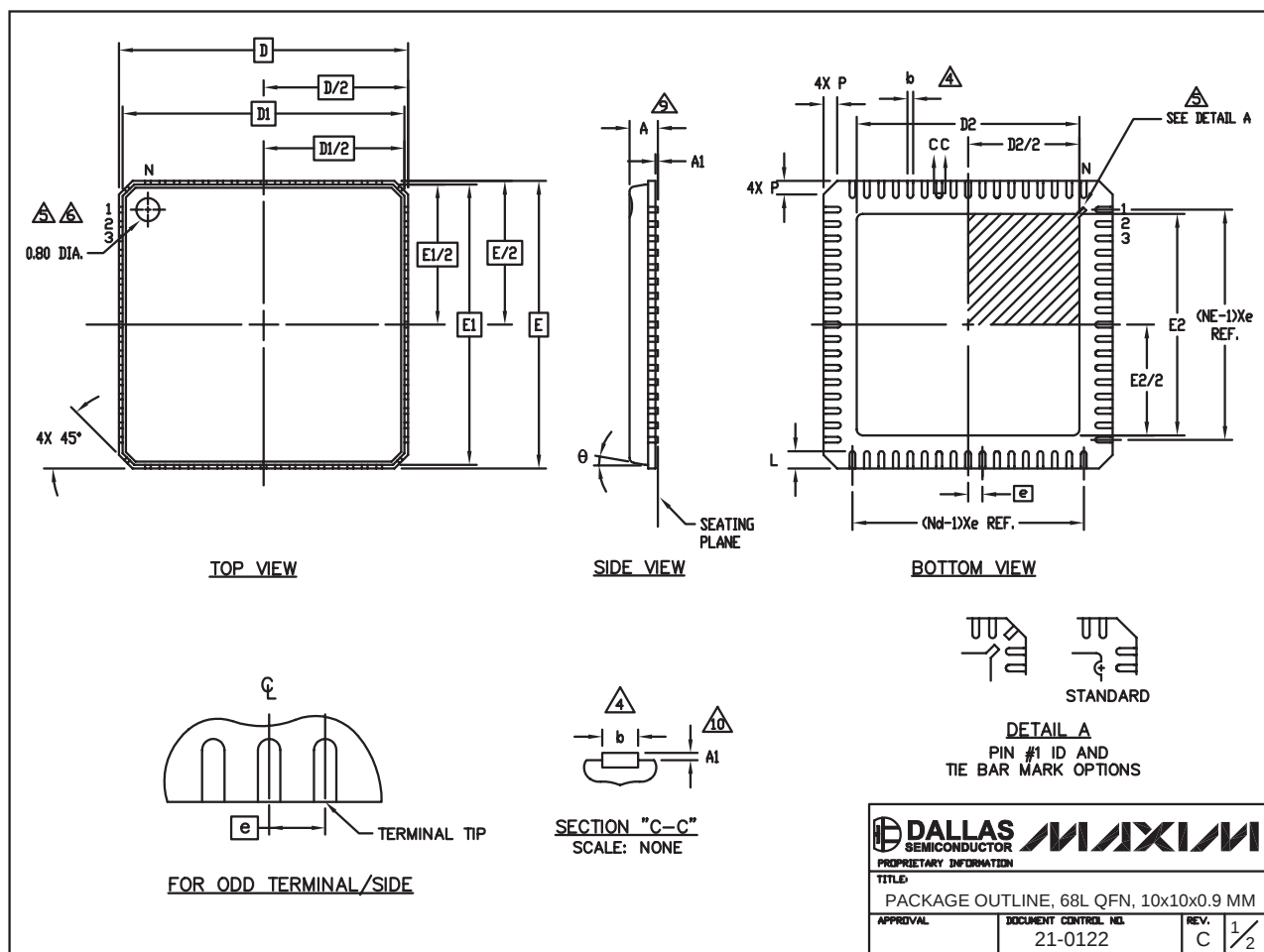
典型工作电路

MAXQ2000



低功耗LCD微控制器

封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/DallasPackInfo.)

低功耗LCD微控制器

MAXQ2000

封装信息 (续)
(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/DallasPackInfo.)

SYMBOL	COMMON DIMENSIONS			NOTE
	MIN.	NOM.	MAX.	
A	—	0.90	1.00	
A1	0.00	0.01	0.05	11
b	0.18	0.23	0.30	4
D	10.00 BSC			
D1	9.75 BSC			
E	0.50 BSC			
E1	10.00 BSC			
E1	9.75 BSC			
L	0.50	0.60	0.65	
N	68			3
Nd	17			3
Ne	17			3
θ	0		12°	
P	0	0.42	0.60	

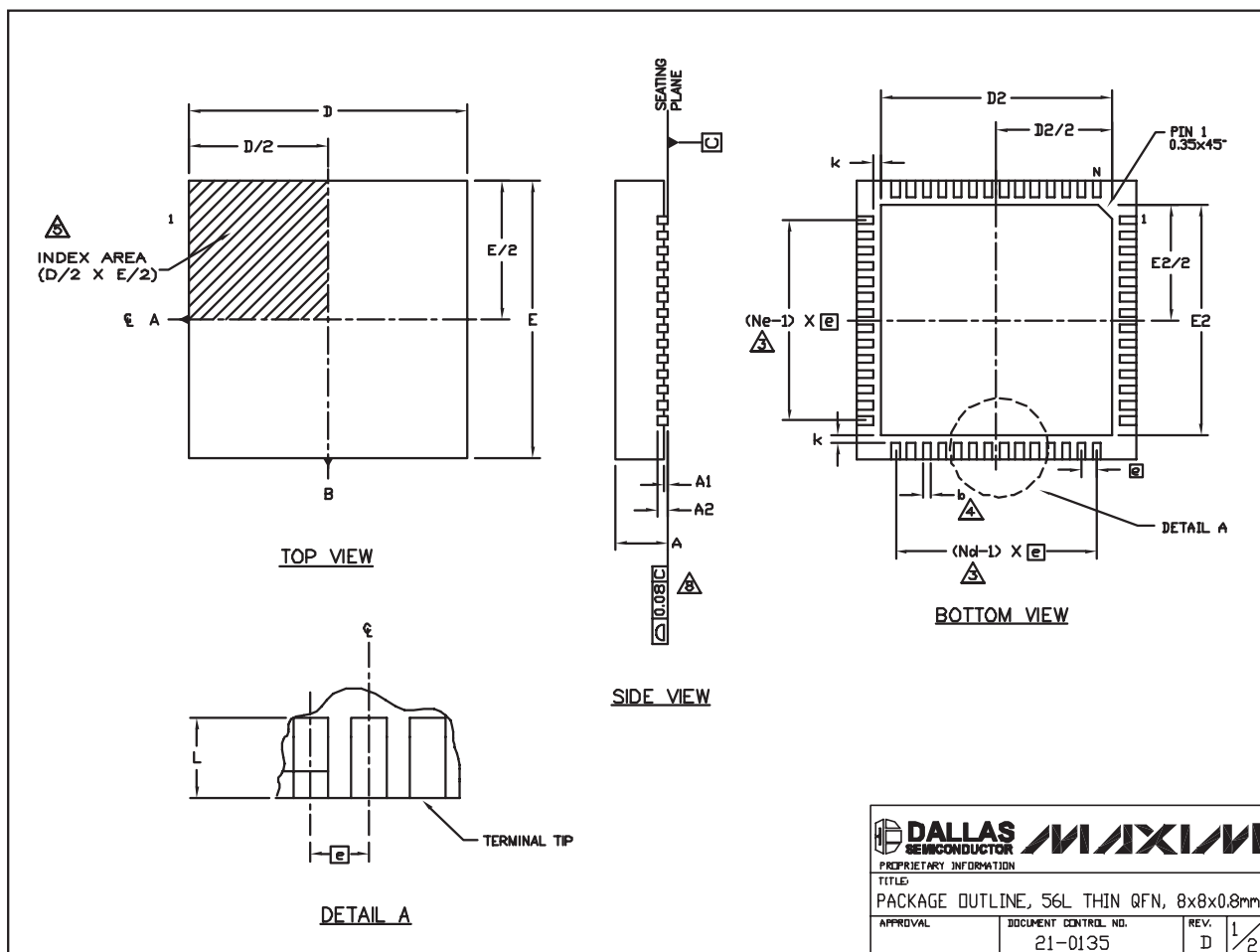
1. DIE THICKNESS ALLOWABLE IS .012 INCHES MAXIMUM.
2. DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M. — 1994.
3. N IS THE NUMBER OF TERMINALS.
Nd IS THE NUMBER OF TERMINALS IN X-DIRECTION &
Ne IS THE NUMBER OF TERMINALS IN Y-DIRECTION.
4. DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.20 AND 0.25mm FROM TERMINAL TIP.
5. THE PIN #1 IDENTIFIER MUST BE LOCATED ON THE TOP SURFACE OF THE PACKAGE BY USING INDENTATION MARK OR OTHER FEATURE OF PACKAGE BODY. DETAILS OF PIN #1 IDENTIFIER IS OPTIONAL, BUT MUST BE LOCATED WITHIN ZONE INDICATED.
6. EXACT SHAPE AND SIZE OF THIS FEATURE IS OPTIONAL.
7. ALL DIMENSIONS ARE IN MILLIMETERS.
8. PACKAGE WARPAGE MAX 0.10mm.
9. APPLIES TO EXPOSED SURFACE OF PADS AND TERMINALS
10. APPLIES ONLY TO TERMINALS.
11. MEETS JEDEC MO-220.

EXPOSED PAD VARIATIONS						
PKG CODE	D2			E2		
	MIN	NOM	MAX	MIN	NOM	MAX
G6800-2	7.55	7.70	7.85	7.55	7.70	7.85
G6800-4	5.65	5.80	5.95	5.65	5.80	5.95

 DALLAS SEMICONDUCTOR			
PROPRIETARY INFORMATION			
TITLE:			
PACKAGE OUTLINE, 68L QFN, 10x10x0.9 MM			
APPROVAL	DOCUMENT CONTROL NO.	REV.	1/2
	21-0122	C	

低功耗LCD微控制器

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/DallasPackInfo。)

56L THIN QFN:EPS

低功耗LCD微控制器

MAXQ2000

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-integrated.com/DallasPackInfo。)

NOTES:

1. DIE THICKNESS ALLOWABLE IS 0.225mm MAXIMUM (0.009 INCHES MAXIMUM).
2. DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M. - 1994.
3. N IS THE NUMBER OF TERMINALS.
Nd IS THE NUMBER OF TERMINALS IN X-DIRECTION &
Ne IS THE NUMBER OF TERMINALS IN Y-DIRECTION.
4. DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.20 AND 0.25mm FROM TERMINAL TIP.
5. THE PIN #1 IDENTIFIER MUST BE LOCATED ON THE TOP SURFACE OF THE PACKAGE WITHIN HATCHED AREA AS SHOWN. EITHER AN INDENTATION MARK OR INK/LASER MARK IS ACCEPTABLE.
6. ALL DIMENSIONS ARE IN MILLIMETERS.
7. PACKAGE WARPAGE MAX 0.01mm.
8. APPLIES TO EXPOSED PAD AND TERMINALS. EXCLUDES INTERNAL DIMENSION OF EXPOSED PAD.
9. MEETS JEDEC MO220.

SYMBOL	56L 8x8			N _{oT} E
	MIN.	NOM.	MAX.	
A	0.70	0.75	0.80	
b	0.20	0.25	0.30	4
D	7.90	8.00	8.10	
E	7.90	8.00	8.10	
Ⓢ	0.50 BSC			
N	56			3
Nd	14			3
Ne	14			3
L	0.30	0.40	0.50	
A1	0.00	0.02	0.05	
A2	0.20 REF			
k	0.25	--	--	

		EXPOSED PAD VARIATION						DOWN BONDS ALLOWED
PKG. CODE	D2			E2			JEDEC	
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.		
T5688-1	6.50	6.65	6.70	6.50	6.65	6.70	WLLD-5	NO
T5688-2	6.50	6.65	6.70	6.50	6.65	6.70	WLLD-5	YES
T5688-3	6.50	6.65	6.70	6.50	6.65	6.70	WLLD-5	NO

			
PROPRIETARY INFORMATION			
TITLE			
PACKAGE OUTLINE, 56L THIN QFN, 8x8x0.8mm			
APPROVAL	DOCUMENT CONTROL NO.	REV.	2/2
	21-0135	D	

MAXIM北京办事处

北京 8328信箱 邮政编码 100083
免费电话: 800 810 0310
电话: 010-6201 0598
传真: 010-6201 0298

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 39

© 2004 Maxim Integrated Products Printed USA MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。

 是 Dallas Semiconductor Corporation 的注册商标。