

TMS9901 可编程系统接口

TMS9901 概述

TMS9901 可编程系统接口（PSI）是为 TMS9900 系列微处理器设计的专用辅助器件。这种比较老式的器件采用 TMS9900 的 32 位 CRLI 字段来支持并行 I/O 和中断请求逻辑。另外还具有可编程定时器逻辑。TMS9901 是 40 引脚的双列直插封装。用单+5V 电源。所有输入、输出都是 TTL 兼容的。从程序员的角度来看，TMS9901 像是 32 个相连的 CRU 位。

TMS9901 引脚安排

引脚图

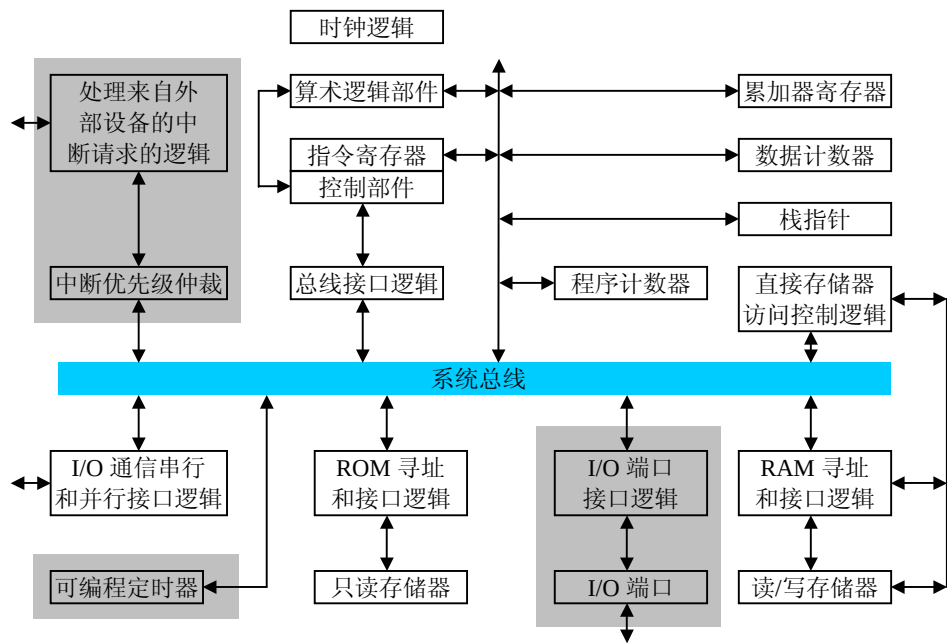
RST1B	-->	1	40	---	VCC (+5V)
CRUOUT	-->	2	39	<--	S0(MSB)
CRUCLK	-->	3	38	<-->	P0
CRUIN	<--	4	37	<-->	P1
CEB	-->	5	36	<--	S1
INT6B	-->	6	35	<--	S2
INT5B	-->	7	34	<-->	INT7B/P15
INT4B	-->	8	33	<-->	INT8B/P14
INT3B	-->	9	32	<-->	INT9B/P13
CLKB	<--	10	TMS9901 31	<-->	INT10B/P12
INTREQB	<--	11	30	<-->	INT11B/P11
IC0(LSB)	<--	12	29	<-->	INT12B/P10
IC1	<--	13	28	<-->	INT13B/P9
IC2	<--	14	27	<-->	INT14B/P8
IC3(MSB)	<--	15	26	<-->	P2
VSS	---	16	25	<--	S3
INT1B	<--	17	24	<--	S4(LSB)
INT2B	<--	18	23	<-->	INT15B/P7
P6	<-->	19	22	<-->	P3
P5	<-->	20	21	<-->	P4

引脚说明

引脚	引脚名称	类型	说明
CRUIN	CRU 数据输出	输出	
CRUOUT	CRU 数据输入	输入	
CRUCLK	CRU 数据输入选通	输入	
P0~P15	I/O 数据	输入，输出	通过位选择确定双功能线的当前模式
INT1B~INT15B	外部中断请求	输入	
INTREQB	向 CRU 发的中断请求	输出	
IC0~IC3	中断优先级指定	输出	
CEB	芯片使能	输入	一般接由地址总线高十位 A5~A14 产生的片选信号，其中 A12~A14 在 CRU 访问期间为 0，但 TMS9980 应对 A11~A6 进行译码
S0~S4	CRU 位选择	输入	一般接地址总线低五位 A0~A4，但 TMS9980 应接 A5~A1
RST1B	芯片复选	输入	
CLKB	同步时钟信号	输入	一般是 CLK3 的反相信号，TMS9980 直接产生该信号
VCC, VSS	电源和参考地		

内部结构图

● TMS9901 PSI 逻辑图



TMS9901 PSI 中断逻辑

外部逻辑可通过 CRU 位 1~15 连接的引脚向 CRU 位输入数据。如果中断被开启，这些输入数据信号就被理解为中断请求。若中断被禁止，这些 CRU 位就仅仅作为数据输入。当选择位 CRU 位 0 含有 0，则通过 CRU 访问中断逻辑。

CRU 位地址 1~15 各访问单独的只读和只写单元。只读单元存放所连引脚上的信号电平输入，只写单元访问中断屏蔽位。达到 CRU 位 1~15 的引脚的信号立即通过 CRU 位内容反映出来。低电平（0）被理解为中断请求。中断请求传给相应的屏蔽位。若只写屏蔽位含 1，则中断允许，且中断请求通过；否则中断请求被禁止，亦即被拒绝。

CPU 在任何时候都可与中断逻辑无关地读地址范围 1~15 内的一个或几个 CRU 位的内容。若一个或几个 CRU 位的中断请求是低电平，并且相应的屏蔽位为 1，则中断优先级编码逻辑输出 INTREQB 低电平信号，而具有最高优先级的有效中断请求的级别则通过 IC0~IC3 指明。INT1B，输入到 CRU 位 1，具有最高优先级；INT15B，输入到 CRU 位 15，具有最低优先级。IC0~IC3 的电平保持到外部引脚已消除了中断请求信号，或代表该级别的中断屏蔽位复位为 0。

TMS9901 数据输入与输出

可用 CRU I/O 指令在 CRU 位 16~31 输入、输出或测试外部数据。数据经由 CRUOUT 从 CPU 输出到 TMS9901。它是经由 CRUIN 从 TMS9901 输入到 CPU 的，如前所述，数据位通过 S0~S4 寻址。

在复位之后，连接 CRU 位 16~31 的引脚处于输入方式。在这种方式下，外部逻辑所连接的引脚上可维持高或低电平。在此情况下，它们将影响一个或两个 CRU 位：向 P0~P6 的信号输入将在 CRU16~32 中产生数

据；若选择了中断方式（通过 CRU 位 0 中的 0），INT7B/P15~INT15B/P7 的信号输入将在两个 CRU 位中产生数据：一个在 CRU 位范围 7~15，另一个在 CRU 位范围 31~23。在中断方式下，若 CPU 从 CRU 位 7~15 或 31~23 输入数据，则会输入同样的数据，但顺序相反。

注意，在所有 CRU 传输中，传输的第一个 CRU 位将传到目标寄存器的最低位。CPU 将数据输出到任何能支持数据输出的位。与此相关的 I/O 逻辑立即进入输出方式。在此方式下，引脚将输出表示相应 CRU 位数据的电平。外部逻辑不能将数据输入到处于输出方式的 CRU 位。实际上，将输入电流接通输出引脚，可能会烧坏 TMS9901。

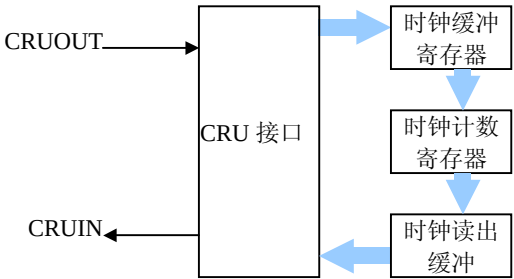
一旦某个 CRU 位被置于输出方式，它就保持在输出方式，直至 TMS9901 被复位，这就是说，不能有选择地使 CRU 位从输出方式返回输入方式。然而，始终可以将输出位读回 CPU，就是说，虽然外部逻辑绝不允许向一个处于输出方式的引脚输入，CPU 却始终可以读任何 I/O 位的内容，不管此位是输入还是输出。

不能通过 CRU 位 7~15 输出数据，尽管这些位连接的引脚与 CRU 位 31~23 连接的相同。当你向 CRU 位 7~15 输出数据时，数据就被传向两个只读单元中的一个（视 CRU 位 0 的内容而定）。若选择位是 0，数据就传向中断屏蔽位 7~15；若选择时间方式（CRU 位含 1），则数据被传向时钟输入缓冲寄存器（位 7~14）和 RST2B（位 15）。

在中断方式，用户可从 CRU 位 1~6 输入外部数据。同样，用户也不能经由这些 CRU 位地址输出数据，因为任何数据输出都将送到相应的中断屏蔽位或时钟输入缓冲器位。

TMS9901 实时时钟逻辑

如果将 1 写入 TMS9901 器件的 CRU 位 0，则 CRU 位 1~14 就被用作两个时钟缓冲器。CRU 位 1 是缓冲器的最高位，而 CRU 位 14 是缓冲器的最低位。除了两个缓冲器，实时时钟还有一个减 1 寄存器，称为时钟计数寄存器。CPU 通过时钟输入缓冲器实现向时钟计数寄存器的装入操作，并通过时钟读出缓冲器读计数器的内容。



时钟计数寄存器在 TMS9901 通电后连续递减。只要时钟中断被禁止，这就不会发生什么问题。当用户将任何非零值写入时钟输入输出缓冲器时（CRU 位 1~14），时钟计数寄存器就由此值开始递减。每经过 64 个 CLKB 脉冲就减 1。对于 3MHz 时钟来说，也就是每 21.3μs 减一次。当 CRU 时钟计数寄存器减到 0，几发出中断请求，原先输出的起始值重新装入，时钟又开始递减。这样，对两次递减之间相隔 21.3μs 来说，两次中断请求之间的最大间隔是 249ms。

被允许的时钟中断请求使 INTREQB 输出低电平，同时通过 IC0~IC3 标示一次三级中断。即是说，INT3B 外部中断和时钟逻辑共用同一中断级别和中断屏蔽位。在时钟状态，CRU 位 15 用于记录 INTREQB 信号的状态。这样，若中断请求被禁止，CPU 程序就可以通过测试 CRU 位 15 的电平来检查时间是否已到。如果时间未到，CRU 位 15 就是低电平，反之则为高电平。所以，该位是 INTRERB 的反相状态。

在 CRU 实时时钟方式下，时钟读缓冲寄存器的内容不变。这一特性保证了 CPU 读出过程中时钟缓冲器能保持稳定的值，即使时钟计数器在读操作中递减也无妨。

如果出现下面两个事件中的任何一个，就会使时钟计数器的内容传给时钟读缓冲器，

1. 使时钟计数器递减的 CLKB 脉冲；
2. 脱离时钟方式。

所以，每当 TMS9901 脱离时钟方式，以及每当时钟计数器在时钟方式之外递减，时钟读缓冲寄存器的内容就要刷新。

注意：即使 CRU 位 0 含 1，只要在选择线 S0 上出现 1，TMS9901 就会脱离时钟方式。不管 CEB 是否有效都会出现这种情况。这样，由于 TMS9901 选择位被置位，时钟缓冲器就不会无限制地保存同一个值。每当 CPU 从 CRU 位 16~31 读出或向它写入时，或者某个器件访问一个与 S0（在 TMS9900 系统中是 A4）连接的地址线上是 1 的存储器地址，PSI 都会脱离时钟状态。

有两点重要之处必须注意：第一，不能在读时钟读出缓冲器的过程中疏忽地脱离时钟方式，因为你是将时钟读出缓冲器作为 CRU 位 1~14 来访问的。第二，不能仅仅通过访问 CRU 位 0~15 来进入时钟方式。只有当选择位是 1（选择时钟方式）时，S0 才改变时钟方式。

为了读出最近的时钟计数器值，必须做两件事：

1. 脱离时钟方式。这样时钟读出缓冲器就会接收现行的时钟计数器的内容。
2. 进入时钟方式。这样在读的过程中时钟读出缓冲器就能稳定。

TMS9901 复位逻辑

可用以下两种方式之一复位 TMS9901：

1. 在 RST1B 输入一个低电平信号；
2. 通过 CRU 位 RST2B，用程序复位。

为了使用 RST1B，在此引脚上必须输入低电平，为时在两个时钟周期以上。只有大拿感选择了时钟方式（CRU 位 0 是 1）时才能在程序控制下复位 TMS9901。此时，向 CRU 位 15（RST2B）写个 0 就导致 TMS9901 复位。当 TMS9901 复位时，INTREQB 输出高电平，IC0~IC3 输出低电平，所有中断请求被禁止，所有 I/O CRU 位处于输入状态。

资料主要来源

- 《16 位与 32 位微计算机手册》，周继武，黄秦等编译，国防工业出版社。