

AD7865 的管脚定义：

PIN1 BUSY：

BUSY 输出脚，由/CONVST 的上升沿触发。并且在所有通道选择转换完成之前一直保持高电平。

PIN2 FRSTDATA：

首位数据输出脚。且是一个逻辑输出，当其输出为高电平时，标志着输出数据寄存器指针选址寄存器1。——查看访问输出数据寄存器。

PIN3 /CONVST3：

转换开始输入脚。逻辑输入。这个脚的一个由低到高的电平转换使所有的track/holds 进入hold模式，并开始转换到被选择的通道上。另外，在/CONVST 的上升沿，通道序列选择的状态也被锁定。

PIN4 /CS：

芯片选择输入脚。低电平输入有效。当输入有效时，设备被选择。

PIN5 /RD：

读输入脚，低电平有效，其和/CS脚都是低电平时，DATA有输出。当执行读命令时，要确保/WD脚的逻辑为高电平。

PIN6 /WD：

写输入脚，低电平有效。当/CS脚为低电平且RD为高电平时，一个上升沿/Wd输入占用通道选择寄存器的DB0-DB3脚。

PIN7 CLK IN/SL1：

时钟输入与硬件通道选择转换脚。这个脚的作用由/H/S SEL 脚的输入来决定。当/H/S SEL 脚的输入是高电平时（选择通道转换序列的软件控制方式），执行时钟输入功能。外部时钟的应用（仅仅在INT/EXT CLK为高电平的时候才有必要。），允许了用户来控制AD7865的转换速率。每个转换需要16个时钟周期来完成。每个时钟都有一个指令周期。（The clock should have a duty cycle that is no greater than 60/40.）——参阅外部时钟的使用。当/H/S SEL 输入为低电平时，（选择由硬件来控制通道转换序列。）此脚执行它的硬件通道选择功能。而SL1脚的输入决定了通道1是否被包括在通道转换序列之内。是否选择由/CONVST的上升沿来决定。请查看选择转换序列。

PIN8 /INT/EXT CLK/SL2：

内部外部时钟选择与硬件通道选择脚。此脚的功能由/H/S SEL脚的输入来决定。当/H/S SEL输入是高电位（选择通道选择序列的软件控制方式），8脚执行内部/外部时钟选择功能。当/INT/EXT CLK 是逻辑0电位时，AD7865使用它内部自带的时钟。当/INT/EXT CLK 是逻辑1电位时，主要的时钟由外部时钟产生，并由时钟输入脚CLK IN输入。当/H/S SEL 脚输入是低电平，（选择通道转换序列的硬件控制方式）8脚执行它的硬件通道选择功能。而SL2脚输入电位决定了通道2是否被通道转换序列所包含。这个选择由/CONVST脚的上升沿来触发。而当/H/S 是逻辑低电平时，这些脚没有功能。并且听命于逻辑或者逻辑0。

PIN9-10 SL3, SL4 : 硬件通道选择脚

当/H/S SEL 的输入是逻辑0时,SL3的输入决定是否将通道3纳入通道转换序列;SL4的输入决定是否将通道4纳入通道转换序列。当SL3-4的输入是逻辑1时,通道被纳入转换序列。当SL3-4脚的电位为逻辑0时,则拒绝将通道纳入转换序列。这个选择由/CONVST的上升沿触发。

PIN11 /H/S SEL : 硬件/软件选择输入脚。

当/H/S SEL脚处于低电平时,AD7865转换序列选择由SL1-SL4脚来控制,并且关闭内部时钟。当/H/S SEL脚处于逻辑高电平时,转换序列选择由通道选择寄存器来控制,并且允许ADC脚带着一个内部或外部时钟运行。

PIN12 AGND : 模拟地

这个模拟地脚应该和系统的模拟地脚相连。

PIN13-16 VIN4X, VIN3X : 模拟输入脚,查看模拟输入部分。

PIN17 AGND : 模拟地

作为衰减电路的参考地。这个地也得与系统的模拟地相连。

PIN18-21 VIN2X, VIN1X : 模拟输入脚,查看模拟输入部分。

PIN22 /STBY : 备用方式输入

该管脚被用来使装置进入电源节电模式或者备用模式。当/STBY的输入为高电平时表示正常的操作,为低电平时表示备用操作。

PIN23 AGND : 模拟地

这个模拟地脚应该和系统的模拟地脚相连。

PIN24 Vref : 基准的输入输出脚。

该脚提供内部2.5V+/-20mA基准源的接口,而且还允许外部(2.5V+/-5%)基准源来工作而不使用内部的基准源。并且必须在本脚与模拟地之间接上0.1uF的去偶电容。

PIN25 AVDD : 模拟正电源(5.0 V ± 5%),在本脚与模拟地之间接上0.1uF的去偶电容。

PIN26 AGND : 综合模拟地

这个模拟地脚应该和系统的模拟地脚相连。

PIN27-34 DB13-DB6

数据位13是MSB,接下来是数据位12到数据位6,都是三态的TTL输出。输出的代码是AD7865-1和AD7865-2的互补忽布代码,而且是AD7865-2可以用的直接二进制码。

PIN35 DVDD : 数字部分正电源。5.0 V ± 5%,在本脚与模拟地之间接上0.1uF的去偶电容。而且摸数正电源之间必须在外部有一个接点。

PIN36 VDRIVE :

这个脚为DB0-DB13 ,BUSY ,/EOC和FRSTDATA的输出提供正电源。其通常直接连接到DVDD , 并且应该使用一个0.1uF的电容去偶。当转换序列正在执行读命令时,它允许优化自身性能。其输出数据驱动可以被看作一个 $3V \pm 10\%$ 电源来更好的面向3V的处理器和DSP。

PIN37 DGND :数字地。数字电路参考地。DGND脚应该和系统的数字地连接。系统的模拟和数字地应该在某一点(且仅此一点)相连。最好在一个AGND的管脚相连。

PIN38-39 DB5-DB4 :数据位5和数据位4。三态TTL输出。

PIN40-43 DB3-DB0 :数据位3到数据位0,双向数据脚。当执行读操作时,该脚输出三态TTL电平。通道选择寄存器被DB0-DB3用标准的/CS和WR信号编程。DB0描述通道1 ,DB3描述通道4。

PIN44 /EOC 转换结束位。低电平有效输出标志着转换状态。每一个转换结束表示一个低电平输出。