

# ADS1110

## 16 位带有片内电压基准的模/数转换器

### 一、概述

#### 1. 1 描述

ADS1110 是精密的连续自校准模/数 (A/D) 转换器，带有差分输入和高达 16 位的分辨率，封装为小型 SOT23-6。片内 2.048V 的基准电压提供范围为  $\pm 2.048V$  的输入差分电压。ADS1110 使用可兼容的 I<sup>2</sup>C 串行接口，在 2.7V 至 5.5V 的单电源下工作。

ADS1110 可每秒采样 15、30、60 或 240 次以进行转换。片内可编程的增益放大器 (PGA) 提供高达 8 倍的增益，并且允许以高分辨率对较小的信号进行测量。在单周期转换方式中，ADS1110 在一次转换之后自动掉电，在空闲期间极大地减少了电流消耗。

ADS1110 为需要高分辨率测量的应用而设计，在这种应用中，空间和电源消耗是首要考虑的问题。典型应用包括便携式仪器、工业过程控制和小型发送器。

#### 1. 2 特点

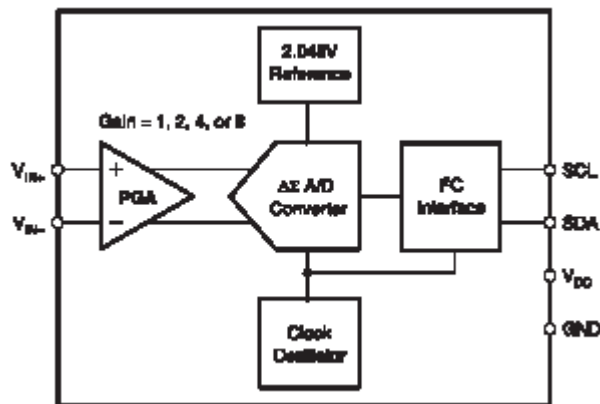
- 完整的数据采集系统和小型 SOT23-6 封装
- 片内基准：  
精度： $\pm 2.048 + 0.05\%$   
温度漂移：5ppm/°C
- 片内 PGA
- 片内振荡器
- 16 位无漏失码
- INL：满标度量程的 0.01% (最大值)
- 连续的自校准
- 单周期转换
- 可编程的数据速率：15SPS~240SPS

- I<sup>2</sup>C™ 接口——8 个有效地址
- 电源电压：2.7V 至 5.5V
- 低电流消耗：240  $\mu$  A

#### 1. 3 应用范围

- 便携式仪表
- 工业过程控制
- 小型发送器
- 消费类产品
- 工厂自动化
- 温度测量

#### 1. 4 方框图



#### 1. 5 封装/订购信息表

PRODUCT	I <sup>2</sup> C ADDRESS	PACKAGE-LEAD	PACKAGE DESIGNATOR(1)	SPECIFIED TEMPERATURE RANGE	PACKAGE MARKING	ORDERING NUMBER	TRANSPORT MEDIA, QUANTITY
ADS1110	1001 000	SOT23-6	DBV	-40°C to +85°C	ED0	ADS1110A0IDBVT	Tape and Reel, 250
						ADS1110A0IDBVR	Tape and Reel, 3000
ADS1110	1001 001	SOT23-6	DBV	-40°C to +85°C	ED1	ADS1110A1IDBVT	Tape and Reel, 250
						ADS1110A1IDBVR	Tape and Reel, 3000
ADS1110	1001 010	SOT23-6	DBV	-40°C to +85°C	ED2	ADS1110A2IDBVT	Tape and Reel, 250
						ADS1110A2IDBVR	Tape and Reel, 3000
ADS1110	1001 011	SOT23-6	DBV	-40°C to +85°C	ED3	ADS1110A3IDBVT	Tape and Reel, 250
						ADS1110A3IDBVR	Tape and Reel, 3000
ADS1110	1001 100	SOT23-6	DBV	-40°C to +85°C	ED4	ADS1110A4IDBVT	Tape and Reel, 250
						ADS1110A4IDBVR	Tape and Reel, 3000
ADS1110	1001 101	SOT23-6	DBV	-40°C to +85°C	ED5	ADS1110A5IDBVT	Tape and Reel, 250
						ADS1110A5IDBVR	Tape and Reel, 3000
ADS1110	1001 110	SOT23-6	DBV	-40°C to +85°C	ED6	ADS1110A6IDBVT	Tape and Reel, 250
						ADS1110A6IDBVR	Tape and Reel, 3000
ADS1110	1001 111	SOT23-6	DBV	-40°C to +85°C	ED7	ADS1110A7IDBVT	Tape and Reel, 250
						ADS1110A7IDBVR	Tape and Reel, 3000

注：1、如需要更多的电流规格和封装信息，请参考网址[www.ti.com](http://www.ti.com)。

## 1. 6 引脚排列

顶视图 SOT23



注：标识文本方向显示引脚1。标识文本取决于I<sup>2</sup>C地址，见订购表，列出了I<sup>2</sup>C地址1001000的标识。

## 二、 电气特性

### 2. 1 极限参数 (1)

相对于GND的V <sub>DD</sub>	-0.3V至+6V
输入电流	100mA (瞬间)
输入电流	10mA (连续)
相对于GND、V <sub>IN+</sub> 、V <sub>IN-</sub> 的电压	-0.3V至V <sub>DD</sub> + 0.3V
相对于GND、SDA、SCL的电压	-0.5V至6V
最大节点温度	+150°C
工作温度	-40°C至+125°C
贮存温度	-60°C至+150°C
引线温度 (焊接, 10秒)	+300°C

### 注意:

静电放电会对该集成电路造成损害。TI 公司建议用户对所有集成电路都预先采取适当的保护措施。不正确的使用和安装都可能造成损坏。静电放电造成的损坏会引起性能有微小的降低，也会导致器件完全毁坏。精密的集成电路可能更容易受这些损坏的影响，因为在它们内部，即使参数发生很小的变化都会导致器件与有的规格特性不符。

注：（1）超过“极限参数”所列的强度会导致对器件的损害。长时间在最大极限下工作会影响器件的可靠性。

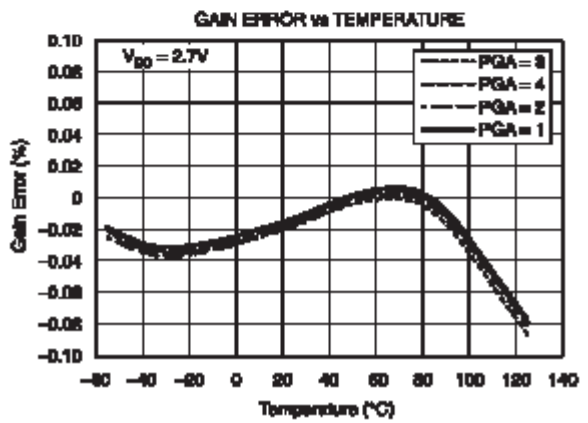
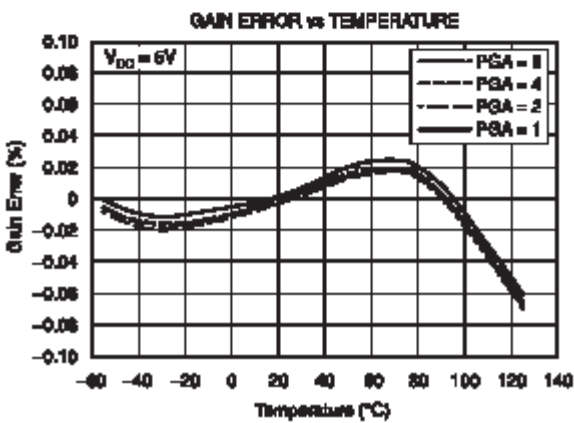
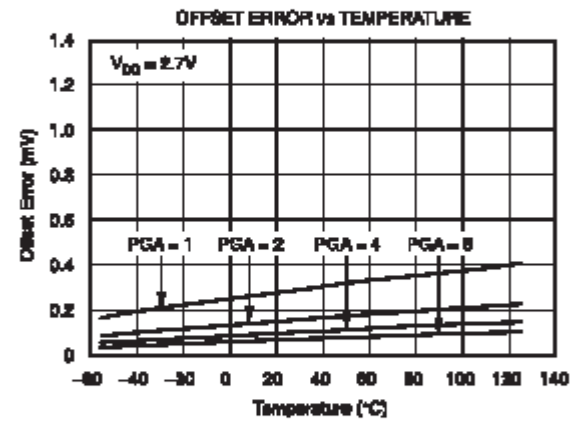
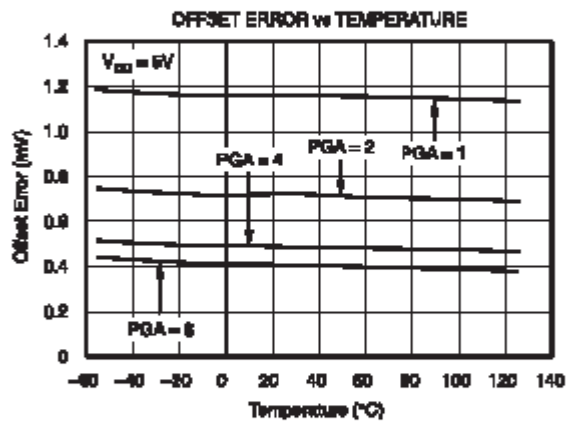
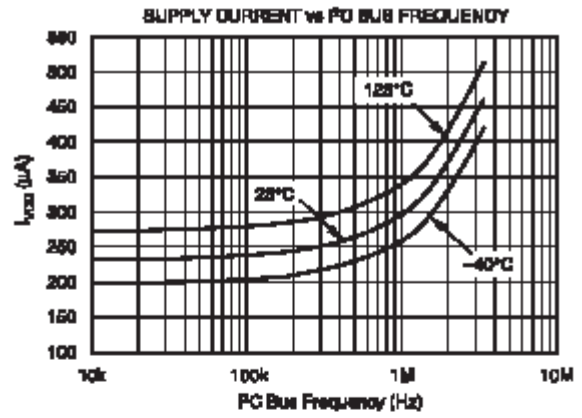
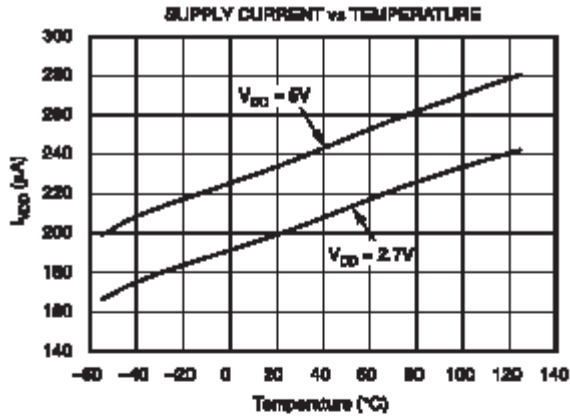
## 2.2 电特性

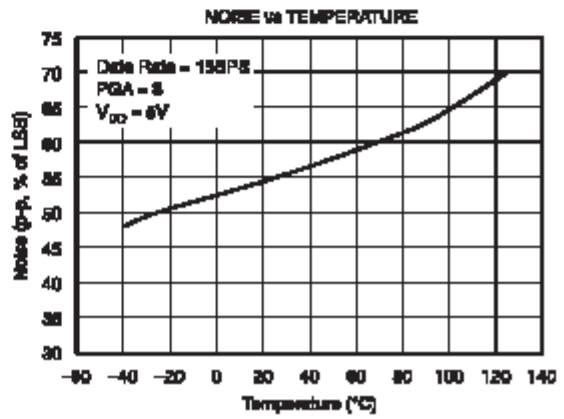
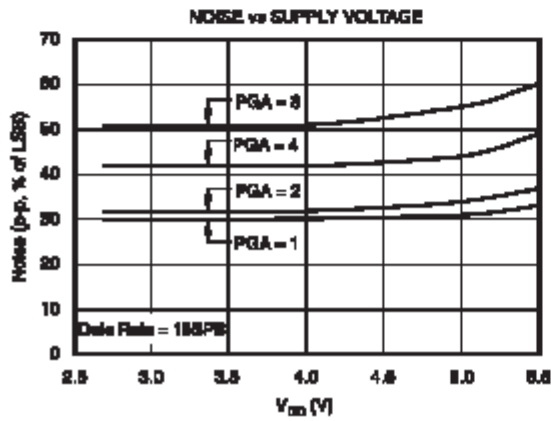
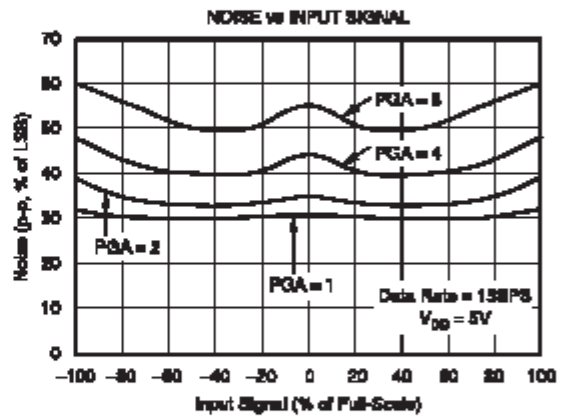
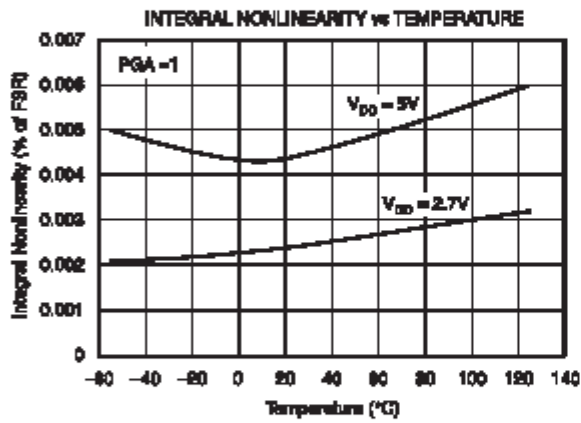
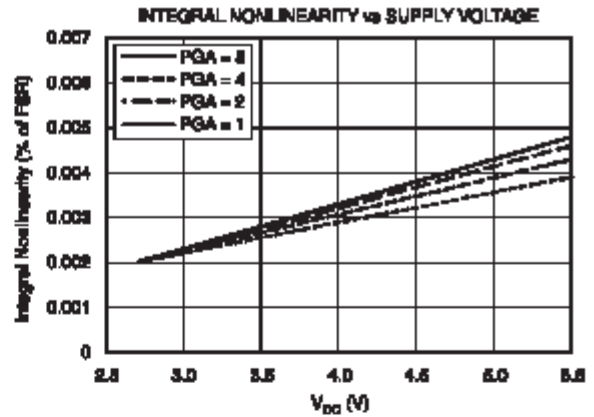
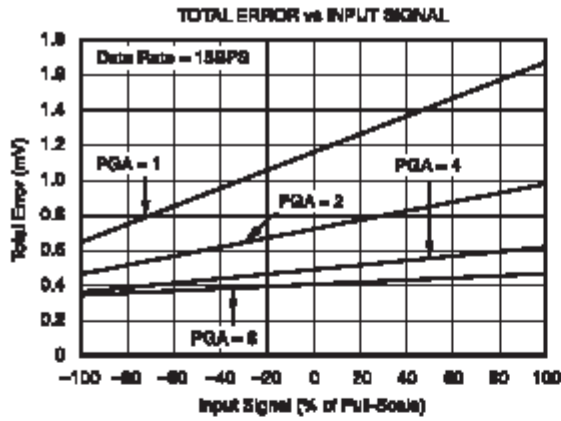
所有参数在-40°C至+85°C， $V_{DD}=5V$  条件下且针对所有可编程的增益放大器，除非另有说明。

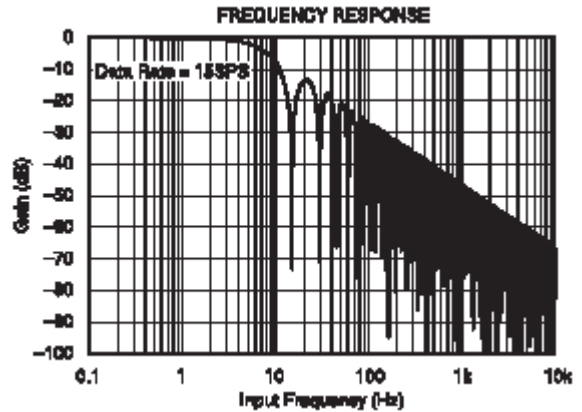
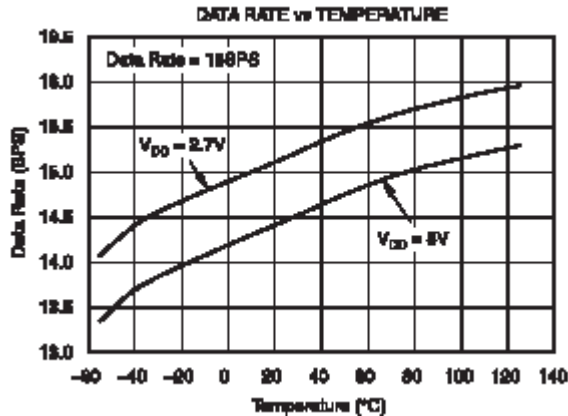
PARAMETER	CONDITIONS	ADS1110			UNIT
		MIN	TYP	MAX	
<b>ANALOG INPUT</b>					
Full-Scale Input Voltage	$(V_{IN+}) - (V_{IN-})$		$\pm 2.048/PGA$		V
Analog Input Voltage	$V_{IN+}$ to GND or $V_{IN-}$ to GND	GND - 0.2		$V_{DD} + 0.2$	V
Differential Input Impedance			2.8/PGA		M $\Omega$
Common-Mode Input Impedance	PGA = 1		3.5		M $\Omega$
	PGA = 2		3.5		M $\Omega$
	PGA = 4		1.8		M $\Omega$
	PGA = 8		0.9		M $\Omega$
<b>SYSTEM PERFORMANCE</b>					
Resolution and No Missing Codes	DR = 00	12		12	Bits
	DR = 01	14		14	Bits
	DR = 10	15		15	Bits
	DR = 11	16		16	Bits
Data Rate	DR = 00	180	240	308	SPS
	DR = 01	45	60	77	SPS
	DR = 10	22	30	39	SPS
	DR = 11	11	15	20	SPS
Output Noise		See Typical Characteristic Curves			
Integral Nonlinearity	DR = 11, PGA = 1, End Point Fit <sup>(1)</sup>		$\pm 0.004$	$\pm 0.010$	% of FSR <sup>(2)</sup>
Offset Error	PGA = 1		1.2	8	mV
	PGA = 2		0.7	4	mV
	PGA = 4		0.5	2.5	mV
	PGA = 8		0.4	1.5	mV
Offset Drift	PGA = 1		1.2		$\mu V/^\circ C$
	PGA = 2		0.6		$\mu V/^\circ C$
	PGA = 4		0.3		$\mu V/^\circ C$
	PGA = 8		0.3		$\mu V/^\circ C$
Offset vs $V_{DD}$	PGA = 1		800		$\mu V/V$
	PGA = 2		400		$\mu V/V$
	PGA = 4		200		$\mu V/V$
	PGA = 8		150		$\mu V/V$
Gain Error <sup>(3)</sup>			0.05	0.40	%
PGA Gain Error Match <sup>(3)</sup>	Match Between Any Two PGA Gains		0.02	0.10	%
Gain Error Drift <sup>(3)</sup>			5	40	ppm/ $^\circ C$
Gain vs $V_{DD}$			80		ppm/V
Common-Mode Rejection	At DC and PGA = 8	95	105		dB
	At DC and PGA = 1		100		dB
<b>DIGITAL INPUT/OUTPUT</b>					
Logic Level					
$V_{IH}$		$0.7 \cdot V_{DD}$		6	V
$V_{IL}$		GND - 0.5		$0.3 \cdot V_{DD}$	V
$V_{OL}$	$I_{OL} = 3mA$	GND		0.4	V
Input Leakage					
$I_H$	$V_{IH} = 5.5V$			10	$\mu A$
$I_L$	$V_{IL} = GND$	-10			$\mu A$
<b>POWER-SUPPLY REQUIREMENTS</b>					
Power-Supply Voltage	$V_{DD}$	2.7		5.5	V
Supply Current	Power Down		0.05	2	$\mu A$
	Active Mode		240	350	$\mu A$
Power Dissipation	$V_{DD} = 5.0V$		1.2	1.75	mW
	$V_{DD} = 3.0V$		0.675		mW

注：（1）满标度的99%；（2）FSR=满标度量程=2 × 2.048/PGA=4.096V/PGA；（3）包括PGA和基准的所有误差。

2.3 典型特性 (在 $T_A = 25^\circ\text{C}$ 和 $V_{DD} = 5\text{V}$ 时, 除非另有说明)







### 三、 工作原理

ADS1110 是一个全差分、16 位、自校准、 $\Delta$ - $\Sigma$  型模/数转换器。ADS1110 设计简单、极易配置，用户只需稍作努力就可获得精确的测量值。

ADS1110 由一个带有可调增益的  $\Delta$ - $\Sigma$  模/数转换器核、一个 2.048V 的电压基准、一个时钟振荡器和一个 I<sup>2</sup>C 接口组成。以下相关章节将对各组成部分进行详细说明。

#### 3. 1 模/数转换器

ADS1110 的模/数转换器核由一个差分开关电容  $\Delta$ - $\Sigma$  调节器和一个数字滤波器组成。调节器测量正模拟输入和负模拟输入的压差，并将其与基准电压相比较，在 ADS1110 中，基准电压为 2.048V。数字滤波器从调节器接收高速位流，并输出一个代码，该代码是一个与输入电压成比例的数字。

#### 3. 2 电压基准

ADS1110 含有一个 2.048V 的片内电压基准。该基准通常用作 A/D 转换器的电压基准；不允许接外部基准。ADS1110 只能采用内部电压基准，而且该基准不能直接测得也不能被外部电路使用。

片内基准的规格是 ADS1110 总增益和温漂规格的一部分。转换器漂移误差和增益误差的规格反映了片内电压基准以及 A/D 转换器内核的性能。对片内电压基准有单独的规定。

#### 3. 3 输出码计算

输出码是一个标量值（除电路削波以外），它与两个模拟输入端的压差成比例。输出码限定在一定数目范围内。该范围取决于代表输出码所需要的位数。而 ADS1110 的代表输出码所需要的位数又取决于数据速率，如表 1 所示。

表1 最小和最大码

DATA RATE	NUMBER OF BITS	MINIMUM CODE	MAXIMUM CODE
15SPS	16	-32,768	32,767
30SPS	15	-16,384	16,383
60SPS	14	-8192	8191
240SPS	12	-2048	2047

对最小码的最小输出码、可编程增益放大器（PGA）的增益设置以及  $V_{IN+}$  与  $V_{IN-}$  的正负输入电压而言，输出码可由以下表达式计算出：

$$\text{输出码} = -1 \times \text{最小码} \times \text{PGA} \times \frac{(V_{IN+}) - (V_{IN-})}{2.048V}$$

在以上表达式中，须重点注意使用了负的最小输出码。ADS1110 输出码的格式为二进制 2 的补码，因此最小和最大的绝对值不同，最大的 n 位码是  $2^{n-1} - 1$ ，而最小的 n 位码是  $-1 \times 2^{n-1}$ 。

例如，数据速率为 16SPS 且  $PGA = 2$  时，输出码的理想表达式为：

$$\text{输出码} = 16384 \times 2 \times \frac{(V_{IN+}) - (V_{IN-})}{2.048V}$$

ADS1110 输出的所有代码右对齐并且经过符号扩展。这在数据速率码较高时仅用一个 16 位的累加器就可进行平均值的计算。对不同输入电平的输出码见表 2。

表 2 针对不同输入信号的输出码

DATA RATE	DIFFERENTIAL INPUT SIGNAL				
	-2.048V <sup>(1)</sup>	-1LSB	ZERO	+1LSB	+2.048V
16SPS	8000H	FFFFH	0000H	0001H	7FFFH
30SPS	C000H	FFFFH	0000H	0001H	3FFFH
60SPS	E000H	FFFFH	0000H	0001H	1FFFH
240SPS	F800H	FFFFH	0000H	0001H	07FFH

(1) 仅为差分输入；不要使 ADS1110 的输入电压低于 -200mV。

### 3. 4 自校准

前面所述的 ADS1110 的输出码的表达式没有包括调节器的增益和偏移误差。为对此进行补偿，ADS1110 集成了自校准电路。

自校准系统连续工作并要求用户不予干涉。对自校准系统不可进行调整，并且也不需要调整。自校准系统也不被关闭。电特性表中所列的偏移和增益误差包括校准的影响。

### 3. 5 时钟振荡器

ADS1110 以片内集成时钟振荡器为特色，该振荡器驱动调节器和数字滤波器的工作。“典型特性”图显示了在电源电压和工作温度下数据速率的变化。

ADS1110 不可能采用外部系统时钟工作。

### 3. 6 输入阻抗

ADS1110 采用开关电容器输入级。对外部电路而言，它粗看起来像一个电阻。电阻值取决于电容器的值和电容的开关频率。开关频率与调节器的频率相同；电容器的值取决于可编程增益放大器 (PGA) 的设置。开关时钟由片内时钟振荡器产生，因此，它的频率通常为 275kHz，取决于电源电压和温度。

共模和差分输入阻抗不同。对于可编程增益放大器 (PGA) 的增益而言，差分输入阻抗的典型值为： $2.8M\Omega / PGA$

共模阻抗也取决于 PGA 的设置。详情请见“电特性”。输入阻抗的典型值通常不能忽视。除非输入源为低阻抗，否则 ADS1110 的输入阻抗会影响测量精度。对具有高输出阻抗输入源，则需要缓冲。但要记住，有效的缓冲器会引入噪声、偏移和增益误差。在高精度应用中，所有这些因素都应考虑到。因为时钟振荡器的频率会随温度产生细微的漂移，所以输入阻抗将也产生漂移。对许多应用来说，输入阻抗漂移可被忽视，而且可采用以上典型阻抗值。

### 3. 7 混淆

如果输入 ADS1110 的频率超过数据速率的一半的话，则会产生混淆。为防止混淆的产生，必须限制输入信号的带宽。一些信号本身即有带宽限制。例如，一个变换率受限制的热电耦的输出仍然包括噪声和干扰因素。这些干扰因素能像其它信号一样混入取样带。

ADS1110 的数字滤波器可在一定程度上衰减高频的噪声，但滤波器的  $\text{sinc}^4$  频率响应不能完全替代“抗混淆”滤波器。对于少数应用还是需要一定的外部滤波；在这些应用中，一个简单的 RC 滤波器就足够了。

在设计一个输入滤波器电路时，应考虑到滤波器网络和 ADS1110 输入阻抗之间的交互作用。

## 四、 ADS1110 的使用

### 4.1 工作方式

ADS1110 以下面两种方式中的一种工作：连续转换和单周期转换。

在连续转换方式中，ADS1110 连续地进行转换。一旦转换完成，ADS1110 即将结果置入输出寄存器，并立即开始另一轮转换。

在单周期转换方式中，ADS1110 会等待直到转换寄存器中的  $\overline{ST/DRDY}$  位被置位为“1”。此时，ADS1110 上电并且工作在单周期转换方式下。在转换完成之后，ADS1110 将结果置入输出寄存器中，复位  $\overline{ST/DRDY}$  位为 0 并掉电。当转换正在进行时，写“1”到  $\overline{ST/DRDY}$  没有影响。

在从连续转换方式切换到单周期转换方式时，ADS1110 将完成当前转换，复位  $\overline{ST/DRDY}$  位为“0”并掉电。

### 4.2 复位和上电

在 ADS1110 上电时，它自动地进行一次复位。作为复位的一部分，ADS1110 将配置寄存器中的所有位置位为它们的默认设置。

ADS1110 对 I<sup>2</sup>C 的总呼叫复位命令作出响应。当 ADS1110 接收到总呼叫复位命令时，它即进行一次内部复位，就像刚被上电一样。

### 4.3 I<sup>2</sup>C 接口

ADS1110 通过一个 I<sup>2</sup>C（内部集成电路）接口通信。I<sup>2</sup>C 接口是一个 2 线漏极开路输出接口，支持多个器件和主机共用一条总线。通过将 I<sup>2</sup>C 总线上的器件接地，只会使总线处于低电平；这些器件不能驱动总线到高电平。故而，总线要通过上拉电阻拉高。因此，在没有器件使总线变低时，总线处于高电平。这种方法可使两个器件不发生冲突；如果两个器件同时驱动总线，则驱动器不会发生冲突。

I<sup>2</sup>C 总线上的通信通常发生在两个器件之间，其中一个作为主机，另一个为从机。主机和从机都能读和写，但从机只能依主机的方向工作。一些 I<sup>2</sup>C 器件既可作为主机又可作为从机，但 ADS1110 只能作为从机。

一条 I<sup>2</sup>C 总线由两条线路组成：SDA 线和 SCL 线。SDA 传送数据；SCL 提供时钟。所有数据以 8 位为一组通过 I<sup>2</sup>C 总线传送。为了在 I<sup>2</sup>C 总线上传送 1 位数据，须在 SCL 为低电平时驱动 SDA 线至适当的电平（SDA 为低则表明该位为“0”，为高则表明该位为“1”）。一旦 SDA 线稳定下来，SCL 线被拉高，然后变低。SCL 线上的脉冲以时钟将 SDA 位一位一位地移入接收器的移位寄存器中。

I<sup>2</sup>C 总线是双向的：SDA 线可用来发送和接收数据。当主机从从机中读取数据时，从机驱动数据线；当主机向从机发送数据时，主机驱动数据线。主机总是驱动时钟线。ADS1110 绝不会驱动 SCL，因为它不能用作主机。在 ADS1110 中，SCL 只是一个输入端。

多数时候总线是空闲的，不发生通信，而且两条线均为高电平。在产生通信时，总线被激活。只有主机才能发起一次通信。为了开始通信，主机在总线上形成一个开始条件。通常，只有在时钟线为低电平时，数据线才允许改变状态。如果在时钟线为高电平时，数据线改变了状态，则形成一个开始条件，或相反地形成一个停止条件。开始条件是当时钟线为高电平时，数据线从高到低的跳变。停止条件则是当时钟线为高电平时，数据线从低到高的跳变。

在主机发送开始条件以后，它还会发送一个字节表明它想与哪一个从机通信。该字节称作地址字节。I<sup>2</sup>C 总线上的每个器件都有唯一的 7 位地址以作出响应。（从机也可以有 10 位地址字节，详见 I<sup>2</sup>C 规格表）。主机以地址字节发送一个地址，并且还发出一位以表明是对从机读出还是写入。

对于在 I<sup>2</sup>C 总线上发送的每个字节，无论是地址还是数据，均以一个应答位作为响应。在主机发送完一个字节即 8 位数据到从机后，它停止驱动 SDA 线，并等待从机对该字节的应答。从机将 SDA 线拉低以对该字节进行应答。然后主机发送一个时钟脉冲来对该应答位定时。类似地，当主机完成对一个字节的读取时，则将 SDA 线拉低以对从机作出应答。然后发送一个时钟脉冲对该位定时。（记住主机总是激活时钟线）。



在一个应答周期期间，不作应答，只是保持 SDA 线为高电平。如果器件不在总线上并且如果主机试图对其寻址，它不会接收到应答信号，因为该地址处没有器件将 SDA 线拉低。

在主机完成与从机的通信后，它会发出一个停止条件。在发出停止条件后，总线再次空闲。主机也可发出另一个开始条件。在总线处于激活状态时，若发出一个开始条件，则要求一个重复的开始条件。

ADS1110 的 I<sup>2</sup>C 处理时序图如图 1 所示。表 3 列出了该图的相关参数。

图 1 I<sup>2</sup>C 时序图

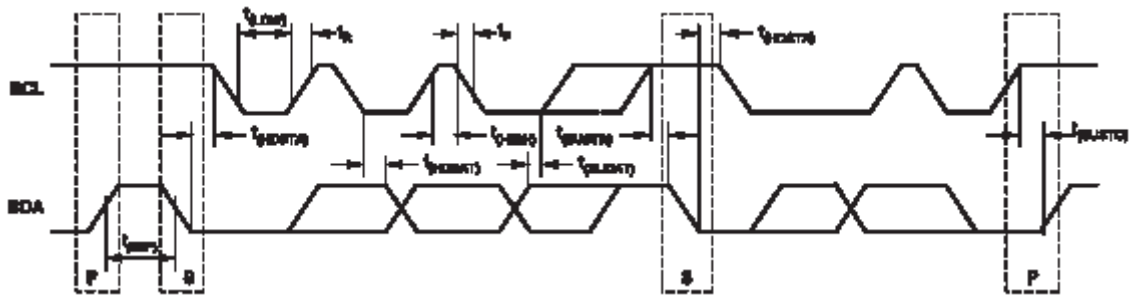


表 3 时序图的相关定义

PARAMETER		FAST MODE		HIGH-SPEED MODE		UNITS
		MIN	MAX	MIN	MAX	
SCLK operating frequency	t(SCLK)		0.4		3.4	MHz
Bus free time between START and STOP condition	t(BUF)	600		160		ns
Hold time after repeated START condition. After this period, the first clock is generated.	t(HDSTA)	600		160		ns
Repeated START condition setup time	t(SUSTA)	600		160		ns
Stop condition setup time	t(SUSTO)	600		160		ns
Data hold time	t(HDDAT)	0		0		ns
Data setup time	t(SUDAT)	100		10		ns
SCLK clock LOW period	t(LOW)	1300		160		ns
SCLK clock HIGH period	t(HIGH)	600		60		ns
Clock/data fall time	tF		300		160	ns
Clock/data rise time	tR		300		160	ns

### 4.3 ADS1110 的 I<sup>2</sup>C 地址

ADS1110 的 I<sup>2</sup>C 地址是 1001aaa，其中“aaa”是出厂时的默认设置。ADS1110 有 8 种不同的类型，每种类型都有一个不同的 I<sup>2</sup>C 地址。例如，ADS1110A0 的地址为 1001000，而 ADS1110A3 的地址则为 1001011。完整的列表见封装/订购信息表。

I<sup>2</sup>C 地址是 ADS1110 的 8 种变形之间唯一的不同之处，它们在其它的方面都是一样的。ADS1110 的每种变形都以“EDx”为标识，其中 x 表示地址变量。例如，ADS1110A0 标识为“ED0”，而 ADS1110A3 标识为“ED3”。完整的列表见封装/订购信息表。

### 4.4 I<sup>2</sup>C 总呼叫

ADS1110 响应总呼叫复位命令，该命令由一个地址字节 00h 和一个数据字节 06<sub>H</sub> 组成。ADS1110 对两个字节都要作出应答。在接收到一个总呼叫复位命令后，ADS1110 进行一次全面的内部复位，如同掉电后再上电。如果转换正在进行，则中断转换；输出寄存器被置为“0”，配置寄存器被置为其默认设置。

ADS1110 总是对总呼叫地址位 00<sub>H</sub> 作出应答，但它对除 04<sub>H</sub> 或 06<sub>H</sub> 外的任何总呼叫的数据字节都不作应答。

### 4.5 I<sup>2</sup>C 数据速率

I<sup>2</sup>C 总线以下面三种速度方式中的一种工作：标准方式，这种方式允许最高 100kHz 的时钟频率；快速

方式，这种方式允许最高400kHz的时钟频率；高速方式（也称作Hs方式），它允许最高3.4MHz的时钟频率。ADS1110与这三种方式完全兼容。

不需要用特殊的操作来使ADS1110处于标准方式或快速方式，但要采用高速方式则必须激活该方式。为了激活高速方式，则要在开始条件后发送一个特殊的地址字节00001XXX，其中XXX仅适用于能采用Hs方式的主机。该字节称作Hs主机码（注意它与普通的地址字节不同：低有效位并不表明读/写状态）。ADS1110将不应答该字节；I<sup>2</sup>C的规格禁止对Hs主机码的应答。当接收到主机码时，ADS1110将打开高速模式滤波器，并在高达3.4MHz的时钟频率时通信。在下一个停止条件时，ADS1110从Hs方式切换出来。关于高速方式的更多信息，参考I<sup>2</sup>C规格说明。

## 4.6 寄存器

ADS1110有两个寄存器，它们可通过I<sup>2</sup>C端口访问。输出寄存器包含上一次转换的结果；配置寄存器允许用户改变ADS1110的工作方式并查询器件的状态。

### 4.6.1 输出寄存器

16位的输出寄存器包含上一次转换的结果，该结果采取二进制2的补码格式。在复位或上电之后，输出寄存器被清零；并保持为“0”直到第一次转换完成。输出寄存器的格式如表4所示。

表4 输出寄存器

BIT	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NAME	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

### 4.6.2 配置寄存器

用户可用8位配置寄存器来控制ADS1110的工作方式、数据速率和可编程增益放大器（PGA）的设置。配置寄存器的格式如表5所示。默认设置是8C<sub>H</sub>。

表5 配置寄存器

BIT	7	6	5	4	3	2	1	0
NAME	ST/DRDY	0	0	SC	DR1	DR0	PGA1	PGA0
DEFAULT	1	0	0	0	1	1	0	0

#### 位7: $\overline{ST/DRDY}$

$\overline{ST/DRDY}$  位的含意取决于它是被写入还是被读出。

在单周期转换方式中，写“1”到 $\overline{ST/DRDY}$ 位则导致转换的开始，写入“0”则无影响。在连续方式中，ADS1110忽略写入 $\overline{ST/DRDY}$ 的值。

在进行读操作时， $\overline{ST/DRDY}$ 表明输出寄存器中的数据是否是新数据。如果 $\overline{ST/DRDY}$ 为0，则刚从输出寄存器中读出的数据是以前未被读取的新数据。如果 $\overline{ST/DRDY}$ 为1，则刚从输出寄存器读出的数据以前已经被读取过。

在向输出寄存器写数据时ADS1110将 $\overline{ST/DRDY}$ 置为“0”。在配置寄存器中的任意一位被读取后，ADS1110将 $\overline{ST/DRDY}$ 为“1”。（注意该位的读出值与写入此位的值不相关。）

在连续转换方式中，用 $\overline{ST/DRDY}$ 位来确定新转换数据就绪的时间。如果 $\overline{ST/DRDY}$ 为1，则表明输出寄存器中的数据已经被读取，不是新数据。如果 $\overline{ST/DRDY}$ 为0则表明输出寄存器中的数据是新未被读取的新数据。

在单周期转换方式中读时，用 $\overline{ST/DRDY}$ 来确定转换是否完成。如果 $\overline{ST/DRDY}$ 为“1”，则表明输出寄存器的数据为旧数据，而且转换正在进行；如果它为“0”则表明输出寄存器的数据是新近转换的结果。

注意在配置寄存器之前，ADS1110释放输出寄存器。 $\overline{ST/DRDY}$ 位的状态适用于刚从输出寄存器中读取的数据，而不是下一次读操作读取的数据。

位 6-5: 保留位

位 6 和位 5 必须被置为“0”。

位 4: SC

SC 位控制 ADS1110 是以连续转换方式工作还是以单周期转换方式工作。当 SC 为“1”时，ADS1110 以单周期转换方式工作；当 SC 为“0”时，ADS1110 以连续转换方式工作。默认设置为“0”。

位3-2: DR

位3和位2控制ADS1110的数据速率，如表6所示。

表 6 DR 位

DR1	DR0	DATA RATE
0	0	240SPS
0	1	60SPS
1	0	30SPS
1(1)	1(1)	15SPS(1)

(1)缺省设置。

位 1-0: PGA

位 1 和 0 控制 ADS1110 的增益设置，如表 7 所示。

表 7 PGA 位

PGA1	PGA0	GAIN
0(1)	0(1)	1(1)
0	1	2
1	0	4
1	1	8

(1) 缺省设置。

### 4. 7 对 ADS1110 的读操作

用户可从 ADS1110 中读出输出寄存器和配置寄存器的内容。为做到这一点，要对 ADS1110 寻址，并从器件中读出三个字节。前面的两个字节是输出寄存器的内容；第三个字节是配置寄存器的内容。

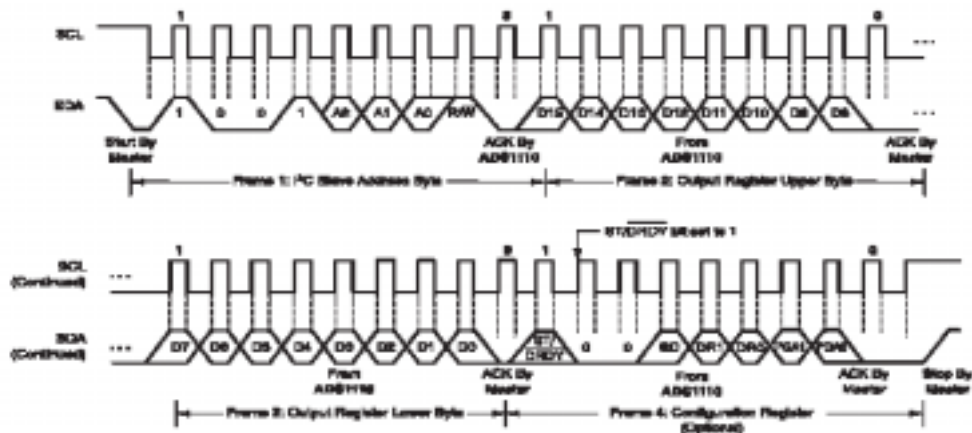
不要求一定要读出配置寄存器字节。在读操作中允许读出的字节个数少于三个。

从 ADS1110 中读取多于三个字节的值是无效的。从第四个字节开始的所有字节将为 FF<sub>H</sub>。

可以忽略 ST/DRDY 位并且可在任何时候从 ADS1110 的输出寄存器中读取数据，不管一次新的转换是否完成。如果在一个转换周期内对输出寄存器的读操作不止一次，输出寄存器每次将返回相同的数据。只有当输出寄存器被更新时，才会返回新数据。

ADS1110 的典型读操作的时序见图 2。

图 2 ADS1110 的读操作时序图

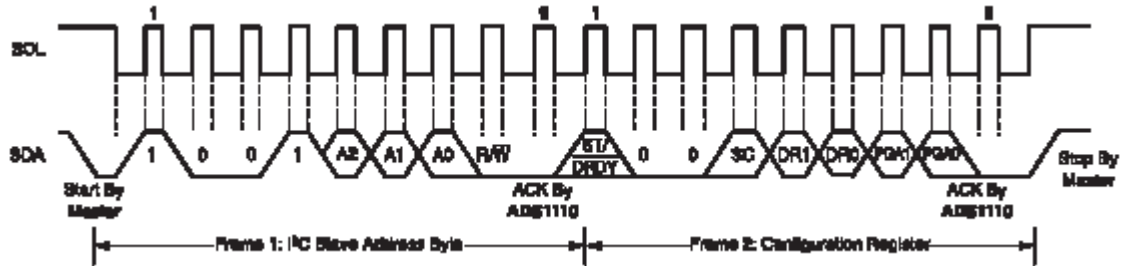


#### 4.8 对ADS1110的写操作

为了对配置寄存器进行写操作，要对ADS1110寻址，并写入一个字节。这个字节被写入配置寄存器中。注意输出寄存器不能被写入。

对ADS1110写入多个字节无效。ADS1110将忽略第一个字节以后的任何输入字节，并且它只对第一个字节作出应答。对ADS1110写操作的典型时序见图3。

图3 对ADS1110 的写操作的时序图



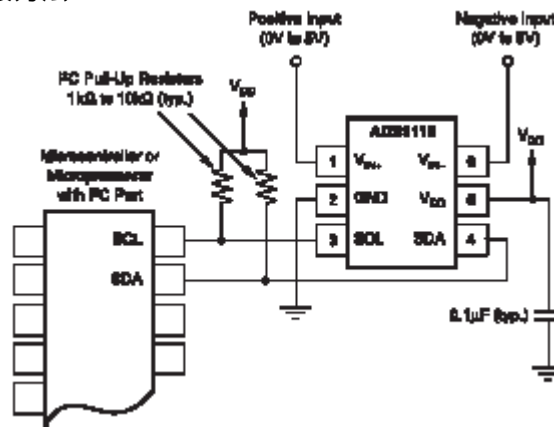
### 五、应用资料

以下章节列出了在不同应用场合中使用 ADS1110 的示范电路和相关技巧。

#### 5.1 基本连接方法

对于多数应用而言，ADS1110 的连接方法非常简单。ADS1110 的基本连接图如图 4 所示。

图 4 ADS1110 的典型连接方法



ADS1110 的完全差分电压输入非常适应于连接到源极阻抗较低的差分源，如电桥传感器和电热调节器。尽管 ADS1110 可读取两极差分信号，但它不能接收输入端的负电压。用户可将 ADS1110 的正输入电压执行当作非反向而将负输入当作反向。

在 ADS1110 反向时，它在短时尖峰电压中吸收电流。0.1µF 的旁路电容器可从电源中为所需的附加电流提供瞬时脉冲。

ADS1110 可与标准方式、快速方式和高速方式的 I<sup>2</sup>C 控制器直接接口。任何微控制器的 I<sup>2</sup>C 外围设备，包括只能用作主机和单一主机的 I<sup>2</sup>C 外围设备都可与 ADS1110 一起工作。ADS1110 不会将时钟拉紧（即，ADS1110 绝不会将时钟线拉低），除非同一条 I<sup>2</sup>C 总线上有其它器件。

上拉电阻对 SDA 和 SCL 线都是必要的，因为 I<sup>2</sup>C 总线驱动器是漏极开路驱动器。这些电阻的大小取决于总线的工作速度和总线电容。阻值较高的电阻的功耗较低，但会延长总线的转换时间，限制总线速度。阻值较低的电阻允许总线高速运转，但功耗较高。长总线的电容高，需要较小的上拉电阻来补偿。电阻不应太小；如果电阻太小，总线驱动器可能不能将总线拉低。

## 5.2 连接多个器件

连接多个 ADS1110 到同一条总线是很平常的。ADS1110 有 8 种不同类型，每种类型都有一个不同的 I<sup>2</sup>C 地址。三个 ADS1110 连接到同一条总线的接线图如图 5 所示。最多可以连接 8 个 ADS1110（若它们的地址不同的话）到同一条总线上。

注意每条总线仅需一组上拉电阻。用户可能会发现此时需要稍微降低上拉电阻的阻值以补偿由于多个器件带来的附加的总线电容，并且要增加总线的长度。

图 5 连接多个 ADS1110

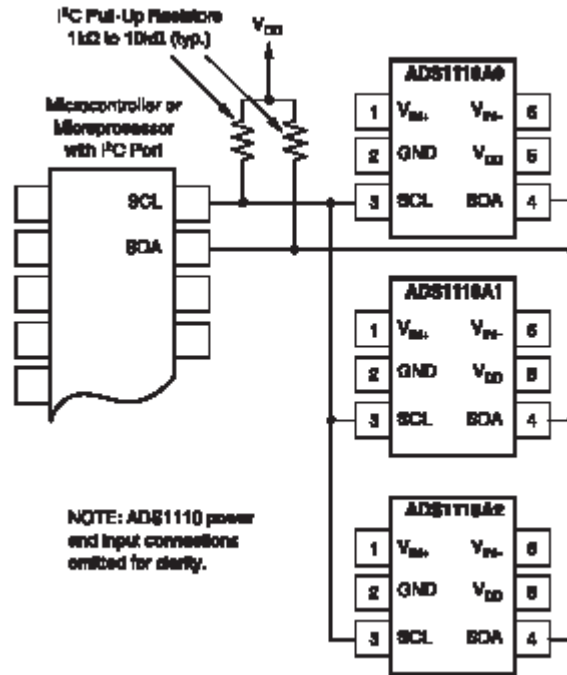
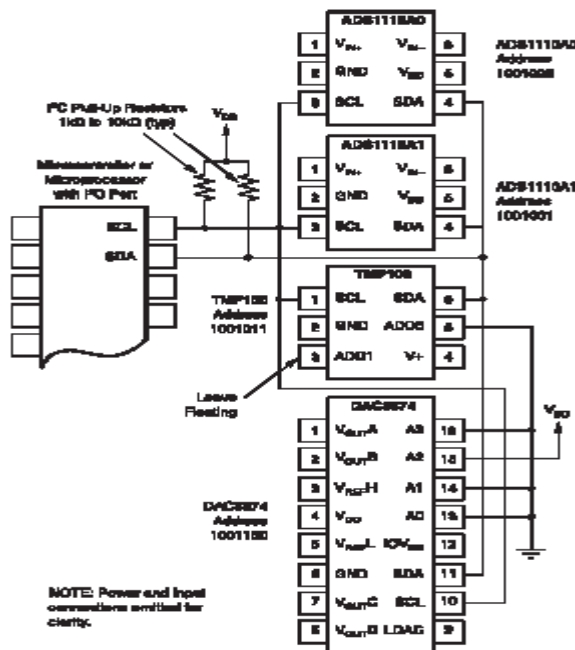


图 6 是几个不同器件连接到一条 I<sup>2</sup>C 总线上的电路图。TI 公司的 TMP100 温度传感器和 TI 的 4 通道、16 位数模转换器 DAC8574 与两片 ADS1110 共享该总线。

图 6 连接多种器件

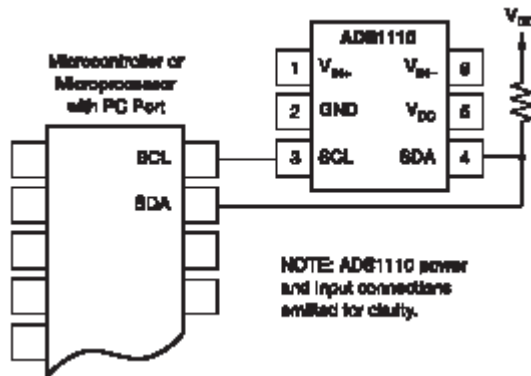


TMP100 和 DAC8574 基于引脚的状态来检测它们的 I<sup>2</sup>C 总线的地址。在该例中，TMP100 的地址为 1001011，DAC8574 的地址为 1001100。详情请参照 DAC8574 和 TMP100 的数据手册，网址是 [www.ti.com](http://www.ti.com)。

### 5.3 用通用 IO 口 (GPIO) 代替 I<sup>2</sup>C

大多数微控制器带有可编程的输入/输出引脚，可通过软件设置成输入或输出端。如果没有 I<sup>2</sup>C 控制器，ADS1110 也可以连接到通用 IO 引脚，通过软件可模拟 I<sup>2</sup>C 总线协议或产生位脉冲。将单个 ADS1110 连接到通用 IO 口的实例如图 7 所示。

图 7 对单个 ADS1110 使用通用 IO 口



可以通过设置通用 IO 线为“0”并使其在输入和输出方式中切换以找到适合的总线状态来使 I<sup>2</sup>C 与通用 IO 引脚进行位流通信。为使通用 IO 线为低电平，要设置该引脚使之输出“0”；为使通用 IO 线变为高电平，该引脚被设置为输入端。当该引脚被置为输入端时，它的状态可读取；如果另一个器件将通用 IO 线拉低，则会在此端口的输入寄存器中读出“0”。

注意在 SCL 线上没有上拉电阻。在这种简单的应用情况中不需要电阻；微控制器只保持 SCL 线为输出状态，并在适当时候设置输出为“1”或“0”。因为 ADS1110 不会将时钟线拉低，故能执行此操作。这一技术也可用于多个器件。而且由于没有上拉电阻，将这一技术用于多个器件还有电流消耗较低的好处。

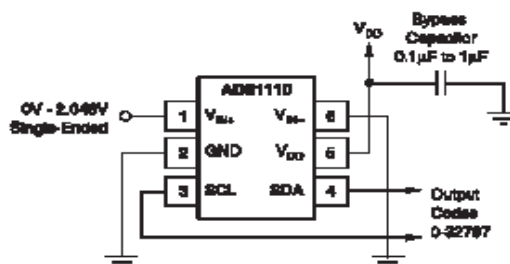
只要在总线上有任一器件可将其时钟线拉低，则不能采用以上方法；SCL 线应保持高阻抗或“0”，且应如平常用法一样提供上拉电阻。也应注意在任何情况下都不能在 SDA 线上进行此操作，因为 ADS1110 像所有的 I<sup>2</sup>C 器件一样会时时驱动 SDA 线为低。

一些微控制器带有可选择的嵌入其通用 IO 口的强上拉电路。在某些情况下，这些上拉电路可被接通并用作外部上拉电阻。一些微控制器也提供弱上拉电路，但通常这些电路太弱，不能用于 I<sup>2</sup>C 通信。如对此有任何疑问，可在投入生产前测试该电路。

### 5.4 单端输入

尽管 ADS1110 有一个完全差分输入端，它也可容易地测量出单端信号。图 8 为简单的单端连接示意图。ADS1110 通过将其任一输入引脚，通常是 V<sub>IN-</sub>，接地并加输入信号到 V<sub>IN+</sub> 来进行单端配置。单端信号的范围是 0V 至 2.048V。ADS1110 在其输入范围内不会错过任何线性。不能加负电压到该电路上，因为 ADS1110 的输入端只接收正电压。

图 8 测量单端输入



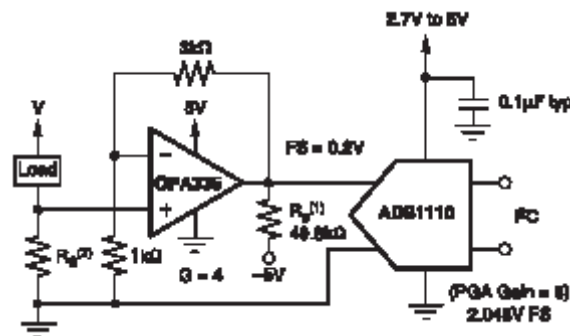
ADS1110的输入范围是相对于基准电压，即2.048V的两极差分电压。图8所示的单端电路仅涵盖了ADS1110输入范围的一半，因为它没有产生差分负输入；因此，遗失一位分辨率。

### 5.5 低端电流监控器

图9是低端分路电流监控器的电路图。该电路通过一个分路电阻来读取电压，此分路电阻要尽可能的小，但还是能提供可读取的输出电压。该电压可用低漂移的运放OPA335放大，且放大结果可由ADS1110读取。

建议ADS1110在8倍增益下工作。可以降低OPA335的增益。对于8倍增益而言，运放应提供最高不高于0.256V的输出电压。如果分路电阻在满刻度电流时可提供最大50mV的电压降，ADS1110的满刻度输入电压为0.2V。

图9 低端电流测量



注：（1）允许精确摆幅至0V的下拉电阻。（2） $R_s$ 的大小依据在满刻度电流时50mV的压降确定。

### 5.6 建议

ADS1110由小型低电压工艺构造而成。模拟输入以对电源具有保护功能的二极管为特点。然而，这些二极管的电流管理能力受限制，而且如果模拟输入电压维持在高于满幅度300mV，则会对ADS1110造成永久性的损害。防止过压的一种方法是在输入线上加限流电阻。ADS1110的模拟输入可承受最大10mA的瞬间电流。

上述方法不能应用于I<sup>2</sup>C端口。不论电源电压如何，I<sup>2</sup>C端口的电压都可以达到6V。

如果ADS1110由运放驱动，且处于宽电源电压如±12V时，即使运放已经配置不会超出输出电压范围，也应该提供保护功能。在加电时，通常是在输入稳定之前，多数运放立即寻求电源；该瞬间脉冲会损害ADS1110。有时，这一损害还会增加并导致慢性、长期故障——此故障对永久装配的低维护度系统的损伤更为严重。

若用户将运放或另外的前端电路与ADS1110一起使用，则一定要考虑电路性能。这些设备的连接强度以其最弱的链接为基准。

