

Allegro

PCB Editor What's New for Release 15.5

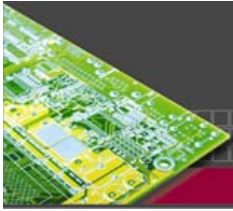
Design for Manufacturing

·測試點的選取和分析的強化 (Allegro PCB Performance 220 and above)

測試點的功能在 SPB 15.0 之後有著極大的改進，例如您可以選擇把一個 smt 形式的測試點加在線段中達到線上選點的效果，並且可以有先前已加測點的標示圖，讓您在改版後選點時可以參考。除此之外，有新的報表及屬性可控制某訊號的裁針數量或者是否允許在零件下選點。

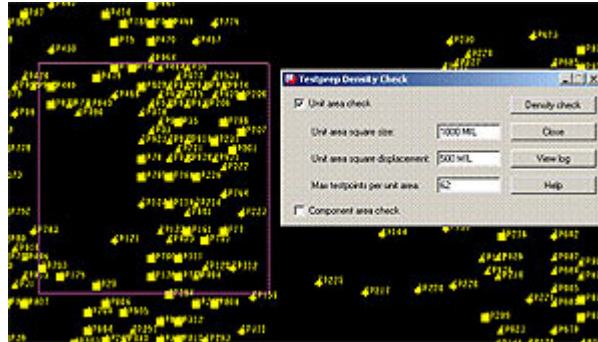
在第二階段的 SPB 15.5 更加強了選點及分析的功能，讓您所選出的測點在 " 成本 " 及 " 可用性 " 的整體考量上又更進一步。新的操作介面讓您很方便的定義出多種被選針後需更換的新鉗點定義及選針類型的設定，而這樣的新介面讓您不必像往常一樣需要重複執行設定鉗點參數及選針的步驟才能選到更多更好的測試點，密度分析能讓我們設定某單位面積內的測試點數量執行檢查避免過密或上治具翹板的現象。

Via Replacement Mappings 測點的替換關係	新的測點對應表可讓您對不同的貫孔鉗點以層面來設定正反面測點的替換關係，而這些設定可以被存成 .csv 檔，讓您在別的板上可載入使用不須重新定義或是作為標準化的依據。
Probe Type Attributes 可用測點	可用測點表讓我們能定義現今 ATE 常用的測點間距值如 100, 75, 50 Mil，他代表的是測試點的中心到中心距離，各個設定可作為抓最適當測點時的參考也可設上不同的代表符號，在抓測點時會先以最大的間距來掃點，再以次小的測點來掃點，但都會先承接先前所選定的測點，例如，以 100 選點完畢後，會改以 75 來掃測試點，但是會將先前 100 測試點載入，再以 75 的間距去掃描其他的未裁針訊號嘗試選點，其測點順序會沿用先前被選針時的順序，要是以 resequence 在手動選針後作重排順序的動作則會將它重置。
Density Checker 密度檢查	太密的測點如 BGA 底下由於探針累積的彈力，可能會對板子造成一些損傷或是翹板接觸不良等問題，新的密度檢查功能可用來幫您挑出針點可能過密的區域，有兩種選擇作為密度檢查時的狀況。 <ul style="list-style-type: none">• Unit area check 自定面積檢查: 可定義檢查面積大小的單邊值，程式會以此方框一步一步的來檢查其中的測試點數量是否超過所設的最大點數，而此方框每一步的移動值則以所設的 displacement 位移植為準, 越小則檢查越細。• Component area check 零件範圍檢查： 以零件的 placebound 或 assembly shape 為其範圍，可允許的最大點數則可定義在其 TESTPOINTS_MAX_DENSITY 屬性中。



Test Coverage Analysis 測點涵蓋率分析

在新的測試點報表中除了原有的測試點座標等資料外，更加了測試的總裁針率（例如有些訊號已宣告不裁針），測試點的正反面及選用針點類型，超過一點以上的訊號名，測點是 pin 單面式還是 via 貫孔式等報告。



測試點圖形及密度分析

·Thieving 鋪銅點

在外層鋪銅點的動作主要是作為電路板生產過程中無極電鍍時平均化的考量，以避免那一區銅箔過度電鍍的情況產生，對電路板繪圖或電路板廠來講，通常是對線路及板邊留適當的距離後在空白的地方鋪上特定樣式的單面銅點，如果將鋪銅點作在內層對電路板生產疊層時熱的傳導也有幫助。

在作鋪銅點動作時您可以自訂一個區域執行，並可以在右側的 options 畫面控制所填入的鋪銅點的銅點大小間距邊距及是否要各排交錯等效果。

·NC Drill 鑽孔

您現在也可以用 Edit - Change 指令將 NC Legends 的鑽頭表圖換到其他層，下次再執行 NC Legends 時會自動使用最後所選的新層面。



新的 DRC 和 Constraint Manager

·層對設定及 DRC (Allegro PCB Performance 220 and above)

您可在 layer-set 中對特定訊號依不同層的阻抗、屏避、訊號回流需求設定其佈線層對規則，例如對整個 BUS 設定它必須走在 3、4 層對或 6、7 層對並且不能跨層對，利用此功能可限制此特定訊號必須走在所宣告的層對內，我們可宣告一個或多個層對到 buses, differential pairs, XNets, nets 等單一物件上，

在 DRC 中並不會考量 pin escape 的層面錯誤，但會將其長度與其他走在非宣告層對內長度報告列在 Constraint Manager 中。

設定層對的步驟

1. 宣告層對名稱，從 Name 欄位中選 層對名稱再將所要的電器層選入
2. 將層對指到 buses, differential pairs, XNets, nets 等物件上
3. 開啓 layer-set 的 DRC 檢查
4. 在佈線時右側的 Options 中即會用粗體字顯示出所可用的層面

Objects	Serial Length		Parallel		Layer Sets				
	Actual	Margin	Max	Actual	Margin	Name	Actual	Margin	Length
System									
place									
AD_BUS						LS3-4L56-7			
H_PCI_AD-59						LS3-4L56-7	PASS		92.38
H_PCI_AD-61						LS3-4L56-7	PASS		35.56
H_PCI_AD-66						LS3-4L56-7	FAIL		35.56

層對的檢查效果

·Max Line Width DRC 最大線寬檢查

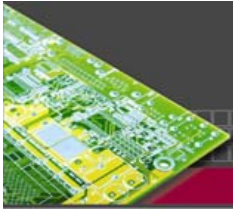
如同 min line width，在新的 physical rule 檢查中多了 max line width 最大線寬的檢查，可查出哪些線段其寬度大於所訂值，預設是不執行的。

	Objects	Constraint Set	DRC Subclass	Values		Object 1	Object 2
				Required	Actual		
1							
2							
3	System						
4	place						
5	Maximum Line Width (s)						
6	(7766.09 2182.50)	Max_Width_...	Sig_IV	6 MIL	6.25 MIL	VERTICAL_LL...	
7	(7795.59 2430.50)	Max_Width_...	Sig_IV	6 MIL	6.25 MIL	ODD-ANGLE_...	
8	(7963.59 2469.00)	Max_Width_...	Sig_IV	6 MIL	6.25 MIL	HORIZONTAL_...	
9	(8148.09 2596.00)	Max_Width_...	Sig_IV	6 MIL	6.25 MIL	ODD-ANGLE_...	
10	(8194.09 2827.50)	Max_Width_...	Sig_IV	6 MIL	6.25 MIL	VERTICAL_LL...	
11	(8215.09 3124.00)	Max_Width_...	Sig_IV	6 MIL	6.25 MIL	ODD-ANGLE_...	
12	(8321.22 3145.00)	Max_Width_...	Sig_IV	6 MIL	6.25 MIL	HORIZONTAL_...	
13	(8429.74 3159.32)	Max_Width_...	Sig_IV	6 MIL	6.25 MIL	ODD-ANGLE_...	

在 Constraint Manager 中最大線寬的報告範例

·Constraint Manager 中的 DRC 報告

在 Constraint Manager 中的 DRC 報告主要分為 electrical, spacing, physical, design 四項，它會列出 DRC 錯誤的數量，位置，設定值及實測值，所掛的 constraint set 及影響的物件，如果點 XY 座標 ALLEGRO 畫面會移到錯誤點上。

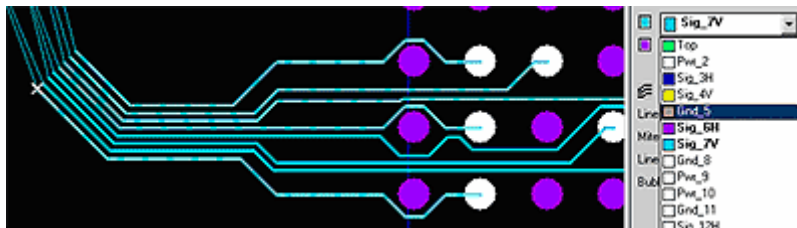


·Constraint Manager 篩選功能

可在 Constraint Manager 篩選設定要列出的 electrical constraints 的物件類型。

·層對式佈線 (Allegro PCB Performance 220 and Above)

新的佈線功能中加入了層對式佈線的檢查功能，在您點選一個訊號執行佈線時，其走線層和互換層會自動切到先前所設的層對上，被設為層對的層面顯被選取而且會以粗體字顯示，如果因 PIN ESCAPE 等原因您也可以佈線到非層對所設的層面上，那麼將不會顯示 DRC 錯誤，但會在 Constraint Manager 中看到其報告。



BUS 線設定在第 6 及第 7 層

·新的走線架構 - Hug Only

原先的走線架構包括 Off, Shove preferred 及 Hug preferred .Hug preferred，雖然會貼著既有佈線來走線但再必要時還是會推移既有佈線。

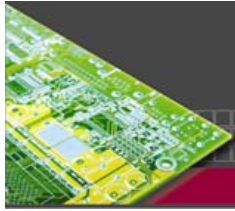
在 add connect, slide, vertex 下新增的 Hug Only 則像 Hug preferred 會貼著既有佈線走線但是不會推移或更動既有佈線。

·差動訊號線對的細線佈線(Allegro PCB Performance 220 and above)

差動訊號線對的細線佈線寬度可設定同差動訊號線主線寬，不需以其他設定來達到此效果。

1	Objects	Min Line Spacing	Coupling					
			Primary Gap	Primary Width	Beck Gap	Beck Width	(+)Tolerance	(-)Tolerance
2		mil	mil	mil	mil	mil	mil	mil
3	System							
4	diff							
5	DIFF	3.00	6.00	4.00	3.50	1.00	0.50	0.20
6	DP_BV_LAYER	3.00					0.50	0.20

Differential Pair Necking

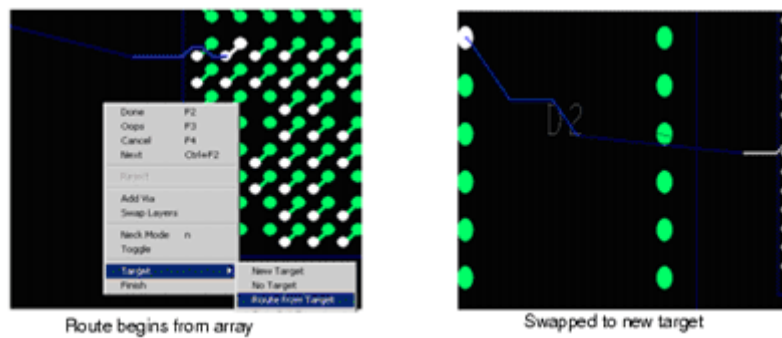


· 切换佈线的出發端(15.2 ISR)

現在佈一條或一組線時您可以利用滑鼠右鍵下的 "Target - Route from Target" 來互換佈线的出發端和目的端, 先前已走的線段仍會保留, 佈線層面也會依出發端的層面自動切换。

在以下的範例中, 我們從 FANOUT 貫孔走一段線到外面之後, 如果您點選滑鼠右鍵下的 Target - Route from Target, 那麼就會切换此佈线的出發端顯示畫面會平移到出發端接點並會保留先前走的那個線段。

注意: 建議設功能鍵如: `funckey t pop route_from_target` 就可按 `t` 鍵來切换出發端



Swapping Targets

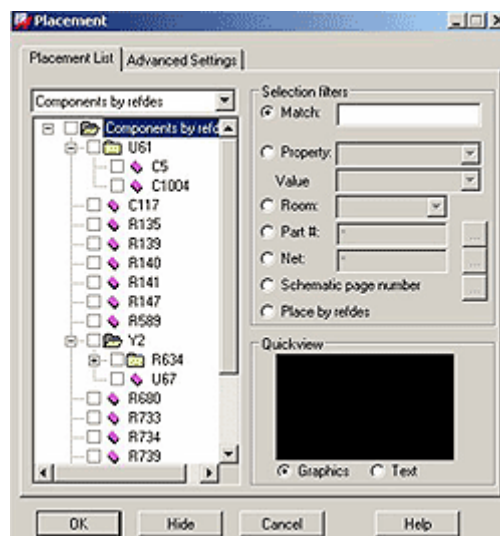


其他更新功能

·新的手動擺放零件介面

在新的手動擺放零件介面中我們可以如同 Quickplace 的介面快速的篩選所要擺放的零件，我們可用外用字元, property, room, HDL 頁碼, part number 或訊號名，如果是 Place by reldes 模式，您可以使用 CLASS(IC, IO, Discrete) 或 pin 數作篩選的條件。

如果是從 610 等級的前端程式轉入，您還可以看到零件的上下階關係，如下圖中表示 C5 及 C1004 要跟著 U61 擺。



手動擺放零件介面

·手動擺放零件 - 隱藏移動模式



新的圖示讓您在手動擺放零件指令下把畫面關閉暫時進到 move 模式，不用像以前需要時常切換 Place Manual 及 Move 指令。

·零件翻面

如果零件有使用者自訂的層面在零件翻面後會自動建立以 TOP 或 BOTTOM 結尾的對應層。例如零件上有自建的 userplace_top 層，在翻面後會自動建立出 userplace_bottom 層，達到零件翻面的動作。

·零件位置互換(15.2 ISR)

在 Option 畫面下多了 Maintain symbol rotation，可選擇是否保留零件旋轉角度。



·鋪銅 - 靜態, 動態, 未填滿

- Shape - Manual Void - Element 在滑鼠右鍵下多了同 14.2 版的 Void All
- Shape - Manual Void - Delete 在滑鼠右鍵下多了 Delete All Voids, 這個指令會把動態銅中使用者自建的 Void 或是 靜態銅中內的所有 Void 刪除
- 動態銅會參照 route-keepin . 在 15.5 下動態銅會自動參照 route-keepin 將銅不超過 route-keepin 範圍, 如果要能超過範圍可將 Setup - User Preferences (Shape category)下的 shape_noclip_rki 勾選
- 增刪淚滴效果或更新動態鋪銅
- 增強 Trimming 截接線段 時對圓的處理
- 選銅時也可用 滑鼠右鍵下的 Reject 指令改抓下一個
- 選銅狀態下在右側 Find 選單內可控制類型是 shape 或及 void
- 單一選銅參數下也支援轉底片之最小填滿線寬設定 Minimum aperture .
- 未填滿 shapes 也可標尺寸如板框

·模組

在 Option 畫面下多了 Maintain symbol rotation, 可選擇是否保留零件選轉角度

- 模組使用時對層面的定義更方便, 現在模組內的層面名稱及順序對就可載到板上.
在 15.2 時一個含 1,2,3 層的 模組 可 載到 1,2,3,4,5,6 板上, 但是含 1,3,5 層的模阻不可載到 1,2,3,4,5,6 板上
- 鋪銅及 Properties 參數會保留在模組中

·顯示 Property

Properties 現在可以顯示到 Allegro PCB 的層面上, 利用在 Display Property 內新的 Graphics 可以選擇要將哪些 Properties 的值或 name 以多大的字寫到 manufacturing 下的特定層中可供顯示或輸出。

·自動宣告差動訊號線對

Allegro PCB Editor 對 BUS 結構的自動宣告差動訊號線對功能加強, 如訊號 Data_P_03 和 Data_N_03 只要把 prefix 設 DP_, positive polarity 設 _P, negative polarity 設 _N, 就可自動被宣告成 DP_DATA_03 差動訊號線對。



使用介面 (輸出輸入, 轉底片, 報表)

·IDF 可輸出 OTHER_OUTLINE

在 Allegro 中如果對 Shapes, rectangles, filled rectangles 加上 IDF_OTHER_OUTLINE 屬性就可在輸出 IDF 時輸出至 IDF 的 OTHER_OUTLINE 中。

·IDF 可輸入 OTHER_OUTLINE

如果 OTHER_OUTLINE 宣告的結構符合 class/subclass 格式 (ignoring the n value) 並且圖層已設好, 那麼 OTHER_OUTLINE 的資料將直接轉到對應層中, 如果格式不對, 那麼將會被轉到 OTHER_OUTLINE_TOP 或 OTHER_OUTLINE_BOT 層內。

·IDF 輸出支援 Thermal/Cap/Resistor Properties

Idf out 支援輸出 component 或 symbol 內的以下 properties: 如 CAPACITANCE, RESISTANCE, TOLERANCE, POWER_OPR, POWER_MAX, THERM_COND, THETA_JB, THETA_JC

·IDF 用新內定層來輸出 PlaceBound

在 15.5 的新 DFA 架構下我們可以用兩個外部層面作為零件外型範圍, 現在程式會先以更精準的 DFA_BOUND_TOP 和 DFA_BOUND_BOTTOM 作外型範圍, 當這兩層沒資料時才會抓 PLACE_BOUND_TOP 和 PLACE_BOUND_BOTTOM 作外型範圍資料。

IDF 輸出外型資料層(可自訂)

使用者可定義輸出 IDF 時零件的外型範圍來源層, 請設定 User Preference > IDF 下 IDF_PLACE_BOUNDS_TOP 及 IDF_PLACE_BOUNDS_BOTTOM 到特定的圖層

注意 : The IDF 輸出時對每一種零件只能抓一層外型當其定義層, 在 IDF 零件庫中的各零件外形是由各零件可萃取之圖層外型的總合, 例如 A 零件是由 DFA_BOUND_TOP 取得, B 零件是由 PLACE_BOUND_TOP 所取得

·IDF 的零件高度公英制

現在零件高度的公英制會照圖檔的公英制。

·輸出 IDF 的單位

IDF 3.0 僅支援 millimeter (MM), mils (THOU), 公制的會以 MM, 英制的會以 mils 輸出。



·IDF 輸入之小數後位數控制

轉入 IDF 時會以 小數後三位為內定精確值，如果要調整可在狀態列以 `-a` 控制，如 `idf_in -a 2 import.bdf` 表示以 小數後兩位轉入。

·IDF 支援排版框 (15.1,15.2 ISR)

就像是板框層一樣，排版框在每個設計中只能唯一，如果沒有，在 IDF 轉入時會自動建立，輸出 IDF 時若在 BOARD GEOMETRY / PANEL_OUTLINE 層中有資料，會被輸出到 PANEL_OUTLINE 欄位中，且在 IDF 3.0 格式中能被辨識。

·轉入 DXF

支援 DXF 內的誤差 `+/- (%%p)` 和 角度 `degrees (%%d)` 標示

·輸出 DXF

現在支援輸出多鑽孔鉀點

·萃取零件可設輸出路徑

從圖檔萃取零件資料現在可設定輸出路徑，不限於現有路徑下。

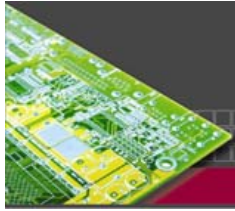
·轉入傳統連線關係之語法檢查

轉入傳統連線關係時選 `syntax only check` 會關閉其他選項，只做 NETLIST 檔之語法檢查並不會轉入連線關係。

·轉底片介面

在 Allegro PCB 210 現在您可將輸出各底片設定以滑鼠右鍵 之 " Save All Checked" 儲存到 `FILM_SETUP.txt` 載到圖檔上時就會一次掛上多張底片設定，如果只想存單張 底片的設定才請沿用滑鼠右鍵 之 " Save" 但會以底片名為其 `.txt` 的主檔名。

現在底片設定在建立時會自動以層疊結構之正負片設定來設定底片輸出的正負片效果



·各式報表及更新

User Schedule (15.2 ISR)	取代 ECL schedule
Net Single Pin and No Pin(新)	列出只接一點或都不接的訊號名
Symbol availability Check (新)	檢查圖上各 SYMBOL 的來源並列出各 SYMBOL 的來源路徑
Drawing Summary	列出時會分各圖形之層面資料
Shape report	15.5 不像舊版是以鋪銅範圍的左下右上座標顯示,而是以銅箔的第一段邊界來列出其座標較容易辨識是那一塊銅箔
Unassigned Shape Report	Unassigned Shape Report - 列出未定訊號銅箔.如果將新增的屬性 OK_UNASSIGNED_SHAPE 加到銅箔上就可忽略不列出.
Show Element and Shape Reports	列出動態銅的狀態,如邊界或是挖開的各點座標等等
Show Element	列出各接點及貫孔的接續性; 訊號的報告對差動訊號對的參數規則結構及並能點接點位置直接平移畫面.
Dangling Lines	列出未接的貫孔 vias (非測點), 空接的線段或只接一端的線段

·檔案回存至 15.0, 15.2

選 File - Export - Save Design to 15.0 或 Save Design to 15.2 將圖檔降版本到先前版本，但是請注意一些新版才有的功能或設定在舊版本將無法實現。



零件庫編輯

· 銲點編輯程式

- 支援新的 八邊形銲點 .
- 銲點名稱可使用逗號 ,

· 零件編輯程式

- 在 PACKAGE_GEOMETRY 下加了兩個新層面 PASTEMASK_TOP 和 PASTEMASK_BOTTOM，可將第二錫膏層建在零件上，如配合無鉛製程之不同需求
- 在建零件時也可建立 Package keepouts 資料
- Mechanical Symbols 可建立 Anti-Etch 資料



Environment

(硬體, 作業系統, Scripts 錄影檔, SKILL, 變數, 屬性, 命令列指令)

·雙螢幕

在 Windows XP 下支援雙螢幕顯示

·路徑名可含空格

在 Windows 的 c 下路徑名可含空格，例如以下範例

- 在 PACKAGE_GEOMETRY 下加了兩個新層面 PASTEMASK_TOP 和 PASTEMASK_BOTTOM，可將第二錫膏層建在零件上，如配合無鉛製程之不同需求
- 內定使用者原始路徑 user home directory (如 , C:\Document and Settings\< user >)，如果您有宣告 HOME 的變數則會蓋過此原始路徑宣告。
- 內定暫存路徑 temporary directory (如 , C:\Document and Settings\< user >)，如果您有宣告 TEMP 或 TMP 的變數則會蓋過此原始路徑宣告
- 使用者桌面路徑 User's desktop directory (如 , C:\Document and Settings\< user > \Desktop) .
- 專案存放路徑 Project location
- 零件庫存放路徑 Library locations.

·SKILL

請務必查看 <cdsroot>/share/pcb/examples/skill/DOC 下的新功能等說明。

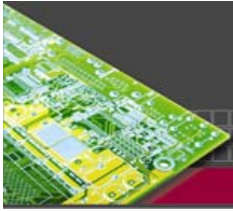
- Through SKILL company reports can now register with a new report dialogue (axlReportRegister)

·Scripts 錄影檔

- 因為 15.5 已支援多重測試貫孔點的宣告，所以舊有的貫孔測試點設定的錄影檔將不支援。
- 因為 15.5 已支援全新的手動擺放零件介面，所以舊有的手動擺放零件的錄影檔將不支援。

·新的變數

- Journal_prefix - 可宣告過程檔 JRL 名稱的前字串，避免兩個人作同一份圖時 JRL 檔衝突
- Shape_noclip_rki - 15.2 (2005 四月) 之後已加入，動態銅是否要參照 route-keepin 不鋪出板外
- 在 User Preference 下新增了 IDF 的下的各項目
- Acon_restore_space_mode - allegro 6xx 系列在走 BUS 時是否要自動記憶先前的間距設定如 Minimum DRC 或 User-defined，如果不選則會同 Current Space 以出發的間距當各線的距離 (也在 Setup - User Preferences 下的 Etch 中)
- 環境變數 (http_netscape 和 http_newwindow) 宣告使用的瀏覽器或是否可開新瀏覽視窗
- 新的系統階變數 ALLEGRO_PCBENV 可宣告使用者自己的 pcbenv 路徑值



·新的屬性

- **OK_UNASSIGNED_SHAPES** - 加到 shapes 上使不列在 Unassigned Shape Report 中
- **DYN_DELETED_ISLAND** - 加在動態銅中因 Delete Island 形成的 voids 上使方便找尋及刪除
- **IDF_OTHER_OUTLINE** - symbol 的圖形如果有此屬性在輸出 IDF 時會輸出至 IDF 的 OTHER_OUTLINE 中
- **LOCKED** - 此屬性可加在零件資料或試圖上的某顆零件上，當零件擺入時其位置會被鎖定，也可應用在模組 module 中，讓 symbol 或 module 其中的某個物件不被刪除，移動，旋轉或做其他更動，但是您可以做文字上的編輯
- **環境變數 (http_netscape and http_newwindow)** 宣告使用的瀏覽器或是否可開新瀏覽視窗
- **TESTPOINTS_MAX_DENSITY** - 加在零件 Symbol 上，在執行測試點密度分析時會與您所設的密度參數一起併入分析考量，作為零件在 package placebound 或 assembly outline 下針點數量的依據，此設定與 DRC 檢查無關
- **NODRC_ETCH_OUTSIDE_KEEPI**n - 使不現超出 ROUTE KEEPI 時不顯示 DRC 錯誤，如鍍金棒等等

·新命令列指令

- **altsubclass** - 當佈線 add connect 時，可切換互換層 Alternative Subclass 層面，尤其方便 BBVIA/Build-up/ALIVH 式佈線時的互換層的更換動作。
功能鍵範例：funckey a altsubclass -- 可按 a 鍵來更改互換層的層面
- **switchversion** - 可讓您很快的切換 Allegro 版本共存時 CDSROOT 的設定值，不需要手動的在控制台的系統中去更改環境變數下 CDSROOT 的變數值，只支援 Windows 作業系統，可在 開始 - 所有程式 或 開始 - 執行 下執行來切換版本

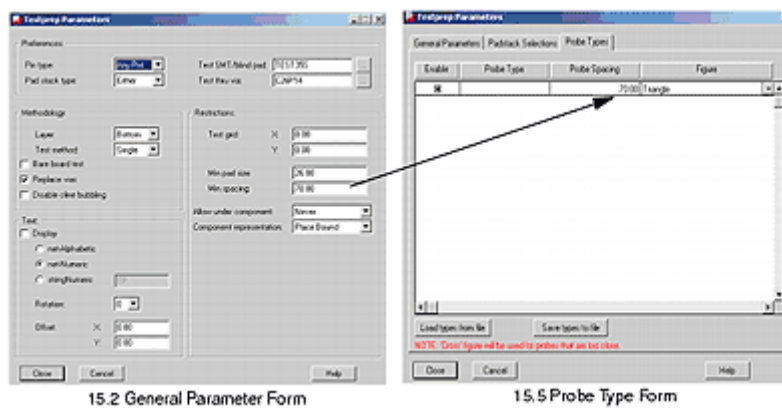
·其他更新

- 右下角的全圖視窗會以板框為範圍
- 一些較費時的批次執行動作如 import logic 和 refresh symbol 加了 Cancel 功能
- View - Customization - Display 中加了 RESET 可重置視窗位置



·圖檔跨版本注意事項

動態銅箔挖空	如果 銅箔挖 開的物件有跨 Constraint areas 其結果可能會與 v15.5 有所不同
Testprep 參數	舊版的圖檔載到 V15.5 時會有一些小更動，因為有了新的測試點設定表所以在載入後會以最後的設定值掛到設定表上，probe type 不會有值，內定的符號會用三角形 triangle 來表示，請確認 Padstack Selection 下所使用的測試點宣告後，您就仍能像以前一樣執行單一條件式的選測試點動作。 Probe type 是選擇性的，如果您定了表示測試點可因間距的不同而有不同的選點及標示效果。



Testprep Parameters

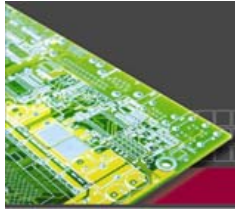
·Documentation 文件

現在所有 Allegro 產品再查看其訊息時更加的方便了，您只要點選 When Help - Documentation，就會有一個新的顯示介面讓您方便的查看文件，網頁訊息，產品資訊，在它的各個頁面 tab 下還尤其分項資料可供點選以方便查詢。

- Documentation 頁面列出各重要的使用手冊及參考訊息，Help 開啓時會自動顯示此頁面
- Release Info 頁面列出與此版本相關的資料，例如新功能介紹，跨版本注意事項，系統需求等等
- Best Practices 頁面列出 Cadence 提供您對功能或程式特點的習作項目
- Tutorials 頁面列出您自學的教育訓練課程，讓您循序的學會整個產品的操作步驟
- Demos 頁面列出 flash 格式的多媒體動畫讓您能了解各功能的特點及流程，因為有蠻多動畫所以記得先選畫面左側的大分項再選次分項內的各個動畫檔

您可以點 Discovering Allegro Platform Documentation 將會播出一個 5 分鐘的多媒體檔來介紹相關的使用方式及特點。

注意：有關 flash 格式的多媒體動畫，其相關資訊請看 <http://www.macromedia/shockwave/>



·Demos 動畫

在 15.5 的 Allegro PCB 新增了以下動畫:

Routing a Group Interactively	手動整組佈線的效果 (Allegro 600 Expert).
Setting up Parameters for a Dynamic Shape	動態鋪銅對整體或單一銅的參數設定如填滿和顯示效果，挖孔，安全間距，導接花瓣控制
Creating a Dynamic Shape	繪製動態銅，及右側 OPTION 之各項參數介紹.
Editing a Dynamic Shape	動態銅箔如何修改邊框外型，以及在裡面佈線後自動挖開銅箔的動作
Creating a Manual Void	如何手動挖銅箔 .
Deleting Islands in a Dynamic Shape	介紹在鋪銅或挖銅後所殘留的孤島銅箔之檢查及刪除動作 .
Design for Assembly	即時 DFA 的檢查分析(Allegro 600 Expert).
Design Partitioning	新的多人同時作同一份圖的切圖動作 Design Partitioning(Allegro 600 Expert)

本文翻譯僅供參考 ,各功能以其原版本之說明為準