

2线、5位DAC，提供三路数字输出

DS4302

概述

DS4302是一款5位数模转换器 (DAC)，提供三路可编程数字输出。DS4302通过2线、SMBus™兼容的串行接口进行通信。微型8引脚 μ SOP封装，使其适合空间受限的应用。

特性

- ◆ SO封装可直接替换MPS1251和MPS1252
- ◆ 单路5位DAC (32级)
- ◆ 0V至2V和0V至1.9V两种版本
- ◆ 三路可编程数字输出
- ◆ SMBus兼容的串行接口
- ◆ 电源电压范围：4.5V至5.5V
- ◆ 8引脚SO封装及8引脚 μ SOP封装
- ◆ 工业级温度范围：-40°C至+85°C

应用

CCFL背光亮度控制
电源校准

订购信息

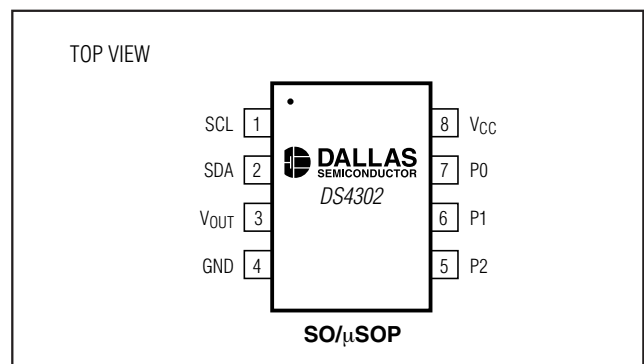
PART	VOUT RANGE	TOP BRAND	PIN-PACKAGE
DS4302Z-020	0V to 2.0V	4302B	8 SO
DS4302Z-019*	0V to 1.9V	4302A	8 SO
DS4302U-020	0V to 2.0V	4302B	8 μ SOP
DS4302U-019*	0V to 1.9V	4302A	8 μ SOP

若需卷带包装请加注“/T&R”。
*供货信息请与厂商联系。

引脚说明

引脚	名称	功能
1	SCL	串行时钟输入。2线时钟输入。
2	SDA	串行数据输入/输出。双向、2线数据引脚。
3	VOUT	DAC输出电压
4	GND	地
5	P2	可编程数字输出
6	P1	
7	P0	
8	VCC	电源输入

引脚配置



SMBus是Intel Corp. 的商标。

2线、5位DAC，提供三路数字输出

ABSOLUTE MAXIMUM RATINGS

Voltage Range on V_{CC}, SDA, and SCL Pins
 Relative to Ground.....-0.5V to +6.0V
 Operating Temperature Range-40°C to +85°C

Storage Temperature Range-55°C to +125°C
 Soldering TemperatureSee IPC/JEDEC J-STD-020A Specification

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED DC OPERATING CONDITIONS

(T_A = -40°C to +85°C)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}	(Note 1)	4.5		5.5	V
Input Logic 1 (SDA, SCL)	V _{IH}		2.0	V _{CC} + 0.3		V
Input Logic 0 (SDA, SCL)	V _{IL}		GND - 0.3		0.8	V

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = +4.5V to 5.5V, T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Standby Current	I _{STBY}	(Notes 2, 3)		200	300	μA
Input Leakage	I _L	(Note 4)	-1.0		+1.0	μA
SDA Low-Level Output Voltage	V _{OL1}	3mA sink current	0.0		0.4	V
		6mA sink current	0.0		0.6	
P0, P1, P2 Low-Level Output Voltage	V _{OL2}	(Note 1) 4mA sink			+0.4V	V
P0, P1, P2 High-Level Output Voltage	V _{OH}	(Note 1) 4mA source	V _{CC} - 0.4V			V
V _{OUT} Maximum Level (-020)		V _{CC} = 5.0V, Data = 00000XXX (Note 3)	1.925	2.0	2.075	V
V _{OUT} Minimum Level (-020)		V _{CC} = 5.0V, Data = 11111XXX	0.0	0.05	0.1	V
V _{OUT} Maximum Level (-019)		V _{CC} = 5.0V, Data = 00000XXX (Note 3)	1.825	1.9	1.975	V
V _{OUT} Minimum Level (-019)		V _{CC} = 5.0V, Data = 11111XXX	0.0	0.05	0.1	V
Power-On Reset				1.7		V
Settling Time				10		μs
D/A Output Levels				32		steps

X = Don't care.

2线、5位DAC，提供三路数字输出

DS4302

AC ELECTRICAL CHARACTERISTICS (Figure 3)

($V_{CC} = +4.5V$ to $5.5V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, timing referenced to $V_{IL(MAX)}$ and $V_{IH(MIN)}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f _{SCL}		0		400	kHz
Bus Free Time Between STOP and START Conditions	t _{BUF}		1.3			μs
Low Period of SCL	t _{LOW}		1.3			μs
High Period of SCL	t _{HIGH}		0.6			μs
Data Hold Time	t _{HD:DAT}		0		0.9	μs
Data Setup Time	t _{SU:DAT}		100			ns
Start Setup Time	t _{SU:STA}		0.6			μs
SDA and SCL Rise Time	t _R	(Note 5)	20 + 0.1C _B		300	ns
SDA and SCL Fall Time	t _F	(Note 5)	20 + 0.1C _B		300	ns
Stop Setup Time	t _{SU:STO}		0.6			μs
SDA and SCL Capacitive Loading	C _B	(Note 5)			400	pF

Note 1: All voltages referenced to ground.

Note 2: I_{STBY} specified for the inactive state measured with SDA = SCL = V_{CC} and with V_{OUT}, P0, P1, and P2 floating.

Note 3: No load on V_{OUT}.

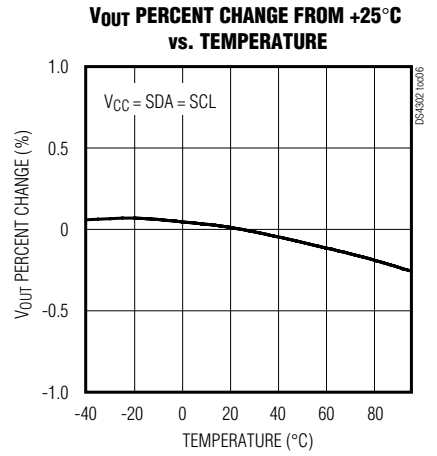
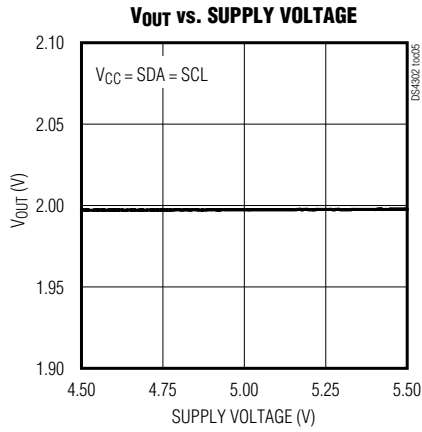
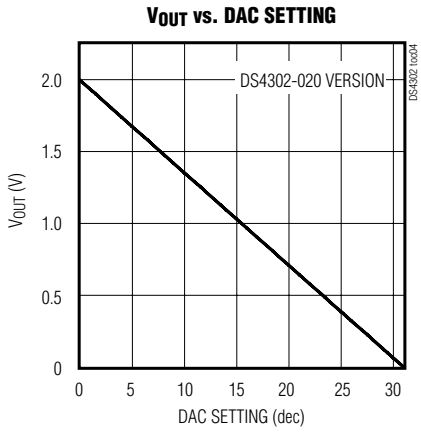
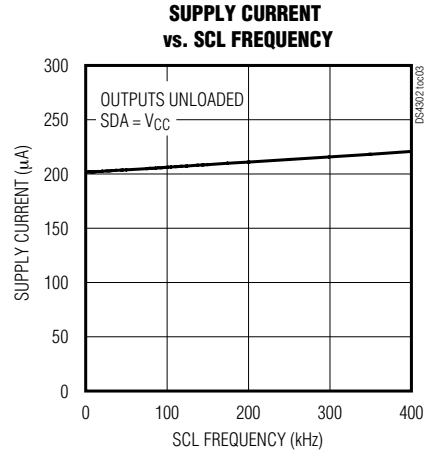
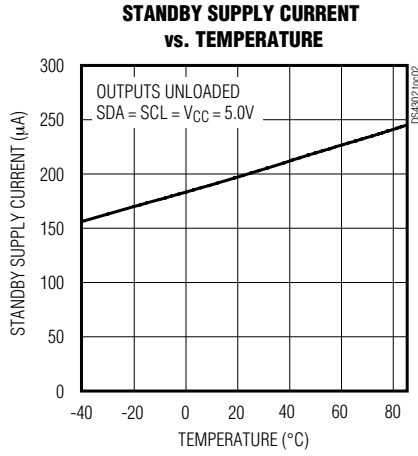
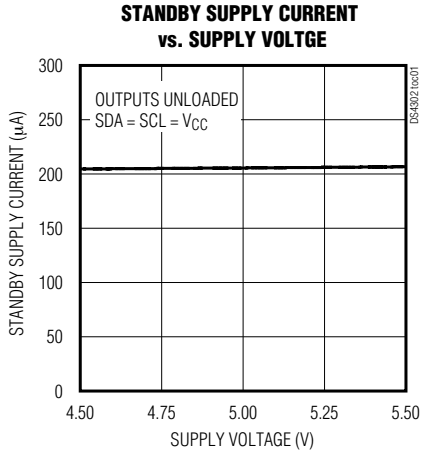
Note 4: The DS4302 will not obstruct the SDA and SCL lines if V_{CC} is switched off as long as the voltages applied to these inputs does not violate their min and max input-voltage levels.

Note 5: C_B—total capacitance of one bus line in picofarads.

2线、5位DAC, 提供三路数字输出

典型工作特性

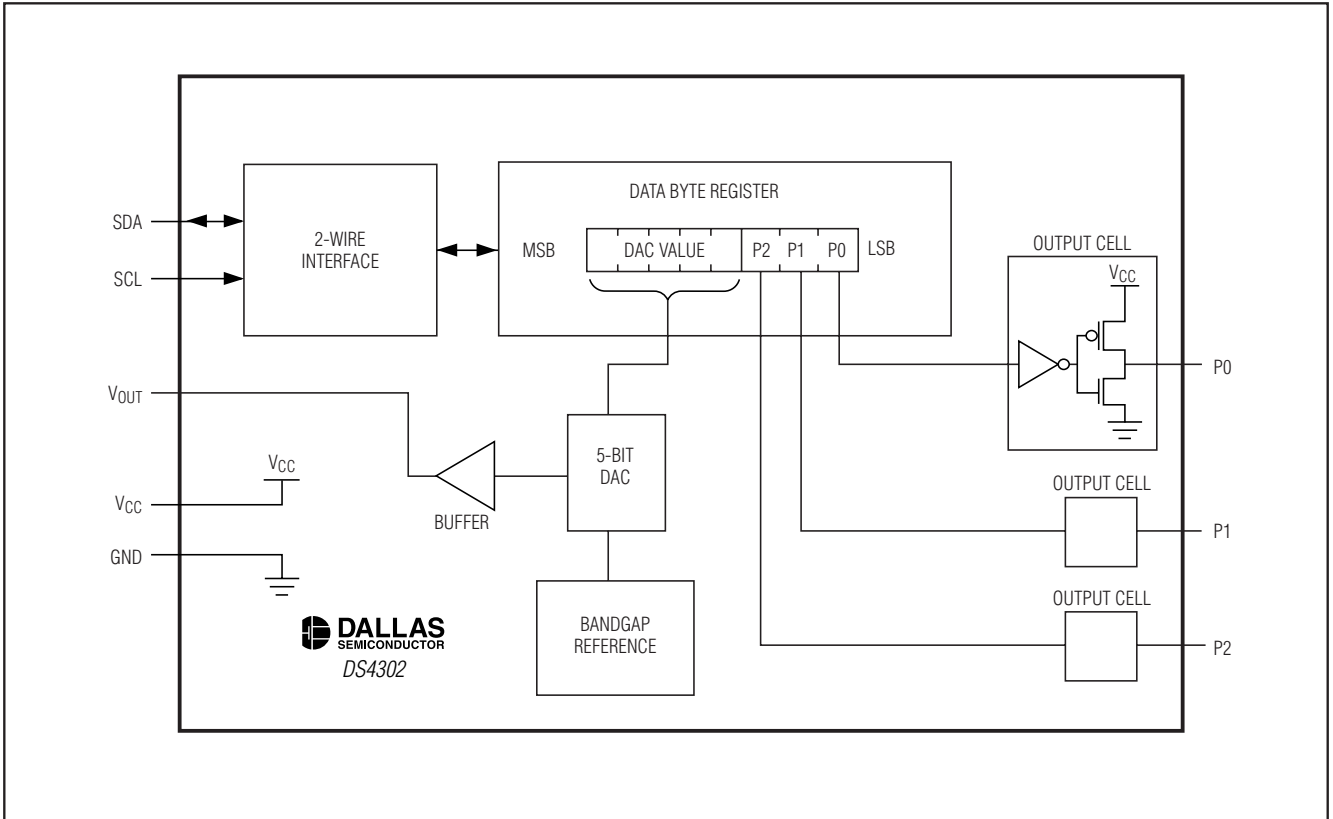
($V_{CC} = +5.0V$, $T_A = +25^{\circ}C$.)



2线、5位DAC，提供三路数字输出

功能框图

DS4302



2线、5位DAC，提供三路数字输出

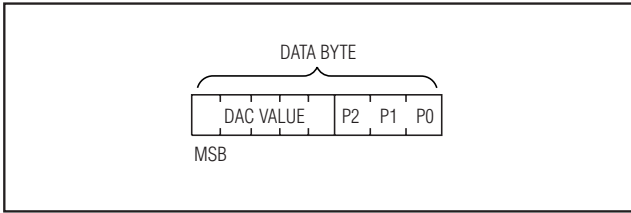


图1. 数据字节配置

详细说明

DS4302 包含一个5位DAC以及三路可编程数字输出。DAC 设置及可编程输出电平包含在一个单字节数据字内，上电时该字节缺省值为 00h (参考图1中的数据字节配置)。字节的高5位用来设置DAC并控制 V_{OUT} 的输出电压。1111 1XXX 用来设置DAC的最小输出电压，0000 0XXX 用来设置DAC的最大输出电压。数据字节的低3位用来控制三个输出引脚P0、P1和P2的状态。这三个控制位的任意一位设置为0时，将使对应输出拉低；任意一位设置为1时，将使对应输出拉高。

DS4302 通过2线 (SMBus 兼容) 数字接口进行通信，且具有 58h 的2线地址。使用读、写操作访问DAC并设置输出。每次操作从2线START条件开始，包括三个字节，并终止于一个2线STOP条件 (见图2)。2线主机可利用写操作对

5位DAC进行编程，以调整 V_{OUT} 电压，设置三个输出引脚P0、P1和P2的电平。读操作用于返回已编程的设定值。

2线定义

一般使用下列术语来描述2线数据传输。

主机设备：主机设备控制总线上的从机设备。主机设备产生SCL时钟脉冲、START条件及STOP条件。

从机设备：从机设备在主机的要求下发送或接收数据。

总线空闲或非忙状态：位于STOP条件和START条件之间的时间段，此时SDA和SCL均为无效和逻辑高状态。当总线空闲时，将为从机设备启动低功耗模式。

START条件：由主机产生START条件，以启动新的数据传输。SCL保持高电平时，SDA从高到低的跳变将产生一个START条件。正确的时序请参考图3。

STOP条件：由主机产生STOP条件，以结束与从机的数据传输。SCL保持高电平时，SDA从低到高的跳变将产生一个STOP条件。正确的时序请参考图3。

写位：SDA的跳变必须发生在SCL为低电平期间。在整个SCL的高脉冲期间，并在建立时间和保持时间要求的范围内 (参见图3)，SDA上的数据必须保持恒定有效。数据在SCL的上升沿移入设备。

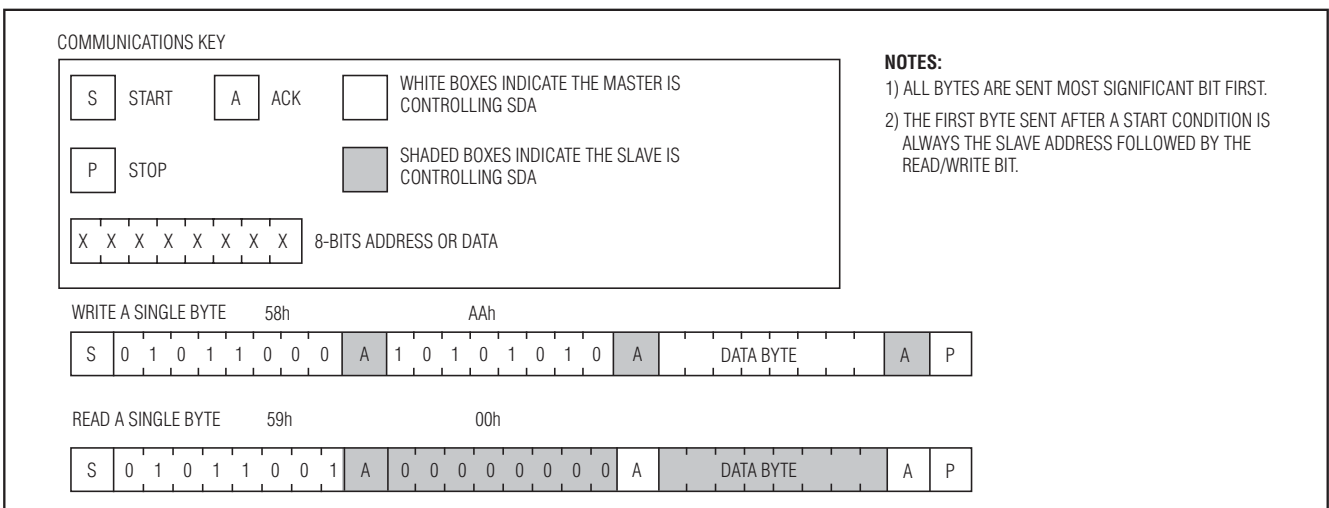


图2. 2线通信举例

2线、5位DAC，提供三路数字输出

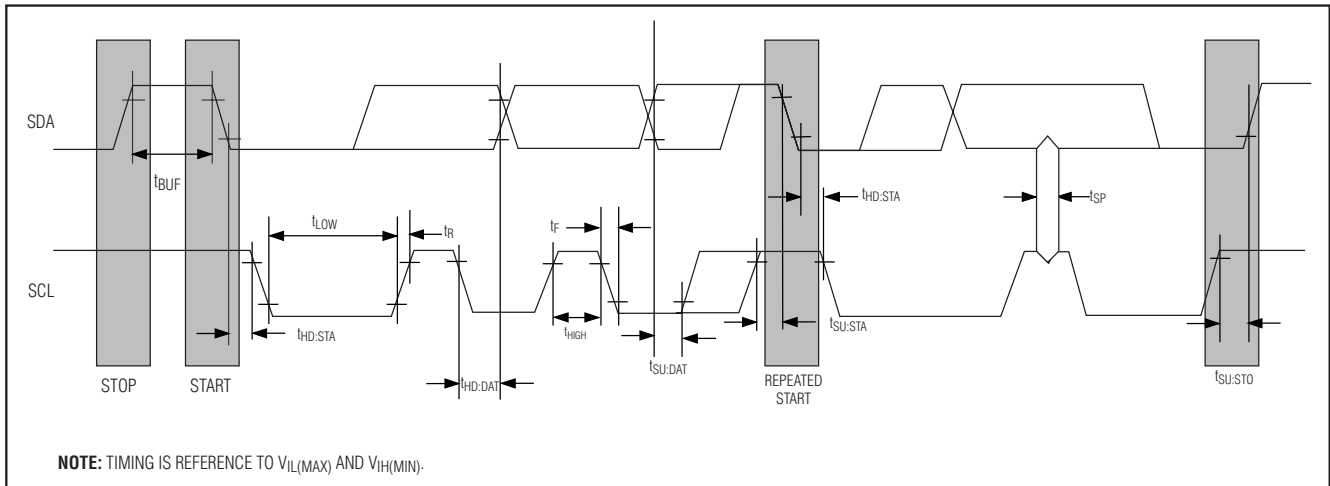


图3. 2线时序图

读位：在写操作结束时，主机必须释放SDA总线，在下一个SCL上升沿之前（读位时）保持适当的建立时间（见图3）。设备在SCL脉冲的下降沿移出每一位SDA数据，且数据位在随后的SCL脉冲的上升沿有效。要记住主机产生所有的SCL时钟脉冲，即使是从从机读数据位时。

应答 (ACK)：应答 (ACK) 总是字节传输过程中发送的第9位。接收数据的设备（读操作中的主机或写操作中的从机）通过在第9位发送零来执行一个ACK操作。时序参考图3。ACK是设备正常接收数据的应答信号。

写字节：写字节操作包括由主机传输到从机（最高位在前面）的8位信息和由从机到主机的1位应答。主机按写位定义发送8位数据，按照读位定义读取应答信息。

读字节：读字节操作由从机传输到主机的8位信息和一位从主机到从机的ACK组成。主机使用上面的读位定义读取从从机传输（最高位在前面）到主机的8位信息，然后主机按照位定义发送一个ACK，以接收额外的数据字节。终止通信，主机读取最后一个字节后必须发送ACK，以便从机将SDA的控制权返回到主机。

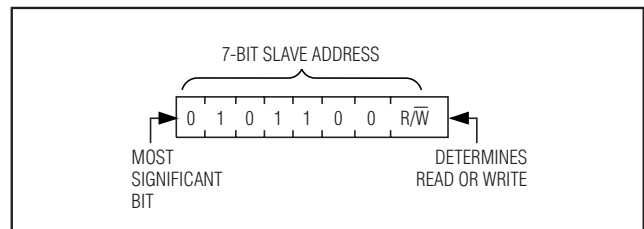


图4. 从机地址及R/W位

从机地址及R/W位：2线总线上的每个从机均响应START条件后发送的从机寻址字节。从机寻址字节包括从机地址和R/W位。从机地址（见图4）为高7位，R/W位为最低有效位。

DS4302的从机地址为0101100X（二进制），其中X为R/W位。若R/W位为零（01011000），则主机将向从机写入数据。若R/W位为1（01011001），则主机将从从机读取数据。

存储器地址：在2线写操作期间，为确定从机存储数据的存储器位置，主机必须发送一个存储器地址。存储器地址为写操作或读操作期间紧随从机地址字节（R/W=0）之后所发送的第二个字节。写操作时存储器地址为10101010（AAh），读操作时存储器地址为00000000（00h）。

2线、5位DAC，提供三路数字输出

2线通信

向从机写数据：主机必须产生一个START条件、写从机地址 ($R/\overline{W} = 0$)、写存储器地址、写数据字节、并产生STOP条件。记住在所有写字节操作期间，主机必须读取从机的应答信息。关于写命令的例子可参见图2。

从从机读取数据：为了从从机读取数据，主机必须产生一个START条件、写从机地址 ($R/\overline{W} = 1$)、接收从机的ACK、读取从机的存储器地址00h、向从机发送ACK、读取数据字节，接着发送ACK以指示传输结束，并产生STOP条件。关于读命令的例子可参见图2。

应用信息

电源去耦

为在使用DS4302时达到最佳效果，要用一个0.01 μ F或0.1 μ F电容对电源去耦。使用高品质、陶瓷、表面贴装的电容，并将电容安装在尽可能靠近DS4302 V_{CC} 和GND引脚的位置，从而最大程度降低引线电感。

SDA及SCL上拉电阻

选择SDA和SCL上拉电阻的阻值时，要保证上升和下降时间符合AC Electrical Characteristics给出的指标。

芯片信息

TRANSISTOR COUNT: 2428

SUBSTRATE CONNECTED TO GROUND

封装信息

如需最近的封装外型信息，请查询

www.maxim-ic.com.cn/DallasPackInfo。

MAXIM北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6201 0598

传真：010-6201 0298

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

8 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2004 Maxim Integrated Products

Printed USA

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。

 是 Dallas Semiconductor Corporation 的注册商标。