

一 概括描述

二 功能特点

- 4-1

三 引脚分配

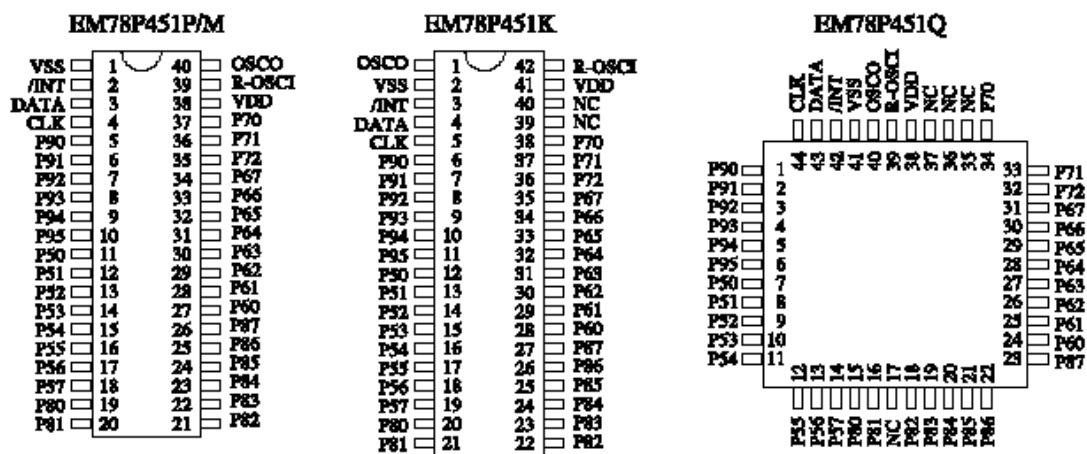


图 1 引脚分配

四 功能框图

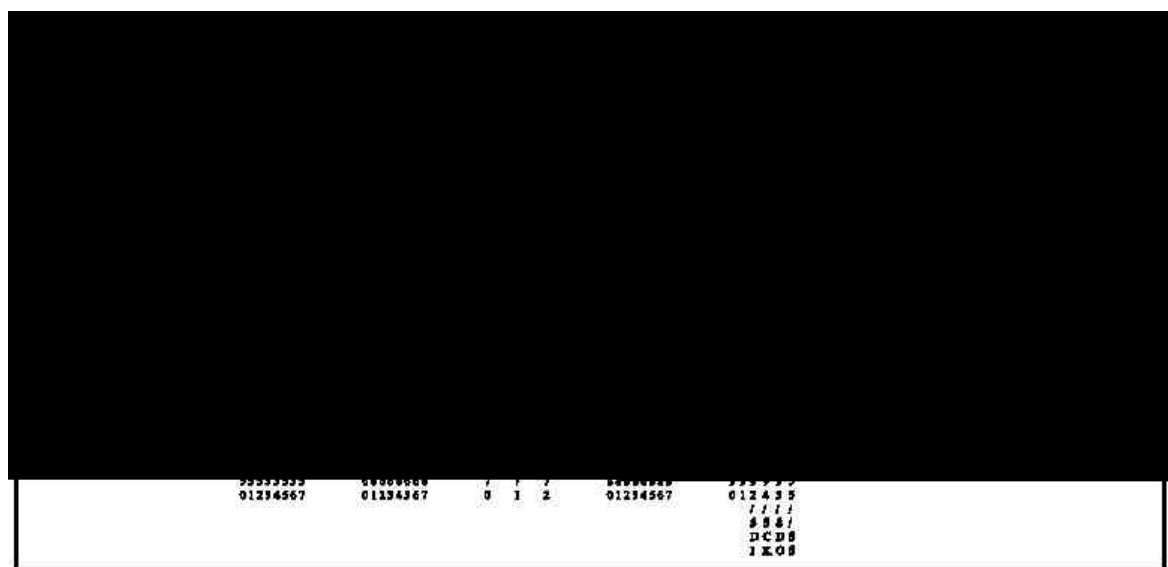


图2 功能框图

五 引脚描述

表 1 引脚描述——EM78P451

R-OSCI	I	XTAL RC 56K 1 8432MHz
OSCO	O	XTAL ; RC
P90~P95	I/O	9 6 I/O
P80~P87	I/O	8 8 I/O P80 P81 R-option
P70~P72	I/O	LED
CLK	I/O	P74 P76 P74 P76

DATA	I/O	P75 0 P77 0 0 0 P75 0 0 0 0 0 0 0 0 P77 0 0 0 0 0 0 0 0
P60~P67	I/O	0 0 6 0 8 0 0 0 I/O 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
P50~P57	I/O	0 0 5 0 8 0 0 0 I/O 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
VDD	-	0 0
VSS	-	0
/INT	I	0 50K.
SDI	I/O	0 0 0 0 0 0
SDO	I/O	0 0 0 0 0 0
SCK	I/O	0 0 0 0 0 0
/SS	I/O	/ 0 0 0 0 0

六 功能描述

6.1 操作寄存器

1) R0 寄存器 (间址寄存器)

R0 何以 R0
RAM R4 讲

2) R1 (定时器/计数器)

- 0 0 0 0 0 0 0 0 加 1 0 0
- 0 读写

3) R2 (程序计数器 PC) 和堆栈

- R2 硬 12 宽 如图 3 示

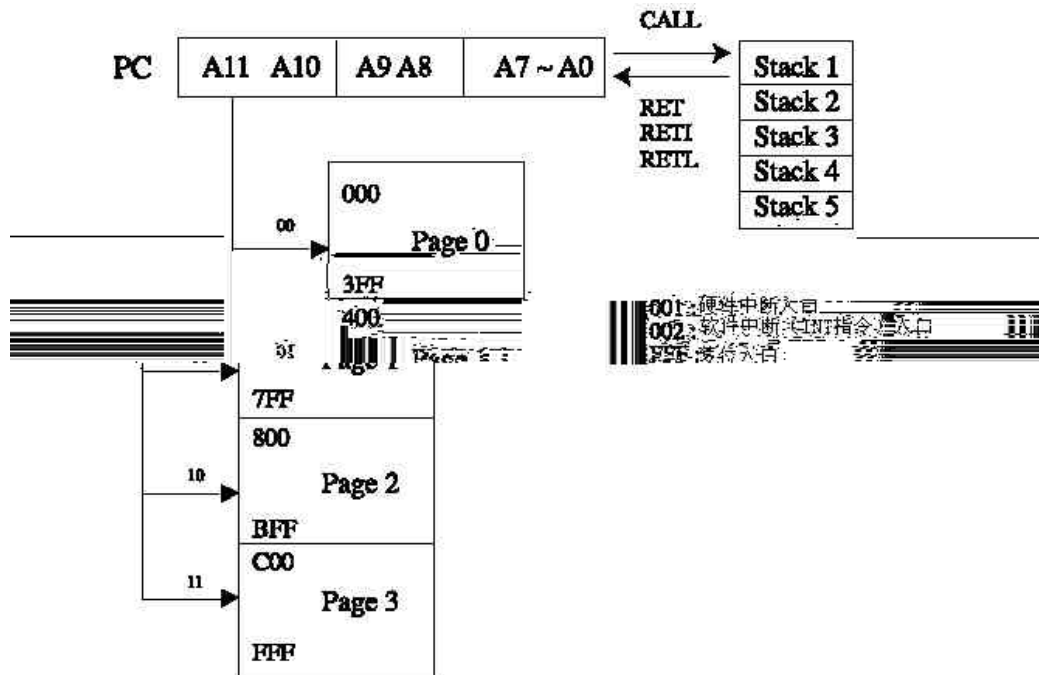


图3 程序计数器结构

- 4096X13 OTP ROM 以获取 序 代码 序页 512

字长

- 后 R2 均 1
- JMP 载 R2 10 值 因此 JMP 跳转 序页面
- CALL 先将 PC+1 而后 载 R2 10 值 因此子 序 同 页面
- RET RETI RETL 将 顶 PC
- “ADD R2 A” 允许将 关 加到当前 PC 但同 PC 第 9 10 将被清 0
- “MOV R2 A” 将 ACC 8 PC 8 PC 第 9 10 被清 0
- 何 R2 容进 修改 将 起 R2 第 9 10 清 0 因此 跳转 限 同 页面 前 256
- TBL 将 相 加到 PC 但 PC 第 9 10 故 此 起 跳转 序页第 1 2 3 4 段 256
- EM78P451 情况 最 两 A10 A11 将 执 JMP CALL 何改 R2 容 R3 PS0~PS1

4) R3 (状态寄存器)

7	6	5	4	3	2	1	0
GP	PS1	PS0	T	P	Z	DC	C

- 第 7 GP 读写
- 第 5~6 PS0 PS1 序页面 序 储 页面 执 JMP CALL 何改 R2 容 R2 第 11 12 注 RET RETL RETI 改 几 值 也就 说 将返回到 序调 处 PS0 PS1 何值

000	000	序 储 页面
0	0	第 页[00000000]
0	0	第 页[00000000]
0	0	第 页[0000B00]
0	0	第 页[00000000]

- 第 4 T 执 SLEEP WDT C 后 1 WDT 清 0
- 第 3 P 执 WDT C 后 1 执 SLEP 后清 0
- 第 2 Z 零标志 当算术 算 逻辑 算 果 0 1
- 第 1 DC 辅助进 标志
- 第 0 C 进 标志

5) R4 (RAM 选择寄存器)

- 第 0~5 RAM 00~3F
- 第 6 7 组
- 若未 8
- 参见图 4 示 储

6) R5~R8 I/O 寄存器

- 4 I/O
- P74 P76 DATA 读写 P75 P77 CLK 读写

7) R9 (端口 9)

- 6 I/O 两 读 0

8) RA~R1F

- 参见 6.5 SPI 6.6 1

9) R20~R3E 通用寄存器

10) R3F (中断状态寄存器)

7	6	5	4	3	2	1	0
-	-	-	-	TM1IF	RBFIF	EXIF	TCIF

- 1 表示请求 0 表示没请求
- 第 0 位 TCIF 标志 TCC 清除 1 清 0
- 第 1 位 EXIF 标志 /INT 清除 1 清 0
- 第 2 位 RBFIF 读缓冲标志
- 第 3 位 TM1IF
- 第 4~7 位未读 0
- R3F 清 0 但 1
- IOCF 屏蔽
- 注 读 R3F 果 R3F IOCF 相 果

6.2 特殊功能寄存器

1) A (累加器) 用于内部数据传输，或指令操作数保持。不可寻址。

2) CONT (控制寄存器)

7	6	5	4	3	2	1	0
/PHEN	/INT	-	-	PAB	PS2	PS1	PS0

- 第 0 位~第 2 位 PSR0~PSR2 TCC/WDT 预分

000	000	000	000 分	000 分
0	0	0	000	000
0	0	0	000	000
0	0	0	000	000
0	0	0	0006	000
0	0	0	0000	0006
0	0	0	0060	0000
0	0	0	00000	0060
0	0	0	00006	00000

- 第 3 位 PAB0 预分 0 分给 TCC 1 分给 WDT
- 第 4~5 位未读 0
- 第 6 位 /INT 允许标志 0 表示已 DISI 硬屏蔽 1 表示已 ENI RETI 允许 CONTW 写
- 第 7 位 /PHEN I/O 标志 1 禁止 0
- P60~P67 P74~P75 P90~P91
- CONT 第 0~3 位第 7 位读写

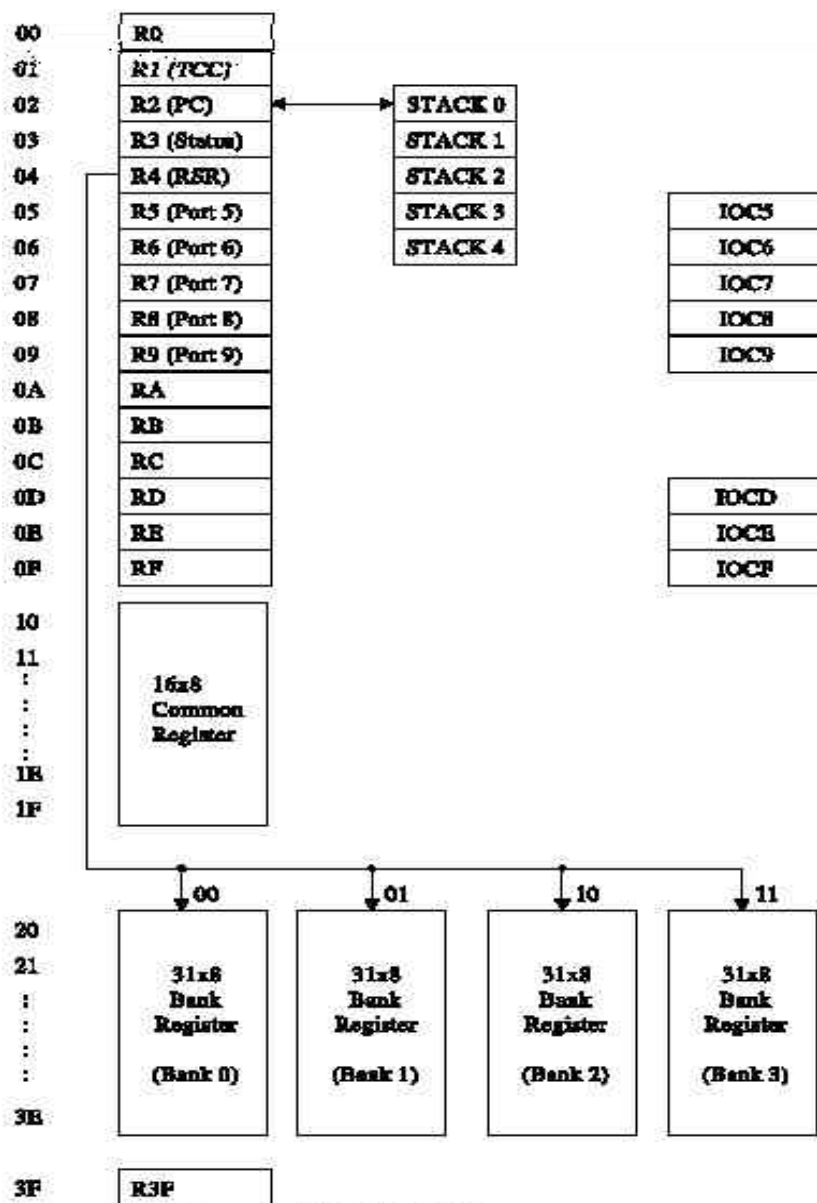


图4 数据寄存器结构

3) IOC5~IOC9 (I/O 控制寄存器)

- 1 0 0 0 0 I/O 0 0 0 0 0 状态 0 0 0 0 0 0 0
- P74 0 P76 0 同 0 0 0 0 0 0 P75 0 P77 也 0 0 样 0
- IOC9 只 0 0 了 0 6 0 0

4) IOCD (上拉控制寄存器)

7	6	5	4	3	2	1	0
S7	-	-	-	/PU9	/PU8	/PU6	/PU5

- /PU5 0 /PU6 0 /PU8 0 /PU9 默认值 0 1 禁止 0 0 0 0 0
- /PU6 0 /PU9 0 /PHEN 相 0 0 0 0 0 0 0 即 0 0 0 0 0
- S7 0 0 了 P70~P72 0 0 0 0 力 0 0 0 正 0 0 0 0 1 增强 0 LED 0 0 0 0 0

5) IOCE (WDT 控制寄存器)

7	6	5	4	3	2	1	0
-	ODE	WTE	SLPC	ROC	-	-	/WUE

- 第 0 0 0 /WUE 0 P60~P67 0 P74~P75 0 P90~P91 0 0 0 0 控 0 0 0 0 0 0 0

0 1 禁止 0 0 0 0 读写 0

● 第3 0 0 ROC 0 0 0 R-option 0 0 0 ROC 0 1 0 则 R-option 0 0 P80 0 P81 状态 0 读 0 ROC 清 0 则禁止 0 0 0 0 另 0 介绍 0 0 R-option 0 0 0 0 必须将 P81 0 / 0 P80 0 0 0 0 560K 0 0 0 0 Rex 0 0 VSS 相 0 0 若 Rex 0 VDD 相 0 / 未 0 0 P80 (P81) 状态读 0 0 0/1 0 参见图 7 0 B 0 0 0 0 读写 0

● 第4 0 0 SLPC 0 0 0 0 0 0 0 0 0 0 硬 0 0 1 0 0 0 0 清 0 0 0 0 0 0 控 0 0 0 0 0 0 0 0 0 到 0 0 0 0 0 0 0 0 禁止 0 0 0 0 停 0 0 0 0 0 进 0 休眠 0 0 2 0 0 0 到 0 0 0 0 0 0 0 0 0 0 0 0 休眠 0 0 2 0 0 0 0 了保证 0 0 0 0 0 0 稳 0 0 0 旦 0 0 0 再 0 0 0 0 0 执 0 0 0 0 0 前 0 0 0 18ms 延 0 0 OST 0 0 0 代码 0 项 0 WTC 0 否 0 0 OST 0 会 0 0 激活 0 0 0 后 0 若 WTC 0 1 则 WDT 0 0 0 休眠 0 0 2 0 框图 0 0 0 0 0 0 0 0 如图 5 0 0 0 0 0 读写 0

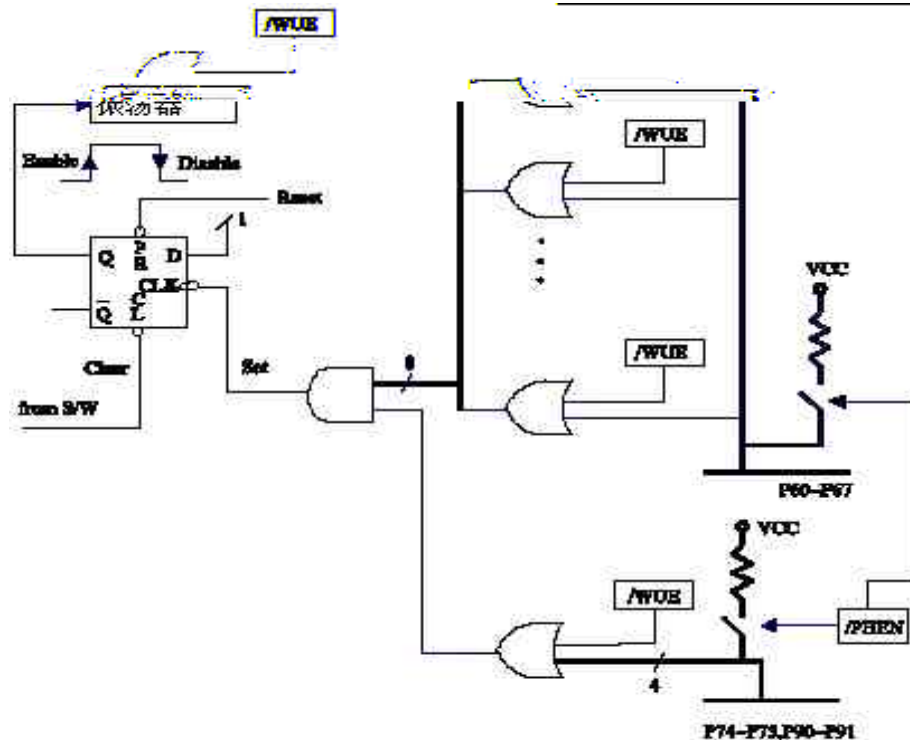


图5 休眠模式和I/O口唤醒电路框图

● 第5 0 0 WTE 0 WDT 控 0 0 代码 0 项 0 0 0 0 WTC 0 1 0 0 0 才 0 效 0 此 0 WTE 0 1 0 0 WDT, 0 0 禁止 0 WTC 0 0 0 0 0 无效 0 无 0 WTE 0 何值 WDT 均禁止 0 0 0 读写 0

● 第6 0 0 ODE 0 0 0 0 控 0 0 0 0 0 P76~P77 0 0 0 I/O 0 0 0 0 1 0 P76~P77 0 0 0 0 0 0 0 0 0 0 0 0 读写 0

● 第1~2 0 7 0 未 0 0 0

6) IOCF (中断屏蔽寄存器)

7	6	5	4	3	2	1	0
-	-	-	-	T1IE	SPIIE	EXIE	TCIE

- 第0 0 0 TCIE 0 TCIF 0 0 0 0 0 0 0 0 禁止 0 0 1 0 0 0
- 第1 0 0 EXIE 0 EXIF 0 0 0 0 0 0 0 0 禁止 0 0 1 0 0 0
- 第2 0 0 SPIIE 0 SPI 0 0 0 0 0 0 0 0 禁止 0 0 1 0 0 0
- 第3 0 0 T1IE 0 T1IE 0 0 0 0 0 0 0 0 禁止 0 0 1 0 0 0
- 第4~7 0 未 0 0 0
- 0 0 0 0 0 读写 0

6.3 TCC/WDT 预分频器

[illegible]

R1 TCC 8 /
TCC 加 1 无预
分

```

WDT 0 0 0 0 0 0 0 0 0 0 RC
0 0 0 0 当 0 0 0 0 关闭后 0 WDT
依然 0 0 0 如 0 休眠 0 0 0 即如此 0
WDT 0 0 将 0 起 0 0 0 若 WDT 0 0 0 0
0 正 0 0 0 0 0 WDT 0 0 0 0 0 0
IOCE 0 WTE 0 来 0 0 0 禁止 0 0 没
0 预分 0 情况 0 0 WDT 0 0 0 0 0 0
18ms 0

```

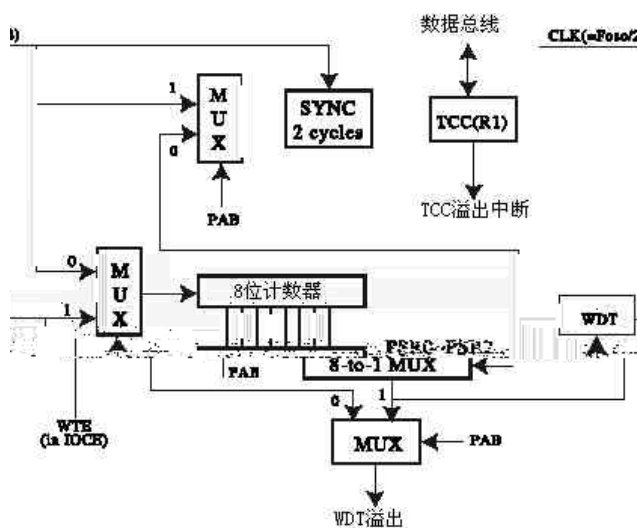


图6 WDT TCC框图

6.4 I/O 端口

I/O 口 PORT5~PORT9 均为三态 I/O 口 P60~P67、P74~P75、P90~P91、P76~P77、P80~P81、R-option 当 R-option 建议将 P80~P81 R-option P80~P81 必须 R-option 若 P80(P81) 需考虑流消

序控 I/O 控
 IOC5~IOC9
 I/O I/O 控
 读写 I/O 如图 7
 示注 I/O 读
 同状态读径同

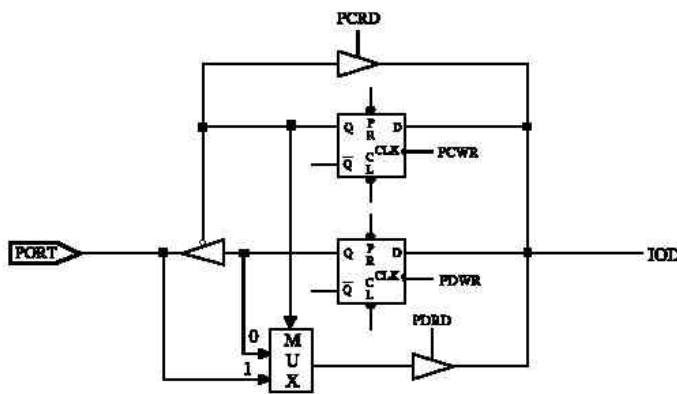


图7 I/O端口、I/O控制寄存器电路

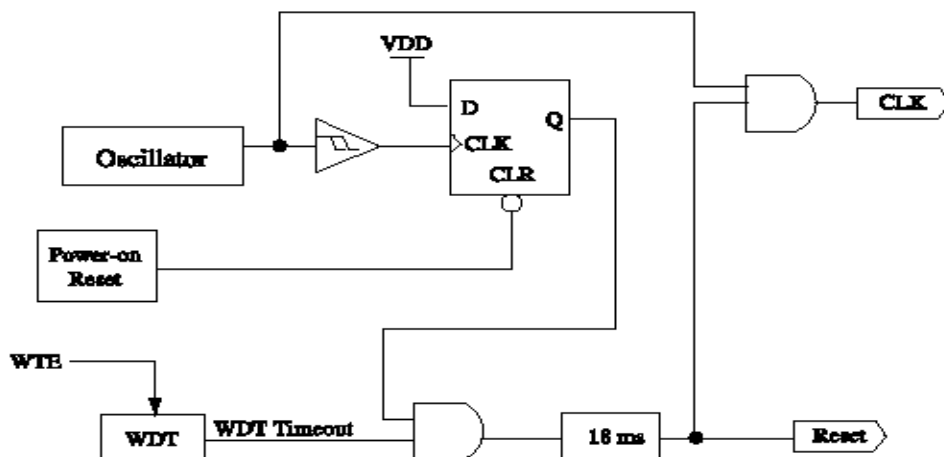


图 8 复位控制方框图

6.5 串行外围接口模式

1) 综述及特点

综：图 9 10 11 示 EM78P451 的 SPI 如何别 备 若 EM78P451 控 同 两 字节 被 送 收 若 EM78P451 将基 续 送 点

- 3 4 同步 即全
- 波
- 性
- 读缓冲 标志
- 传 最 达 8MHz

2) 功能描述

的 SPI 的

- P93/SDO 的
- P92/SDI 的
- P94/SCK 的
- P95//SS 的 需
- RBF 缓冲 检测 1 清 0.

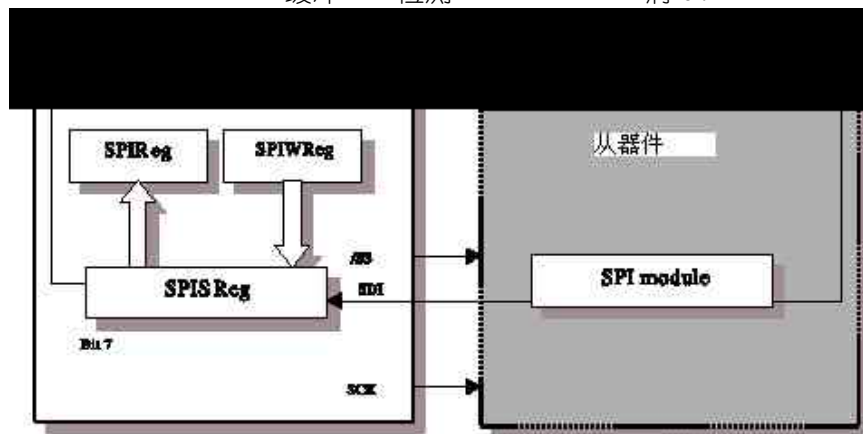


图 9 单主/从 SPI 通信

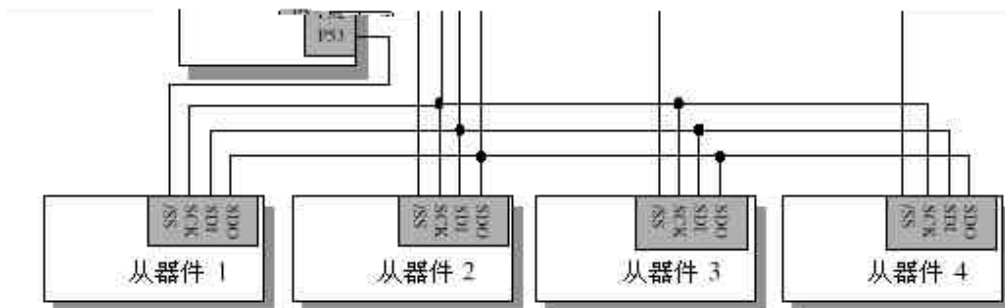


图10 单主器件多从器件SPI通信结构

- ◆ RBF1 由缓冲器满检测器置1，由软件清0
- ◆ Buffer Full Detector 当8位移动结束时置1
- ◆ SE 将数据装入SPIS寄存器，开始传送
- ◆ SPIS寄存器 各个字节数据由此一位一位地移进或移出。高位在前。SPIS和SPIW寄存器同时装入数据。只要数据一写进，SPIS便开始传输。接收完毕后，接收到的数据将被送到SPIR寄存器。RBF和RBF1标志置1。
- ◆ SPIR寄存器 读缓冲寄存器。当8位接收完成后其中数据被更新。在下一接收完成之前，数据必须被读出。读SPIR寄存器时RBF寄存器清0。
- ◆ SPIW寄存器 写缓冲寄存器。在8位传送完成之前，缓冲器不接受任何写操作。传输未完成则SE标志置1。传输结束后该标志清0。用户由此可判断写操作是否完成。
- ◆ SBR2~SBR0 对时钟频率/分频率和时钟源编程。
- ◆ Clock Select 选择内部时钟或外部时钟为传输时钟。
- ◆ Edge Select 对ES编程以选择合适的时钟沿。

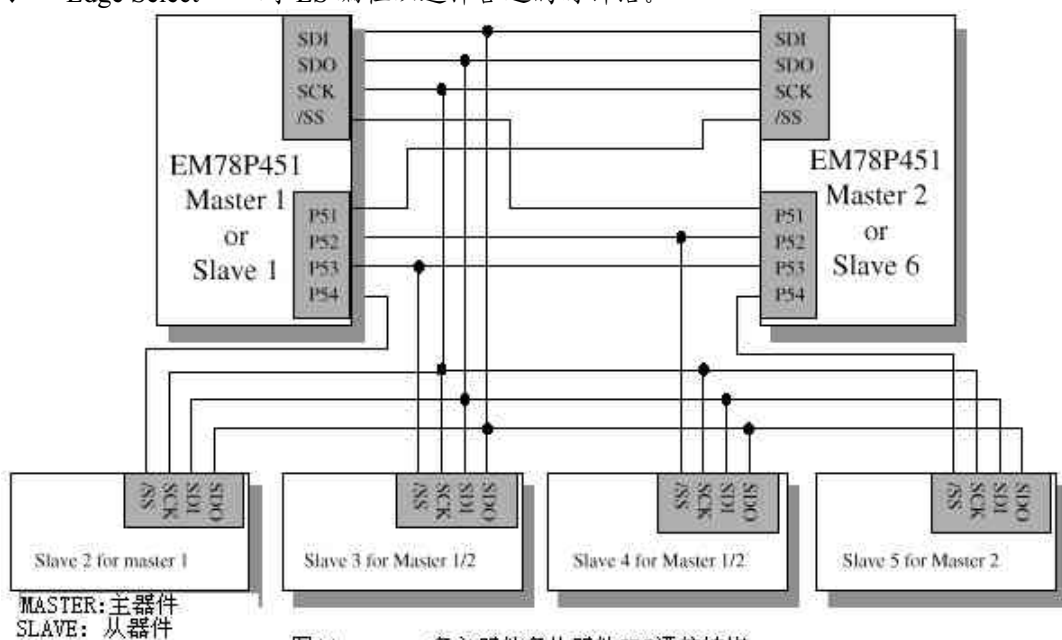


图11 多主器件多从器件SPI通信结构

3) 信号和引脚描述

如图 12 所示 4 个 SDI、SDO、SCK、/SS 将在此详细

SDI/P92 (7)

- 接收数据
- 接收数据前 8 个时钟后
- 未接收数据时状态
- 接收数据锁 8 分 8 个时钟后相同
- 接收数据到 8 个时钟将冲掉 8 个时钟收到 8 个时钟
- SPI 接收完成后 RBF、RBFIF 为 1
- 顺序如图 12、13 所示

SDO/P93 (8)

- 发送数据
- 发送数据前 8 个时钟后
- 发送数据锁 8 分 8 个时钟后相同
- SPI 完成后 SE 清 0
- 顺序如图 12、13 所示

SCK/P94 (9)

- 时钟传输
- 接收数据
- SDI、SDO 8 个时钟进同步
- ES 8 个时钟
- SBR0~SBR2 8 个时钟波
- ES, SBR0~SBR2 8 个时钟无效
- 顺序如图 12、13 所示

/SS/P95 (10)

- 接收数据 8 个时钟平效
- 接收数据 8 个时钟让 8 个时钟收到 8 个时钟
- SCK 第 1 个时钟前 8 个时钟保持到第 8 个时钟
- 当 /SS 8 个时钟忽略 SDI、SDO 8 个时钟
- 顺序如图 12、13 所示

4) 相关寄存器编程

SPI 相关寄存器如表 2、表 3 所示

表 2 SPI 模式相关控制寄存器

地址	名称	7	6	5	4	3	2	1	0
0X0D	*SPIC/RD	ES/0	SPIE/0	SRO/0	SPISE/0	0/0	SBR2/0	SBR1/0	SBR0/0
0X0F	INTC/IOCF	0	0	0	0	T1IE/0	SPIIE/0	EXIE/0	TCIE/0

注: *位名/初始值

表 3 SPI 模式相关状态/数据寄存器

地址	名称	7	6	5	4	3	2	1	0
0X0A	SPIRB/RA	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
0X0B	SPIWB/RB	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
0X0C	SPIS/RC	0	0	0	T1IF	OD3/0	OD4/0	RBFIF/0	RBF/0

SPIRB: SPI 读缓冲 8 个字节且接收完毕后将 SPISR 移至 SPIRB
RBF、RBFIF 为 1

SPIWB: SPI 写缓冲 8 个字节转后 SPIS 8 个字节

SPIC: SPI 控制寄存器

表 4 寄存器初始值

表 4 SPIC 寄存器初始值

SPIC	7	6	5	4	3	2	1	0
名称	CES	SPIE	SRO	SSE	0	SBR2	SBR1	SBR0
初始值	0	0	0	0	0	0	0	0

- ◆ CES:时钟沿选择
1=数据在下降沿移出, 上升沿移进。数据在高电平期间保持。
0=数据在上升沿一处, 下降沿移进。数据在低电平期间保持。
- ◆ SPIE:SPI 模式使能位
1=SPI 模式使能
0=SPI 模式禁止
- ◆ SRO:SPI 读溢出位
1=SPIRB 中的数据还未被读出又已完成新数据的接收。在这种情况下, SPISR 寄存器中的数据将丢失。
0=未溢出。
注: 这仅在从模式下发生。
- ◆ SSE:SPI 输出使能
1=开始传输, 保持为 1 直至当前字节传输结束。
0=传输结束, 下一字节准备传输。
注: 该位由软件清 0。

表 5 SBR0~SBR2:SPI 波特率选择位

SBR2	SBR1	SBR0	模式	波特率
0	0	0	主	Fosc/2
0	0	1	主	Fosc/4
0	1	0	主	Fosc/8
0	1	1	主	Fosc/16
1	0	0	主	Fosc/32
1	0	1	从	/SS 使能
1	1	0	从	/SS 禁止
1	1	1	主	TMR1/2

SPIS:SPI 状态寄存器

- ◆ RBFIF:读缓冲器满中断标志
1=接收结束, SPIRB 满, 产生中断 (若使能)
0=接收未结束, SPIRB 空
- ◆ RBF:读缓冲器满标志
1=接收结束, SPIRB 满
0=接收未结束, SPIRB 空
- ◆ OD3:P93 漏极开路控制
1=SDO 漏极开路使能
0=SDO 漏极开路禁止
- ◆ OD4:P94 漏极开路控制
1=SCK 漏极开路使能
0=SCK 漏极开路禁止
- ◆ SPIIE:SPI 中断使能控制
1=SPI 中断使能
0=SPI 中断禁止

5) SPI 模式时序

SCK 边沿 CES 均适图 12 示波均适图 13 波适 /SS 均适

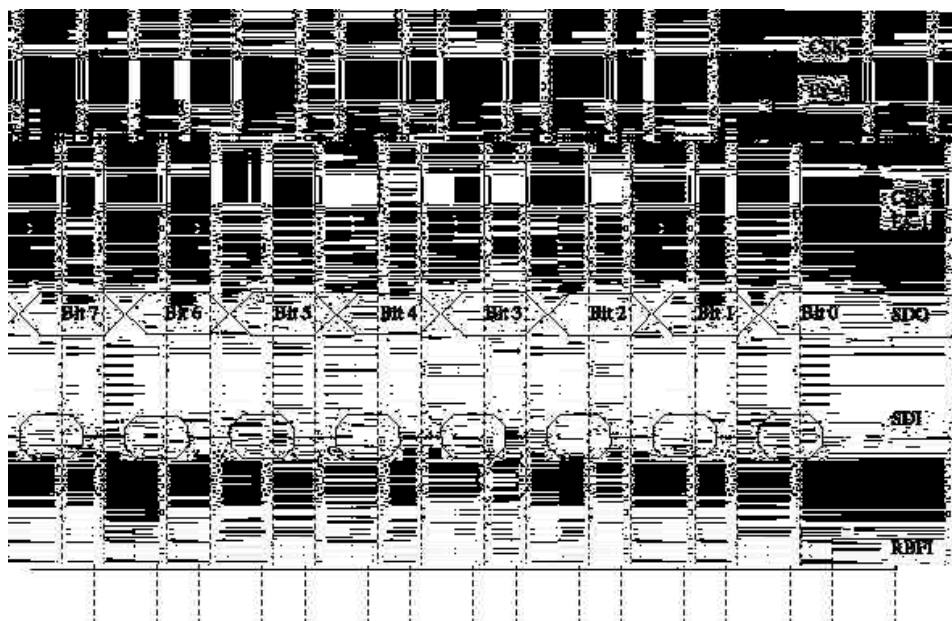


图12 /SS禁止下的SPI模式时序

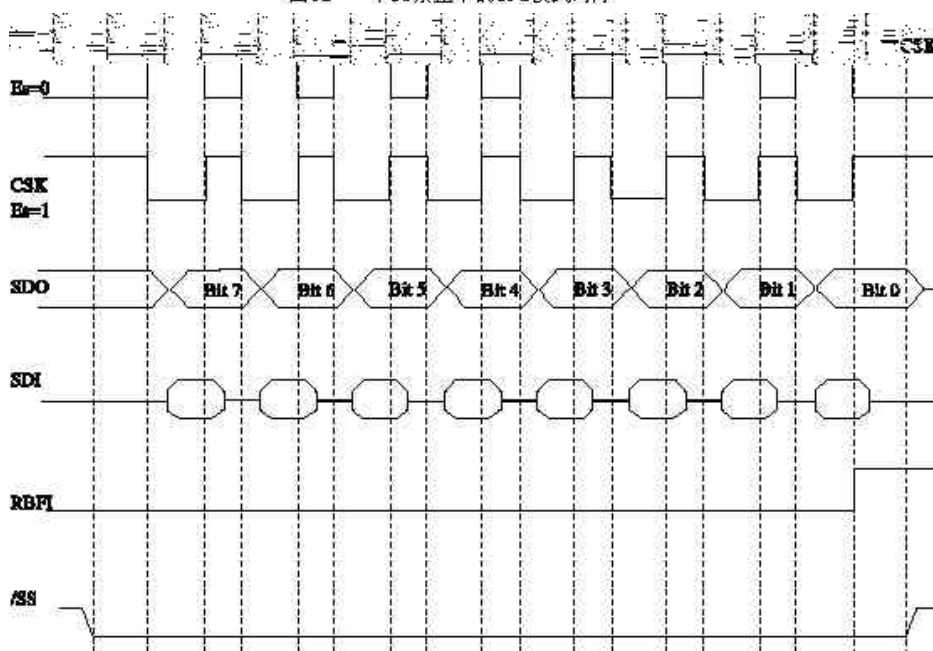


图13 /SS使能的SPI模式时序

6) SPI 软件应用

SPI 范例:

; 定义 RAM

R_0	==0	; 间址寄存器
PSW	==3	; 状态寄存器
RSR	==4	; RAM 选择寄存器
P9	==9	; 端口 9
SPIRB	==0XA	; SPI 读缓冲器
SPIWB	==0XB	; SPI 写缓冲器
SPIS	==0XC	; SPI 状态寄存器
SPIC	==0XD	; SPI 控制寄存器
R_3F	==0X3F	; 中断状态寄存器
I_A	==0X13	; 中断期间累加器保存



```
I_PSW ==0X14          ; 中断期间状态寄存器保存
;定义控制寄存器
C_P9  ==0X9           ; 端口 9 控制寄存器
C_INT ==0XF           ; 中断控制寄存器
;定义位
RUN   ==4             ; SPIC(4)
;定义引脚
SS    ==5             ; P95

INT_VECT:
ORG 0X02              ;中断子程初始地址
MOV    I_A,A          ; 保存 ACC
SWAP   I_A
SWAPA  PSW
MOV    I_PSW,A        ; 保存 PSW
BS     P9,5           ; /SS 置 1, 禁止 SPI
;如下 3 位必须按顺序清 0
BC     SPIS,0         ; RBF=0
BC     SPIS,1         ; RBFIF=0
BC     R_3F,2         ; SPIIE=0
... ..               ; 用户程序
SWAPA  I_PSW
MOV    PSW,A          ; 恢复 PSW
SWAPA  I_A            ; 恢复 ACC
RETI

SPI:
DISI                   ; 中断禁止
JBS    RX,BX          ; 模式选择
JMP    SLAVE

MASTER:
MOV    A,@0BXXXXX1XX  ; SDI 输入
IOW    P9
MOV    A,@0B01000000  ; 主模式 SPIC 初始值
MOV    SPIC,A

SLAVE:
MOV    A,@0BXX1XX1XX  ??????
IOW    P9
MOV    A,@0B01000101  ; 从模式 SPIC 初始值
MOV    SPIC,A
; 系统初始化
MOV    A,@0B00000111
CONTW
MOV    A,@0B00000100
IOW    C_INT          ; 使能 SPI 中断
CLR    R_3F           ; 清所有中断标志
BS     P9,5           ; /SS 置 1, 禁止 SPI
ENI                    ; 使能中断
... ..               ; 用户程序
DISI

JBC     SPIC,RUN       ; 检测 RUN 为 0 否
JMP     STARTTORUN
BS      SPIC,RUN       ; RUN 置 1
```

STARTTORUN:

```

    ENI                                ; 用户程序
    ....
    BC      P9,SS                      ; /SS 清 0, SPI 使能
    ....                                ; 用户程序
    MOV     SPIWB,A                    ; 传送值装入 SPIWB
    ....                                ; 用户程序
    BS      SPIC,RUN                   ; 启动 SPI 功能
    ....                                ; 用户程序
    EOP

    ORG 0XFFF                          ; 初始地址
    JMP     SPI

```

6.6 定时器

1) 综述

□ □ □ 1 □ TMR1 □ □ 1 □ 8 □ □ □ □ □ □ □ 分 □ □ □ □ □ □ □ □ □ SPI □ □ □ 波
□ □ □ □ □ □ □ □ □ TMR1 □ 读写 □ □ 何 □ □ 情况均清 0 □ □ □ □ □ □ □ □ 了 □ □ □ □ □
□ 将 TMR1EN □ 清 0 以关闭 TMR1 □

2) 功能描述

TMR1 框图如图 14 □ □ □ □ □ □ □ □ 块
如 □ □ □

OSC/4 □ □ □ □ □ □
预分 □ □ □ □ T1CLK1, T1CLK2 决 □ 分
□ □ □ 写 TMR1, T1CON □ □ 何 □ □ 均 □ □ 清
0 □

PWP □ 脉冲宽 □ 预 □ □ □ □ □ 事先写 □ 波
□ □ □ □ □ 望宽 □ □

TMR1 □ □ □ □ 1 □ □ □ □ TMR1 加 1 □ 至 □ PWP 相等 □ 然后 □ □ □ 0 □ □ SPI □ □
□ □ □ □ □ □ □ □ 传 □ □ □ □

比较 □ □ PWP □ TMR1 相等 □ 改 □ □ □ 状态 □ TMR1IF 标志同 □ □ 1 □

3) 相关寄存器编程

TMR1 □ □ 相关 □ □ □ 如表 6 □ 7 □ 示 □

表 6 TMR1 相关控制寄存器

地址	名称	7	6	5	4	3	2	1	0
0X0C	SPIS/RC	TIP0	T1P10	T1EN	T1IF	OD6	OD4	RBFIF	RBF
0X0F	INTC/IOCF	0	0	0	0	T1IE	SPIIE	EXIE	TCIE

表 7 TMR1 相关状态/数据寄存器

地址	名称	7	6	5	4	3	2	1	0
0X0E	TMR1/RE	TMR17	TMR16	TMR15	TMR14	TMR13	TMR12	TMR11	TMR10
0X0F	PWP/RF	PWP7	PWP6	PWP5	PWP4	PWP3	PWP2	PWP1	PWP0
0X0C	T1CON/IOCC	0	0	0	0	0	T1E	T1P1	T1P0

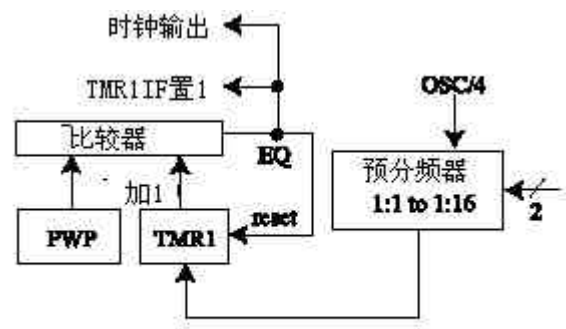


图 14 TMR1 框图

6.8 中断

EM78P451 在如下 4 种情况中引起中断

- (1) TCC 溢出。
- (2) 外部中断信号。
- (3) SPI 结束。
- (4) 可重装计数器匹配。

R3F 标志位记录了请求情况。IOCF 屏蔽位禁止 ENI 完成。当 R3F 的 0X01 位一旦进入处理程序，轮流检测 R3F 来确认退出处理程序前必须清除标志位，以免发生错误。

管否允许 R3F 相位会读 RF 果 R3F IOCF 逻辑参见图 15 RETI 子程序。

当 INT 若 将 0X002 取

6.9 指令集

见相关章节

附录一 绝对最大范围

Items	Sym.	Condition	Rating
Temperature under bias	T_{OPR}		0°C to 70°C
Storage temperature	T_{STR}		-65°C to 150°C
Input voltage	V_{IN}		-0.3V to +6.0V
Output voltage	V_O		-0.3V to +6.0V

附录二 直流电气特性 (Ta=0°C~70°C, VDD=5V, VSS=0V)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
IIL	Input Leakage Current	VIN = VDD, VSS			±1	μA
VIH	Input High Voltage		2.0			V
VIL	Input Low Voltage				0.8	V
VIHX	Clock Input High Voltage	OSCI	3.5			V
VILX	Clock Input Low Voltage	OSCI			1.5	V
VOH1	Output High Voltage (ports 5,6,8,9 and P74~P77)	IOH = -12.0mA	2.4			V
VOH2	Output High Voltage (P70~P72)(S7=0)	IOH = -10.0mA		2		V
VOH3	Output High Voltage (P70~P72)(S7=1)	IOH = -10.0mA	2.4			V
VOL1	Output Low Voltage (port5,6,8,9 and P74~P75)	IOL = 5.0mA			0.4	V
VOL2	Output Low Voltage (P70~P72)(S7=0)	IOL = 12.0mA			0.4	V
VOL3	Output Low Voltage (P70~P72)(S7=1), P76~P77)	IOL = 10.0mA		3		V
IPH	Pull-high current	Pull-high active, input pin at VSS	-250	-400	-500	μA
ISB	Power-down current	All input and I/O pin at VDD, output pin floating, WDT enabled			10	μA
ICC1	Operating supply current (VDD=5.0V) at two cycles/two clocks	/RESET = High, Fosc=1.84324MHz(CK2="0"), output pin floating			3	mA

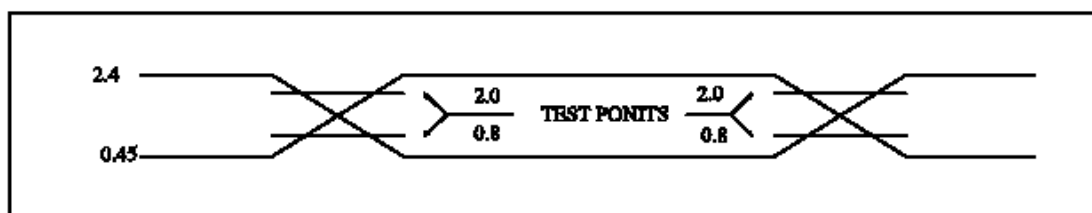
附录三 交流电气特性 ($T_a=0^{\circ}\text{C}\sim 70^{\circ}\text{C}$, $V_{DD}=5\text{V}$, $V_{SS}=0\text{V}$)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
Delk	Input CLK duty cycle		45	50	55	%
Tins	Instruction cycle time (CLK="0")	RC Type 3.679M	500		DC	ns
Ttcc	TCC input period		$(T_{ins}+20)/N^*$			ns
Twdt	Watchdog Timer period	$T_a = 25^{\circ}\text{C}$		18		ms
Tdrh	Device reset hold period	$T_a = 25^{\circ}\text{C}$		18		ms

Note : N^* = selected prescaler ratio.

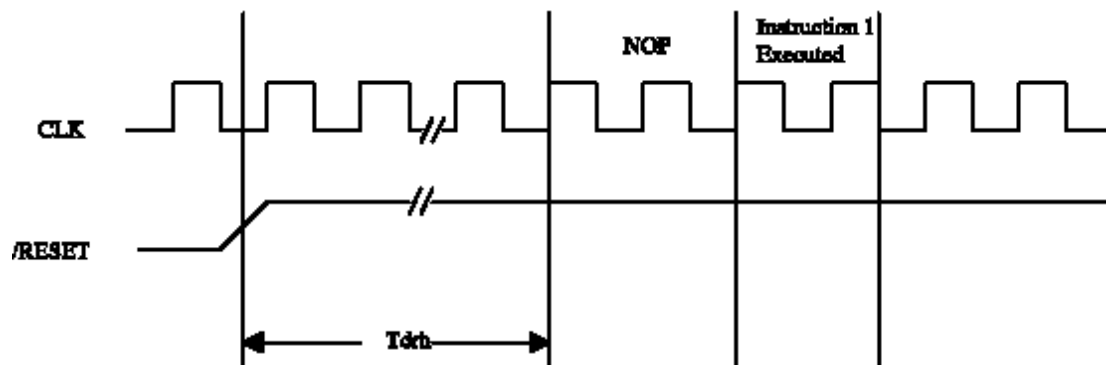
附录四 时隙图

交流 □ □ / □ □ 波 □

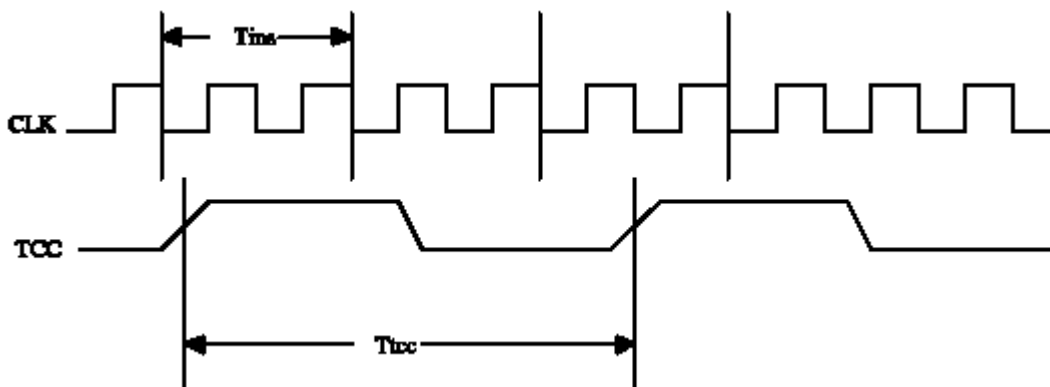


AC Testing : Input is driven at 2.4V for logic "1", and 0.45V for logic "0". Timing measurements are made at 2.0V for logic "1", and 0.8V for logic "0".

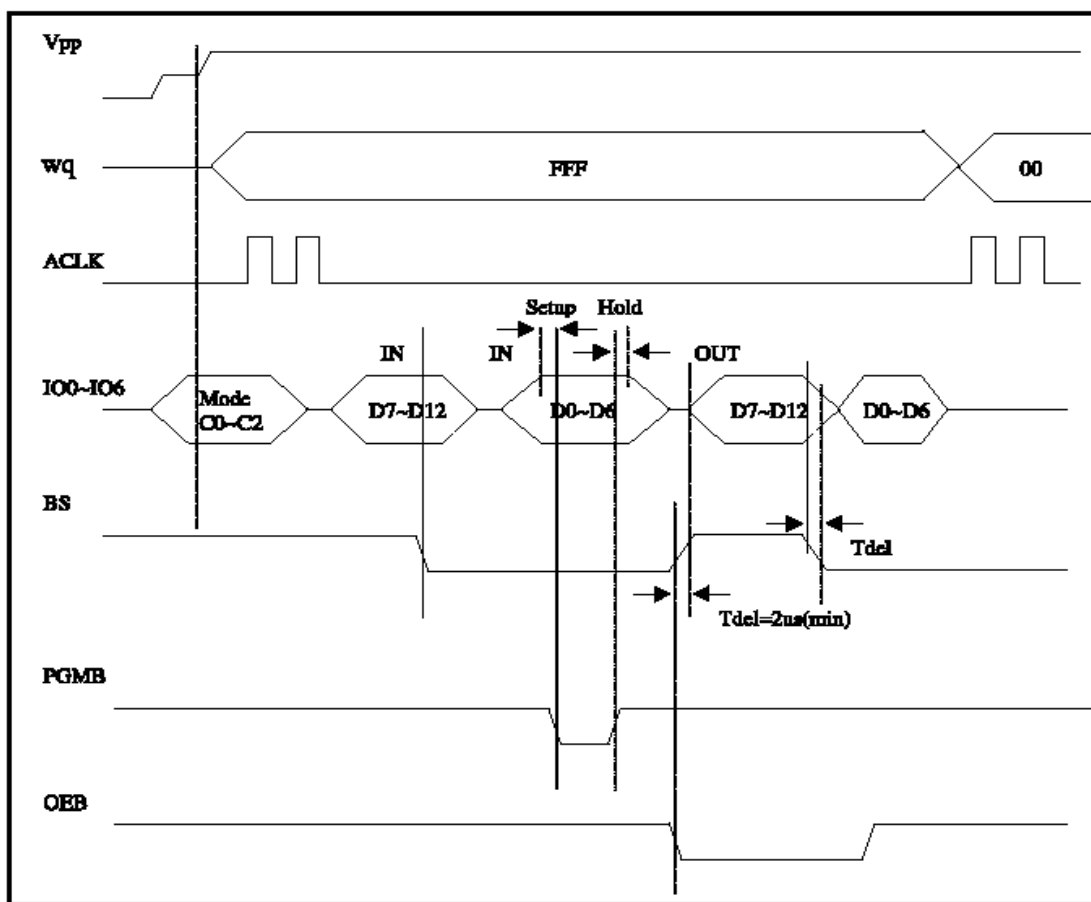
□ □ □ 隙 □ CLK= "0" □



TCC □ □ □ 隙 □ CLK= "0" □

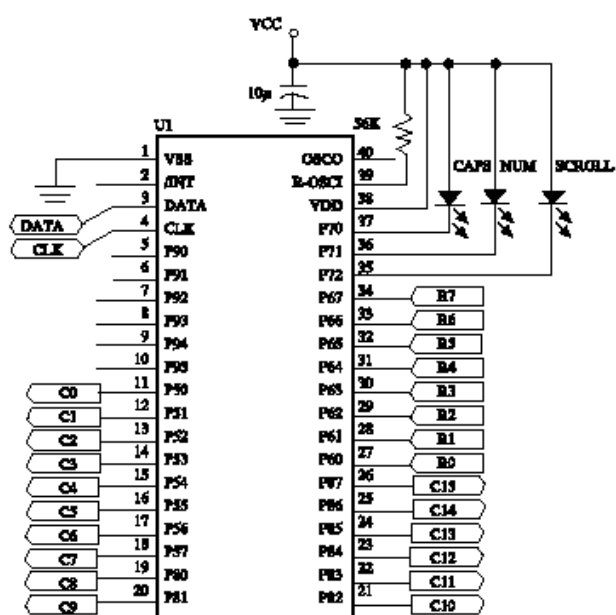


正 0 0 0 0 0 波 0



Attention : 1. Setup & Hold time of data-in D0~D6
2. ACLK

附录五 应用电路



EM78P451

	R0	R1	R2	R3	R4	R5	R7
C0			098				064
C1		044					037
C2	110	016	001	002	017	031	046
C3	045	030	112	003	018	032	047
C4	113	114	113	004	019	033	048
C5	095	021	006	005	020	034	049
C6	096	022	007	008	023	035	050
C7		115	119	010	024	036	051
C8	116	015	120	121		037	052
C9	117	028	013	009	024	038	053
C10	041	027	012	011	026	040	055
C11		092	076	122	091	083	080
C12	099	097	075	123	096	096	089
C13	104	102	085	086	101	103	100
C14	083		080	081	016	108	126
C15	060			124	125		062



附录六 应用软件（SPI 收发）

演示程序 EMC++ 写

```
#EM45
;DEFINE CPU RAM
R_0      == 0      ;DEFINE BIT
TCC      == 1      #DEFINE B_KEY R_BIT.0
PC       == 2      #DEFINE SPI_RUN SPIC.4
PSW      == 3
RSR      == 4      #DEFINE CY PSW.0
P5       == 5      #DEFINE DC PSW.1
P6       == 6      #DEFINE Z PSW.2
P7       == 7      #DEFINE D6 RSR.6
P8       == 8      #DEFINE D7 RSR.7
P9       == 9
SPIRB    == 0XA    #DEFINE P_IN P6
SPIWB    == 0XB    #DEFINE P_OUT P5
SPIS     == 0XC
SPIC     == 0XD
TMR1     == 0XE    ;DEFINE PROT
PWP      == 0XF    #DEFINE P_START P9.0
R_3F     == 0X3F   #DEFINE P_MS_SEL P9.1
                        #DEFINE P_SPI_SS P9.5
R_ACC    == 0X10
R_ACC2   == 0X11    ORG 0
R_ACC3   == 0X12
I_A      == 0X13    MAIN()
I_PSW    == 0X14
I_RSR    == 0X15    ORG 1
I_ACC    == 0X16    NOP
I_A=A
R_BIT    == 0X17    SWAP I_A
R_CODE   == 0X18    SWAPA PSW
                        I_PSW=A
C_P5     == 0X5     I_RSR=RSR
C_P6     == 0X6     I_ACC=R_ACC
C_P7     == 0X7
C_P8     == 0X8     PSW=0
C_P9     == 0X9     RSR=0
C_T1CON  == 0XC
C_HIGH   == 0XD     P8++
C_WDT    == 0XE
```



```
C_INT      == 0XF

                                ENDIF

P_OUT=SPIRB
P_SPI_SS=1      !OPTION=0B111
                                !C_HIGH=0
                                !C_WDT=0B00110001
SPIS.0=0        !C_INT=0B00000100
SPIS.1=0
R_3F.2=0

                                PSW=0
                                RSR=0
                                R_3F=0

RSR=I_RSR
R_ACC=I_ACC      RSR=0X10
SWAPA I_PSW      DO
PSW=A            R_0=0
SWAPA I_A        D6=1
                                R_0=0
RETI             D7=1
                                R_0=0
                                D6=0
                                R_0=0

MAIN() D7=0

                                WHILE++RSR!=0X40
DISI             RSR=0
P5=0             P_SPI_SS=1
!P5=0
P6=0             ENI
!P6=0XFF
P7=0             LOOP:
!P7=0            WDTC
P8=0
!P8=0
P9=0             IF P_MS_SEL==0
IF P_MS_SEL      SPIWB=R_CODE
!P9=0B00000111  DISI
SPIC=0B01000100 IF SPI_RUN==0
ELSE             IF P_SPI_SS==0
!P9=0B00100111  R_CODE++
SPIC=0B01000101
ENDIF
```



```

        SPI_RUN=1
    ENDIF
ENDIF
ENI
ENDIF

IF P_START==0
    IF B_KEY==0
        B_KEY=1
        IF SPI_RUN==0
            P_SPI_SS=0
            SPIWB=0xAA
            FOR R_ACC=1,R_ACC!=0,R_ACC++
                NOP
            NEXT
            SPI_RUN=1
        ENDIF
    ENDIF
ELSE
    B_KEY=0
ENDIF
GOTO LOOP
EOP
ORG 0XFFF
JMP MAIN
```

目 录

一 概括描述	4-1
二 功能特点	4-1
三 引脚分配	4-2
四 功能框图	4-2
五 引脚描述	4-2
六 功能描述	4-3
6.1 操作寄存器	4-3
6.2 特殊功能寄存器	4-5
6.3 TCC/WDT 预分频器	4-8
6.4 I/O 端口	4-8
6.5 串行外围接口模式	4-9
6.6 定时器	4-15
6.7 复位与唤醒	4-16
6.8 中断	4-17
6.9 指令集	4-17
附录一 绝对最大范围	4-17
附录二 直流电气特性 (Ta=0℃~70℃, VDD=5V, VSS=0V)	4-17
附录三 交流电气特性 (Ta=0℃~70℃, VDD=5V, VSS=0V)	4-18
附录四 时隙图	4-18
附录五 应用电路	4-19
附录六 应用软件 (SPI 收发)	4-20