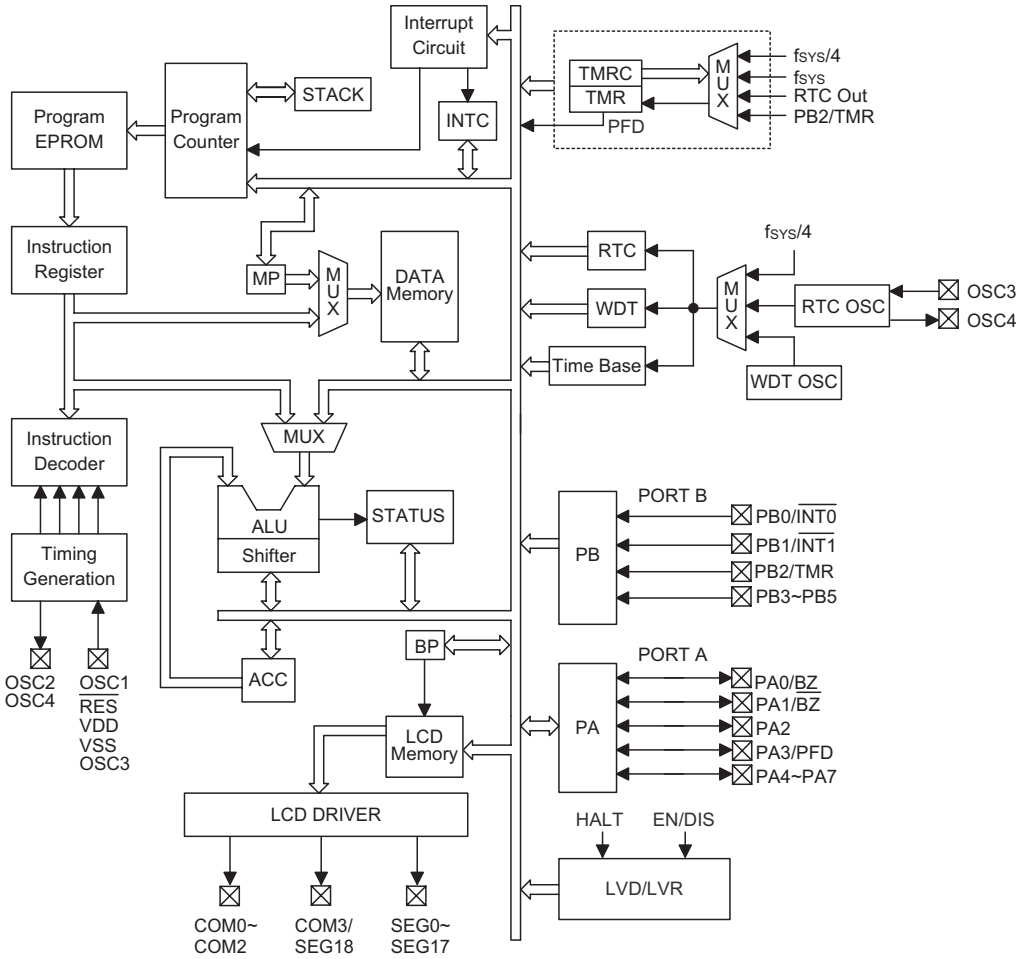
特点

- 工作电压：3.0V ~ 5.5V
- 6 位输入口
- 8 位双向输入/输出口
- 2 个外部中断输入
- 带 PFD（可编程分频器）功能的一个 8 位可编程定时/计数器
- 带 19×3 或 19×4 段 的 LCD 驱动器
- 2K×14 位的程序存储器 EPROM
- 96×8 位的数据存储器 RAM
- 实时时钟（RTC）
- 实时时钟（RTC）的 8 位前置分频器
- 看门狗定时器
- 蜂鸣器输出
- 内置晶振、RC 振荡器和 32768Hz 晶振
- 具有节能暂停和唤醒功能来降低功耗
- 4 层堆栈
- 位操作指令
- 14 位查表指令
- 系统时钟为 8MHz 时，指令周期最快为 0.5 μs
- 63 条功能强大的指令
- 指令执行时间皆为 1 或 2 个机器周期
- 48 脚 SSOP

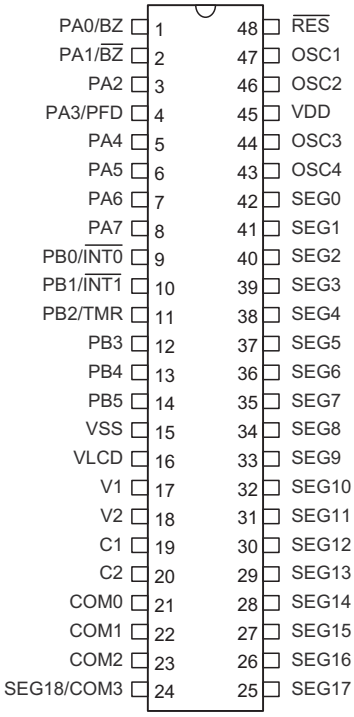
概述

HT49R30A-1 是一款高效率、精简指令集的八位高性能单片机。单周期指令和二级流水线结构使其适合高速应用，它也适用于多种 LCD 低功耗应用，如计算器、时钟、游戏机、电子秤、镭射产品及其它的掌上型 LCD 产品，另外，它还特别适用于电池系统。

系统框图


Interrupt Circuit
TMRC
TMR
PFD
MUX
fSYS/4
fSYS
RTC Out
PB2/TMR
Program EPROM
Program Counter
STACK
INTC
Instruction Register
MP
MUX
DATA Memory
RTC
WDT
Time Base
fSYS/4
MUX
RTC OSC
OSC3
OSC4
WDT OSC
Instruction Decoder
MUX
ALU
Shifter
STATUS
Timing Generation
PORT B
PB
PB0/INT0
PB1/INT1
PB2/TMR
PB3~PB5
OSC2
OSC4
OSC1
RES
VDD
VSS
OSC3
ACC
BP
PORT A
PA
PA0/BZ
PA1/BZ
PA2
PA3/PFD
PA4~PA7
LCD Memory
LCD DRIVER
HALT
EN/DIS
LVD/LVR
COM0~
COM2
COM3/
SEG18
SEG0~
SEG17

引脚图



HT49R30A-1
– 48 SSOP-A

引脚说明

引脚名称	I/O	掩模选项	说　　明
PA0/BZ PA1/$\overline{BZ}$ PA2 PA3/PFD PA4~PA7	I/O	有无唤醒功能 有无上拉电阻 CMOS 或 NMOS	PA0~PA7 是带斯密特触发输入的 8 位双向输入/输出端口。每一位能被掩模选项设置为输入唤醒。PA0~PA3 为 CMOS 输出或 NMOS 输入/输出（由掩模选项确定有无上拉电阻）。PA4~PA7 是带上拉电阻的 NMOS 输入/输出。PA0~PA1 由掩模选项确定为 I/O 引脚或蜂鸣器输出。PA3 由掩模选项确定为 I/O 引脚或 PFD 输出。
PB0/$\overline{INT0}$ PB1/$\overline{INT1}$ PB2/TMR PB3~PB5	I	—	PB0~PB7 是 8 位带上拉电阻的斯密特触发输入口。PB0、PB1 可软件分别设置为输入引脚或外部中断控制引脚（$\overline{INT0}$）和（$\overline{INT1}$）。而 PB2 也可软件设置为输入引脚或定时/计数器 TMR 输入引脚。
V_{SS}	—	—	电源负极，GND。
V_{LCD}	I	—	LCD 电源。
V1,V2,C1,C2	I	—	电压泵。
SEG18/COM3 COM2~COM0	O	1/3 或 1/4 占空比	SEG18 可由掩模选项确定为 LCD 的段(segment)或公共端的输出驱动器。COM2~COM0 是作为 LCD 面板的输出极。
SEG17~SEG0	O	—	LCD 面板段驱动器输出。
OSC4 OSC3	O I	RTC 或系统时钟	实时时钟振荡器。OSC3 和 OSC4 连接到一个 32768Hz 的晶体振荡器来产生定时时间或连接到系统时钟源（由掩模选择决定）。无内置电容器。

引脚名称	I/O	掩模选项	说　明
V_{DD}	—	—	电源正极。
OSC1 OSC2	I O	石英晶体 或 RC	OSC1 和 OSC2 连接一个 RC 或一个石英晶体（由掩模选项确定）来产生内部系统时钟。在 RC 方式下，OSC2 是一个系统时钟四分频的输出端。 系统时钟也可来源于 RTC 振荡器。如果系统时钟来源于 RTC 振荡器，OSC1 和 OSC2 引脚不得悬空。
$\overline{RES}$	I	—	斯密特触发器复位输入，低电平有效。

极限参数*

工作电压 ---------- Vss - 0.3 至 5.5 伏　　储存温度 ---------- - 50℃至 125℃

输入电压 ----- Vss - 0.3 至 VDD +0.3 伏　　工作温度 ---------- - 40℃至 85℃

注意：这是器件的极限参数。超越上述的极限参数范围可能会对器件造成严重的损害。器件功能并非必然可于未列于规格中的其他情况而且长期暴露于极限状况下可能会影响器件的可靠性。

直流特性　　Ta=25℃

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
VDD	工作电压	—	—	3.0	—	5.5	V
IDD1	工作电流 (石英晶振荡器)	3V	无负载 fsys=4MHz	—	2.0	3.0	mA
		5V		—	5.0	8.0	
IDD2	工作电流 (RC 振荡器)	3V	无负载 fsys=4MHz	—	1.8	2.7	mA
		5V		—	4.6	7.5	
IDD3	工作电流 (Fsys=32768Hz)	3V	无负载	—	1.2	2	μA
		5V		—	4	7	μA
ISTB1	静态电流 (*fs=T1)	3V	无负载，系统 HALT HALT 时关闭 LCD	—	—	1	μA
		5V		—	—	2	
ISTB2	静态电流 (*fs=32.768kHz OSC)	3V	无负载，系统 HALT HALT 时关闭 LCD, 电容型	—	4	10	μA
		5V		—	14	20	
ISTB3	静态电流 (*fs= WDT RC OSC)	3V	无负载，系统 HALT HALT 时关闭 LCD, 电容型	—	2	5	μA
		5V		—	6	10	μA
ISTB4	静态电流 (*fs=32.768kHz OSC)	3V	无负载，系统 HALT HALT 时打开 LCD 电阻型 1/2 偏压	—	17	30	μA
		5V		—	34	60	μA
ISTB5	静态电流 (*fs=32.768kHz OSC)	3V	无负载，系统 HALT HALT 时打开 LCD, 电阻型 1/3 偏压	—	13	25	μA
		5V		—	28	50	μA
ISTB6	静态电流 (*fs= WDT RC OSC)	3V	无负载，系统 HALT HALT 时打开 LCD, 电阻型 1/2 偏压	—	14	25	μA
		5V		—	26	50	μA
ISTB7	静态电流 (*fs= WDT RC OSC)	3V	无负载，系统 HALT HALT 时打开 LCD, 电阻型 1/3 偏压	—	10	20	μA
		5V		—	19	40	μA

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{IL1}	I/O 口、TMR、$\overline{INT}$ 输入低电压	3V	—	0	—	0.2V_{DD}	V
		5V	—	0	—	0.2V_{DD}	V
V_{IH1}	I/O 口、TMR、$\overline{INT}$ 输入高电压	3V	—	0.8V_{DD}	—	V_{DD}	V
		5V	—	0.8V_{DD}	—	V_{DD}	V
V_{IL2}	输入低电压($\overline{RES}$)	3V	—	0	—	0.4V_{DD}	V
		5V	—	0	—	0.4 V_{DD}	V
V_{IH2}	输入高电压($\overline{RES}$)	3V	—	0.9V_{DD}	—	V_{DD}	V
		5V	—	0.9V_{DD}	—	V_{DD}	V
I_{OL}	I/O 口灌电流	3V	V_{OL}= 0.1 V_{DD}	6	12	—	mA
		5V	V_{OL}= 0.1 V_{DD}	10	25	—	mA
I_{OH}	I/O 口源电流	3V	V_{OH}= 0.9 V_{DD}	-2	-4	—	mA
		5V	V_{OH}= 0.9 V_{DD}	-5	-8	—	mA
R_{PH}	I/O 端口和$\overline{INT0}$，$\overline{INT1}$的上拉电阻。	3V	—	40	60	80	KΩ
		5V	—	10	30	50	KΩ
V_{LVR}	低电压复位电压	—	掩模选择 LVD 电压为 3.3 伏	2.7	3.2	3.6	V
V_{LVD}	低电压检测电压	—	掩模选择 LVD 电压为 3.3 伏	3.0	3.3	3.6	V

注意： “*” $t_{SYS}=1/f_{SYS}$

交流特性 Ta=25℃

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
F_{SYS1}	系统时钟（石英晶体振荡器）	3V	—	400	—	4000	kHz
		5V	—	400	—	8000	
F_{sys2}	系统时钟（RC 振荡器）	3V	—	400	—	4000	kHz
		5V	—	400	—	8000	
F_{sys3}	系统时钟 32768Hz 石英晶振	—	—	—	32768	—	Hz
f_{RTCOSC}	实时钟频率	—	—	—	32768	—	Hz
f_{TIMER}	定时器 I/P 频率 (TMR0/TMR1)	3V	—	0	—	4000	kHz
		5V	—	0	—	8000	
t_{WDTOSC}	看门狗振荡器	3V	—	45	90	180	us
		5V	—	35	65	130	
t_{RES}	外部复位低电平的脉宽	—	—	1	—	—	us
t_{SST}	系统启动延迟时间	—	上电或从 HALT 状态唤醒	—	1024	—	t_{SYS}
t_{INT}	中断脉冲宽度	—	—	1	—	—	us

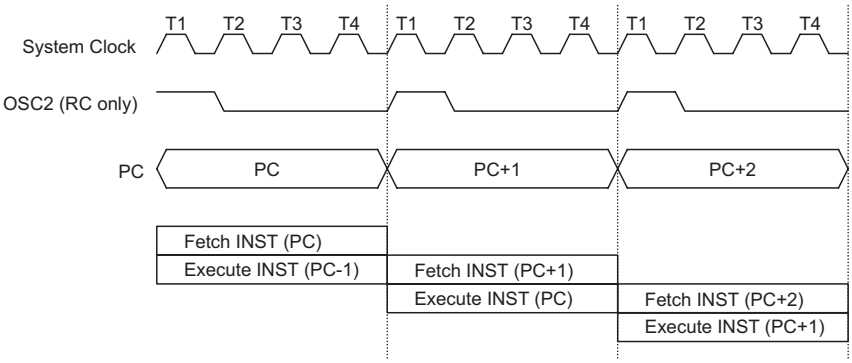
注意：tsys=1/fsys

功能说明

指令执行时序

系统频率由石英晶体振荡器、RC 振荡器或 32768Hz 晶振产生。系统内部对此频率进行四分频,产生四个不重迭的时钟周期作为系统时钟，一个指令周期包含四个系统时钟周期。

指令读取与执行是以流水线方式来进行的。这种方式允许指令在前一个指令周期进行读取操作，而在当前指令周期里进行解码与执行。这种流水线方式能在一个指令周期里有效地执行每条指令。如果涉及到的指令要改变程序计数器的值，就需要花两个指令周期来完成这一条指令。



操作流程

程序计数器（PC）

程序计数器为 11 位宽，是指令字的标志器，控制了程序的流程。单片机从程序计数器所指向的程序存储器里抓取指令来执行，程序计数器(pc)最大可以对 2048 个地址进行寻址。

取得指令字以后，程序计数器(PC)会自动指向下一个指令字的地址。PC 将指向包含下一指令码的存储器字，但是如果执行跳转、条件单跳转、装载 pcl 寄存器、子程序调用、中断、复位初始化或由中断子程序返回等情况，程序计数器(pc)会载入相对应的地址，而非下一个地址来操作程序流程。

举例而言，如果执行条件单跳跃指令，当条件符合时，则在执行此条指令时装入的下一条指令会被抛弃，且一个假指令周期（dummy cycle）会被插入，程序计数器才会指向正确的指令字地址，因此需要两个指令周期。其他情况，程序计数器指向下一条指令字的地址。

程序计数器的低字节单元（PCL）是一个可读写的暂存器（06H），如果写入一个值将会产生一个一个短程跳跃动作，这个短程跳跃范围是 256 个地址。同样在此情况下也会插入一个假指令周期。

模　　式	程序计数器										
	*10	*9	*8	*7	*6	*5	*4	*3	*2	*1	*0
初始化复位	0	0	0	0	0	0	0	0	0	0	0
外部中断 0	0	0	0	0	0	0	0	0	1	0	0
外部中断 1	0	0	0	0	0	0	0	1	0	0	0
定时/计数器溢出	0	0	0	0	0	0	0	1	1	0	0
时基中断	0	0	0	0	0	0	1	0	0	0	0
RTC 中断	0	0	0	0	0	0	1	0	1	0	0
短跳转	PC+2										
装载 PCL	*10	*9	*8	@7	@6	@5	@4	@3	@2	@1	@0
跳转，子程序调用	#10	#9	#8	#7	#6	#5	#4	#3	#2	#1	#0
从子程序返回	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0

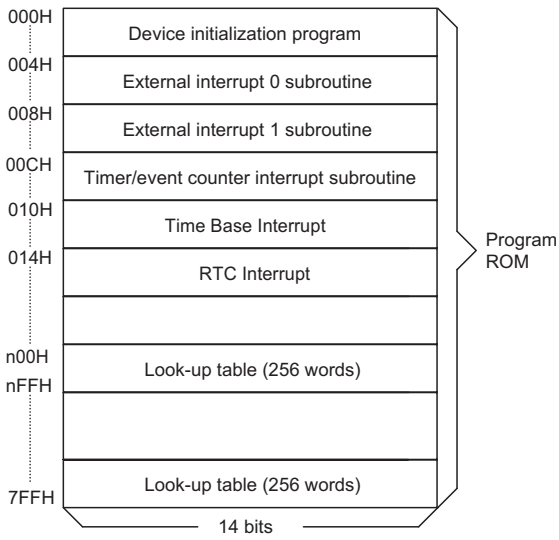
程序计数器

注意：*10～*0 ： 程序计数器位　　S10～S0 ： 堆栈寄存器位
　　#10～#0 ： 指令代码位　　@7～@0 ： PCL 位

程序存储器（EPROM）

程序存储器（EPROM）用来存放要执行的指令代码。还包括数据，表格和中断入口。程序存储器为 2048×14 位。程序存储器（EPROM）的空间都可以由程序计数器（PC）或表格指针（Table Pointer）来寻址。

下所列出的程序存储器（EPROM）的地址是专为特殊用途而保留的。



Note: n ranges from 0 to 7

- 地址 000H

  此地址保留给程序初始化之用。当系统复位时，程序会从 000H 地址开始执行。

- 地址 004H

  此地址保留给外部中断服务使用。当中断允许，且堆栈未满，则一旦$\overline{\text{INT0}}$输入脚被电平触发，就能产生中断，程序会从 004H 地址开始执行外部中断服务程序。

- 地址 008H

  此地址保留给外部中断服务程序使用。当中断允许，且堆栈未满，则一旦$\overline{\text{INT1}}$输入脚被电平触发，就能产生中断，程序会从 008H 地址开始执行外部中断服务程序。

- 地址 00CH

  此地址保留给定时/计数器中断服务使用。当中断允许，且堆栈未满，则一旦定时/计数器发生溢出时，就能产生中断，程序会从 00CH 地址开始执行中断服务程序。

- 地址 010H

  此区域保留给时基中断服务使用。当中断允许，且堆栈未满，则一旦时基中断产生，程序会从 014H 地址开始执行中断服务程序。

- 地址 014H

  此区域保留给实时时钟中断服务使用。当中断允许，且堆栈未满，则一旦实时中断产生，程序会从 018H 地址开始执行中断服务程序。

- 表格地址

  EPROM 内的任何地址都可用来作为查表地址使用。查表指令为 TABRDC [m] 与 TABRDL [m]。TABRDC [m]是查当前页的内容[1 页=256 个字 (word)]。TABRDL [m]是查最后一页的内容。[m] 为数据被存入的地址。在执行 TABRDC [m]指令（或 TABRDL [m] 指令）后，将会传送当前页（或最后一页）上的数据内容的低位字节到[m]，而数据内容的高位字节传送到 TBLH（08H）。表低位字节的目的地址是完全定义的，而表格中的其他位则送到 TBLH 的低位，剩余的一位读出为“0”。TBLH 为只读寄存器，而表格指针（TBLP）是可以读写的寄存器（07H），用来指明表格地址。在访问表格以前，通过对 TBLP 寄存器赋值来指明表格地址。查表指令要花两个指令周期来完成这一条指令的操作。按照用户的需要，表格地址这些位置可以作为正常的程序存储器来使用。

指令	表格地址										
	***10**	***9**	***8**	***7**	***6**	***5**	***4**	***3**	***2**	***1**	***0**
TABRDC[m]	P10	P9	P8	@7	@6	@5	@4	@3	@2	@1	@0
TABRDL[m]	1	1	1	@7	@6	@5	@4	@3	@2	@1	@0

表格地址

注意：*10～*0 ：表格地址位　　P10～P8 ：当前程序计数器位

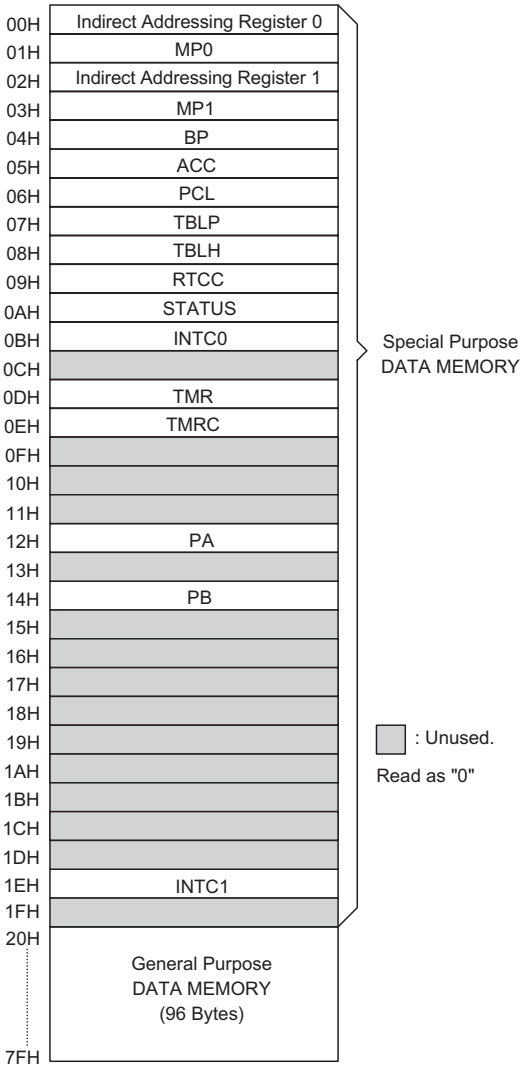
@7～@0 ：表格指针位

堆栈寄存器（STACK）

堆栈寄存器（STACK）是一个用来保存 PC 值的特殊存储单元，HT49R30A-1 有 6 级堆栈。堆栈寄存器既不是数据存储器的一部分，也不是程序存储器的一部分，而且它既不能读出，也不能写入。栈将要

弹出的地址的由堆栈指针（SP）来索引，堆栈指针也不能读出与写入。一旦发生子程序调用或中断被响应时，程序计数器（PC）的值会被压入堆栈，在子程序调用结束或中断被响应结束时（执行指令 RET 或 RETI），堆栈将原先压入堆栈的内容弹出，重新装入程序计数器中。在系统复位后，堆栈指针会指向堆栈顶部。

如果堆栈满了，并且发生了不可屏蔽的中断，那么中断请求标志将会被记录下来，但是，该中断的响应还是会被禁止，一旦堆栈指针（由 RET 或 RETI）发生递减时，中断服务才会被响应。这个功能防止堆栈溢出，使得程序员易于使用这种结构。同样地，堆栈已满，接着又执行一个子程序调用（CALL），那么堆栈会产生溢出，而使首先进入堆栈的内容丢失。只有最近保留的六个返回地址会被堆栈纪录。



数据存储器 (RAM)

数据存储器 RAM 由 113×8 位组成。它可分成两个功能组，即特殊功能寄存器和通用数据存储器。这两个功能组的大多数单元可以读写，但有一些是只读的。

这两个功能组中，特殊功能寄存器包括间接寻址寄存器 0（00H），存储器指针寄存器 0（MP0；01H），间接寻址寄存器 1（02H），存储器指针寄存器 1（MP1；03H），存储器段指针（BP；04H），累加器（ACC；05H），程序计数器低位字节寄存器（PCL；06H），表格指针寄存器（TBLP；07H），表格高位字节寄存器（TBLH；08H），实时时钟控制寄存器（RTCC；09H），状态寄存器（STATUS；0AH），中断控制寄存器 0（INTC0；0BH），定时/计数器（TMR；0DH），定时/计数器控制寄存器（TMRC；0EH），I/O 寄存器（PA；12H，PB；14H），中断控制寄存器 1（INTC1；1EH）。另外，通用数据存储器的 20H~5FH 地址作为程序数据和控制信息使用。

所有的 RAM 区单元都能直接执行算术、逻辑、递增、递减和移位等运算。除了某些特殊的位以外，RAM 中的每一位都可以由 SET[m].i 和 CLR[m].i 指令来置位和复位。这些 RAM 都可通过存储器指针寄存器 0（MP0；01H）和存储器指针寄存器 1（MP1；03H）来间接寻址。

间接寻址寄存器

地址 00H 和 02H 作为间接寻址寄存器。它们都没有实际的物理结构。任何对[00H]和[02H]的读/写操作，都会访问由 MP0[01H]和 MP1[03H]所指向的 RAM 单元。间接地读取 00H 或 02H 单元，将会得到值 00H，而间接地写入 00H 或 02H 单元，则不会产生任何结果。

间接寻址寄存器之间不支持数据传送功能。存储器指针寄存器 MP0 的宽度是 7 位，MP1 的宽度是 8 位，被用来访问由间接寻址寄存器所对应的 RAM。MP0 只能用于数据存储器，而 MP1 能用于数据存储器和 LCD 显示存储器。

累加器 （ACC）

累加器（ACC）与算术逻辑单元（ALU）运算相联系。它对应于 RAM 的地址 05H，并能对立即数进行操作，在数据存储器间的数据传送都必须经过累加器。

算术逻辑单元 （ALU）

算术逻辑单元是执行 8 位算术，逻辑运算的电路。它提供如下的功能：

- 算术运算 (ADD，ADC，SUB，SBC，DAA)
- 逻辑运算 (AND，OR，XOR，CPL)
- 移位运算 （ RL，RR，RLC，RRC ）
- 递增和递减运算 （ INC，DEC ）
- 分支转移 （ SZ，SNZ，SIZ，SDZ 等）

算术逻辑单元 ALU 不仅会保存运算的结果而且会改变状态寄存器的值。

状态寄存器 （STATUS）

状态寄存器（0AH）的宽度为 8 位，由零标志位（Z）、进位标志位（C）、辅助进位标志位（AC）、溢出标志位（OV）、掉电标志位（PD）和看门狗定时器溢出标志位（TO）组成。该寄存器不仅记录状态信息，而且还控制操作顺序。

除了 TO 和 PD 以外，状态寄存器中的位都可用指令来改变，这种情况与其它寄存器一样。任何写到状态寄存器的数据不会改变 TO 或 PD 标志位。但是与状态寄存器有关的操作会导致与预期不一样的结果。系统上电、看门狗定时器溢出、执行 HALT 指令或清除看门狗定时器都能改变 TO 和 PD。而 Z、OV、AC 和 C 标志位都反映了当前的操作状态。

进入中断程序或执行子程序调用时，状态寄存器不会自动压入堆栈。如果状态寄存器的内容是重要的，而且子程序可能会改变状态寄存器的内容，那么程序员必须事先将其保存好，以免被破坏。

符号	位	功 能
C	0	如果在加法运算中结果产生了进位或在减法运算中结果不产生借位,那么被 C 置位；反之，C 被清除。它也可被一个循环移位指令影响。
AC	1	在加法运算中低四位产生了进位或减法运算中在低四位不产生借位，AC 被置位；反之，AC 被清除。
Z	2	算术运算或逻辑运算的结果为零则 Z 被置位；反之，Z 被清除。
OV	3	如果运算结果次高位向最高位进位，但最高位并不产生进位输出，或情况相反，则 OV 被置位；反之，OV 被清除。
PD	4	系统上电或执行了 CLR WDT 指令，PD 被清除。执行 HALT 指令 TD 被置位。
TO	5	系统上电或执行了 CLR WDT 指令，或 HALT 指令，TO 被清除。WTD 定时溢出，TO 被置位。
—	6	未定义，读出为零
—	7	未定义，读出为零

状态寄存器

中断

HT49R30A-1 提供二个外部中断、二个内部定时/计数器中断、一个内部时基中断和一个实时时钟中断。中断控制寄存器 0（INTC0；0BH）和中断控制寄存器 1（INTC1；1EH）具有的中断控制位是用来设置中断允许/禁止状态及中断请求标志位。一旦有中断子程序被服务，其它的中断都被禁止（通过清除 EMI 位）。这种机制能防止中断嵌套。这时如有其它中断请求发生，只是把这个中断请求的标志记录下来。如果在一个中断服务程序中有另一个中断须要服务的话，程序员可以设置 EMI 位及 INTC0 或 INTC1 所对应位来允许中断嵌套服务。如果堆栈已满，该中断请求将不会被响应。即使相关的中断被允许，也要到堆栈指针发生递减时才会响应。如果需要立即得到中断服务，则必须避免让堆栈饱和。

所有的中断都具有唤醒功能。当一个中断被服务时，通过将程序计数器（PC）压入堆栈来产生一个控制转移，转移到被指定的 ROM 地址中的子程序的入口。只有程序计数器（PC）的内容能压入堆栈。如果寄存器和状态寄存器的内容会被中断服务程序改变，从而破坏主程序的预定控制，那么程序员必须事先将这些数据保存起来。

外部中断是由$\overline{\text{INT0}}$或$\overline{\text{INT1}}$脚上的电平由高到低的变化触发的，相关的中断请求位（EIF0，INTC0 的

第 4 位，EIF1，INTC1 的第 5 位，）被置位。当中断是被允许，堆栈也没有满，一个外部中断触发时，那么将会产生 04H 或 08H 单元的子程序调用。中断请求标志（EIF0 或 EIF1）和 EMI 位将也会被清除来禁止另外的中断发生。

内部定时/计数器中断初始化时，要设置定时/计数器中断请求标志位（TF，INTC0 的第 6 位），中断的请求标志一般是由定时器溢出产生的。当中断是允许的，堆栈又未满，并且 TF 已被置位，就会产生 0CH 单元的子程序调用。该中断请求标志位（TF）被复位并且 EMI 位将被清除，以便将其他中断禁止。

时基中断初始化时，要设置时基中断请求标志（TBF，INTC1 的第 4 位），中断的请求是由有规律的时基信号产生的。当中断是允许的，堆栈又未满，并且 TBF 已被置位，就会产生 10H 单元的子程序调用。该中断请求标志位（TBF）被复位并且 EMI 位将被清除，以便将其他中断禁止。

实时时钟中断初始化时，要设置实时时钟中断请求标志（RTF，INTC1 的第 5 位），中断的请求是由有规律的实时时钟信号产生的。当中断是允许的，堆栈又未满，并且 RTF 已被置位，就会产生 14H 单元的子程序调用。该中断请求标志位（RTF）被复位并且 EMI 位将被清除，以便将其他中断禁止。

单片机在执行中断子程序期间，其他的中断响应会被屏蔽，直到 RETI 指令被执行或是 EMI 位和相关的中断控制位都被置为 1（当堆栈是未满时）。若要从中断子程序返回时，只要执行 RET 或 RETI 指令。RETI 指令将会自动置位 EMI 为允许中断服务，而 RET 则不能自动置位 EMI。

如果中断在两个连续的 T2 脉冲的上升沿之间发生，且中断被允许的话，那么在后来的二个 T2 周期，该中断会被响应。如果同时发生中断服务请求，那么下列表中列出了中断服务优先等级。这种优先权地位也可以通过 EMI 位的复位来屏蔽。

No.	中 断 源	优 先 权	中断
A	外部中	1	04H
B	外部中断 1	2	08H
C	定时/计数器溢出	3	0CH
E	时基中断	4	10H
F	实时时钟中断	5	14H

寄存器	位	符号	功 能
INTC0（0BH）	0	EMI	总中断控制位 允许=1，禁止=0
	1	EEI0	外部中断 0 控制位 允许=1，禁止=0
	2	EEI1	外部中断 1 控制位 允许=1，禁止=0
	3	ETI	定时/计数器中断控制位 允许=1，禁止=0
	4	EIF0	外部中断 0 请求标志位 有效=1，无效=0
	5	EIF1	外部中断 1 请求标志位 有效=1，无效=0
	6	TF	内部定时/计数器中断请求位 有效=1，无效=0
	7	—	未使用位，读出为零
INTC1（1EH）	0	ETBI	时基中断控制位 允许=1，禁止=0
	1	ERTI	实时时钟中断控制位 允许=1，禁止=0
	2,3	—	未使用位，读出为零
	4	TBF	时基中断请求位 有效=1，无效=0
	5	RTF	实时时钟中断请求位 有效=1，无效=0
	6,7	—	未使用位，读出为零

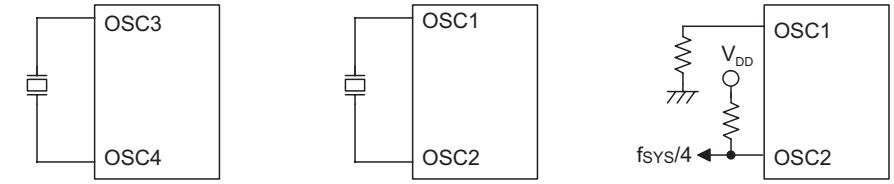
中断控制寄存器（INTC0）其 RAM 地址是 0BH，由定时/计数器中断请求标志位（TF）、外部中断 1 请求标志位（EIF1）、外部中断 0 请求标志位（EIF0）、定时/计数器允许位（ETI）、外部中断 1 允许位（EEI1）、外部中断 0 允许位（EEI0）和主中断控制允许位（EMI）组成。中断控制寄存器（INTC1）其 RAM 地址是 1EH，由实时时钟中断请求标志位（RTF）、时基中断请求标志位（TBF）、实时时钟中断允许位（ERTI）和时基中断允许位（ETBI）组成。EMI、EEI、EEI0、EEI1、ETI、ETBI 和 ERTI 都是用来控制中断的允许/禁止的状态的。这些位防止响应正在进行中断服务中的中断请求。一旦中断请求标志位被置位（RTF，TBF，TF， EIF1，

EIF0)， 它们将在 INTC1 或 INTC0 中被保留下来，直到相关的中断被服务或被软件指令清除。

建议不要在中断子程序中使用"CALL"指令来调用子程序。因为中断经常随机发生在不可预见的情况中或某一个确定的应用程序可能要求立即服务的情况下，在这种时候，如果只剩下一个堆栈，若此时中断不能很好地被控制，在中断服务程序中调用了子程序调用的操作，可能使原先的控制序列被破坏。

振荡器

通过掩模选项，HT49R30A-1 可以选择石英晶体振荡器、RC 振荡器或 32768Hz 石英晶体振荡器。三者都可作为系统时钟。不管用哪种振荡器，其信号都支持系统时钟。HALT 模式会停止系统振荡器（只是指 RC 振荡器和石英晶体振荡器）并忽视任何外部信号以降低功耗。作为系统时钟时，32768Hz 石英晶体振荡器在系统进入 HALT 模式时会继续工作，这时系统振荡不会停止，但是指令停止执行。当 32768Hz 石英晶振可用来产生时基信号（作为系统振荡或实时钟振荡）,在系统进入 HALT 模式时，内部的计时操作（实时时钟 RTC、时基、看门狗计时器）还会继续工作。



32768Hz Crystal/RTC Oscillator　　Crystal Oscillator　　RC Oscillator

对于这三种振荡器而言，如果采用 RC 振荡器，那么在 OSC1 与 Vss 之间要接一个外接电阻。其阻值范围为 40KΩ到 680KΩ。在 OSC2 端接一个上拉电阻，可获得系统时钟四分频信号输出，它可以用于同步系统外部逻辑。RC 振荡器是一种低成本的方案，但是振荡频率由于 VDD，温度及芯片自身参量的漂移而产生误差。因此，它不能满足要求精确的振荡频率对时间敏感的应用。相反要选用石英晶体振荡器。在 OSC1 与 OSC2 之间连接一个石英晶体，用来提供石英振荡器所要的反馈（Feedback）和相移（Phase Shift)。除此以外，不再需要其他外部元件。另外，可在 OSC1 与 OSC2 之间接一个陶瓷谐振器（Resonator)来取代石英振荡器用来得到频率产生，但是需要分别在 OSC1 和 OSC2 外接一个电容器。

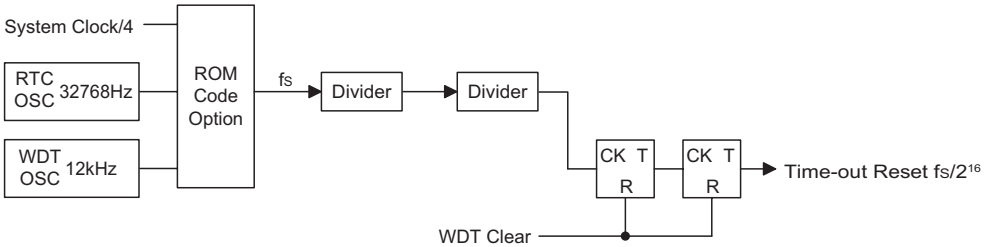
另外一种振荡电路被设计用于实时时钟（RTC）。在这种振荡电路中，只能用 32.768KHz 的石英晶体。石英晶体被连接在 OSC3 与 OSC4 之间。

RTC 振荡器是通过设置"QOSC"位（RTCC 的第 4 位）来控制快速振荡。建议在系统上电时启动快速振荡功能，在 2 秒钟后关闭它。

WDT 看门狗振荡器是一个芯片内部自由振荡的 RC 振荡器。不需连接外部元件。甚至当系统进入省电模式时，系统时钟会停止，但是 WDT 振荡器仍然以大约 78μs 的周期工作着。由掩模选项，可以将 WDT 关闭来达到节省电源的目的。

看门狗定时器

WDT 的时钟源是由专用的 RC 振荡器（WDT 振荡器）、指令时钟（系统时钟 4 分频）或实时时钟振荡器（RTC）来提供。WDT 是用来防止程序的不正常运行或是跳到未知或不希望去的地址，而导致不可预见的结果。WDT 可以被掩模选项禁止。如 WDT 被禁止，所有与 WDT 有关的执行都等同一个空操作。



在选定了 WDT 的时钟源后，它的溢出周期为 $fs/2^{16}$。

如果 WDT 时钟源为内部 WDT 振荡器的话，那么溢出时间会因为温度、VDD 以及芯片参数的变化而变化。如果选择了指令时钟为时钟源，在 HALT 状态时，WDT 会停止计数而失去保护功能。只能由外部逻辑来重新启动系统。因此若单片机工作在干扰很大的环境中，强烈建议使用片内的 RC 振荡器（WDT

OSC），因为 HALT 模式会使系统时钟停止运作。

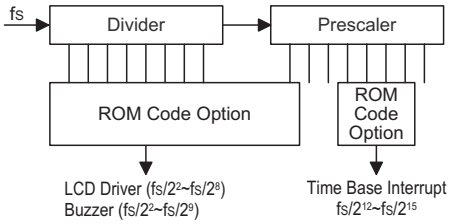
在正常运作下，WDT 溢出会使系统复位并设置 TO 状态位。但在 HALT 模式下，溢出只产生一个热复位，并只能使 PC 程序计数器和堆栈指针 SP 复位到零。要清除 WDT 的值（包括 WDT 前置分频器）可以有三种方法：外部复位（低电平输入到$\overline{\text{RES}}$端）、软件指令和 HALT 指令三种。软件指令由 CLR WDT 和 CLR WDT1 及 CLR WDT2 二组指令组成。这两组指令中，只能选取其中一种。选择的方式由掩模选项的 CLR WDT 次数选项决定。如果“CLR WDT”被选择（即 CLR WDT 次数为 1），那么只要执行 CLR WDT 指令就会清除 WDT。在 CLR WDT1 和 CLR WDT2 被选择的情况下（即 CLR WDT 次数为 2），那么要交替执行二条指令才可连续清除 WDT，否则，WDT 会由于溢出而使系统复位。

多功能定时器

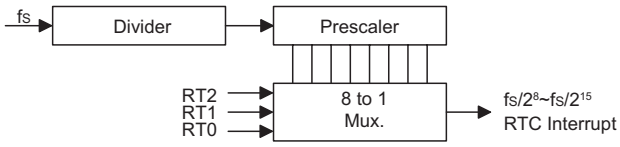
HT49R30A-1 为 WDT、时基和 RTC 提供了具有不同溢出周期的多功能定时器。多功能定时器由一个七级前置分频器和一个 8 位分频器组成。使用的时钟源来自 WDT OSC、RTC OSC 或指令时钟（系统时钟四分频）。多功能定时器为 LCD 驱动电路提供可选择的频率信号（范围从 $fs/2^2$ 到 $fs/2^8$），并为蜂鸣器输出电路提供可选择的频率信号（范围从 $fs/2^2$ 到 $fs/2^9$），频率由掩模选择。为了正确地显示，建议选择 4KHz 左右的信号作为 LCD 驱动信号。

时基

时基指的是用一个周期性的溢出来产生一个有规律的内部中断。溢出周期的范围从 $fs/2^{12}$ 到 $fs/2^{15}$，由掩模选项确定。如果时基溢出产生，相关的中断请求标志位（TBF；INTC1 第 5 位）被置位。如果中断是允许的，并且堆栈未满，那么就产生一个地址在 14H 的子程序调用。时基溢出信号也能被作为定时/计数器 1 的时钟源来获得更长的溢出周期。



时基



实时时钟（RTC）

实时时钟（RTC）

实时时钟（RTC）的运作情况和时基是一样的。它是用来提供一个有规律的内部中断。它的溢出周期的范围从 $fs/2^8$ 到 $fs/2^{15}$，可通过软件编程实现。写数据到 RT2，RT1，RT0（RTCC 的第 2，1，0 位；09H）将产生各种溢出周期。如果 RTC 溢出产生，相关的中断请求标志位（RTF；INTC1 第 6 位）被置位。如果中断是允许的，并且堆栈未满，那么就产生一个地址在 18H 的子程序调用。实时时钟溢出信号也能被作为定时/计数器 0 的时钟源来获得更长的溢出周期。

RT2	RT1	RT0	RTC 实时时钟分频因子
0	0	0	2^8 *
0	0	1	2^9 *
0	1	0	2^{10} *
0	1	1	2^{11} *
1	0	0	2^{12}
1	0	`1	2^{13}
1	1	0	2^{14}
1	1	1	2^{15}

注意：“*”不建议使用

暂停模式（HALT）

暂停模式是由 HALT 指令来实现的，有如下功能：

- 关闭系统振荡器，但 WDT 振荡器依然工作，（如果 WDT 振荡器或实时时钟或实时时钟被选择）。
- 内置 RAM 及寄存器的内容保持不变。
- WDT 被清除并重新计数（如果 WDT 的时钟是来自 WDT 振荡器或实或实时时钟振荡器）。
- 所有的 I/O 端口都保持其原先状态。
- PD 标志位被置位，TO 标志位被清除。
- LCD 驱动器仍然运行（如果 WDT OSC 或 RTC OSC 被选择）。

由于外部复位、中断、外部输入一个下降沿的信号到 PA 口，或 WDT 溢出均可使系统脱离暂停状态。外部复位能使系统初始化，而 WDT 溢出能执行热复位。测试 TO 和 PD 状态后，系统复位的原因就可以确定了。PD 标志位是由系统上电复位和执行 CLR WDT 指令而被清除，而它的置位是由于执行了 HALT 指令。如 WDT 产生溢出，使 TO 标志位置位，还能产生唤醒，但只使得程序计数器 PC 和堆栈指针 SP 复位。其他都保持原状态。

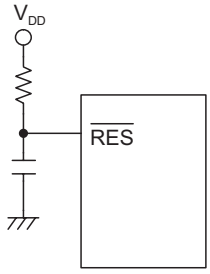
PA 端口的唤醒和中断的方式作为正常运行的继续，PA 口的每一位都可以通过掩模选项来单独设定为对系统的唤醒。如果唤醒是来自于 I/O 口的信号变化，程序会继续执行下一条命令。如果唤醒是来自中断的话，则会产生二种情况：如果相关的中断被禁止或中断是允许的，但堆栈已满，那么程序将继续执行下条指令。如果中断允许并且堆栈未满，那么这个中断响应就发生了。

如果进入“HALT”状态以前，某个中断请求位已经被置位，那么系统不能用这个中断来唤醒。当唤醒事件发生时，要花 1024tsys（系统时钟周期）后，系统重新正常运行。这就是说，在唤醒后被插入了一个等待时间。但如果系统时钟源来自 RC 振荡器，将继续运行。如果唤醒是来自于中断响应，那么实际的中断程序执行就被延迟了一个以上的周期。但是如果唤醒导致下一条指令执行，那么在一个等待周期结束后指令就立即被执行。

为了减小功耗，在进入 HALT 模式之前必须要小心处理 I/O 端口状态。

复 位 （RESET）

有三种方法可以产生复位



- 在正常运行时期由$\overline{RES}$脚产生复位。
- 在 HALT 期间由$\overline{RES}$脚产生复位。
- 正常运行时，WDT 溢出复位。

在 HALT 期间 WDT 溢出与其它的复位操作情况不同，因为它可执行 “热复位”，结果只能使程序计数器 PC 和堆栈指针 SP 复位，而别的电路均保持原来的状态。在其他复位条件下，某些寄存器保持不变。当复位条件被满足时，极大多数的寄存器被复位到“初始状态”，通过测试 PD 标志位和 TO 标志位，程序能分辨不同的系统复位。

TO	PD	复 位 条 件
0	0	上电时复位 RES
U	U	正常动作时 RES 复位
0	1	RES 时唤醒 HALT
1	U	正常动作时 WDT 定时溢出
1	1	WDT 时唤醒 HALT

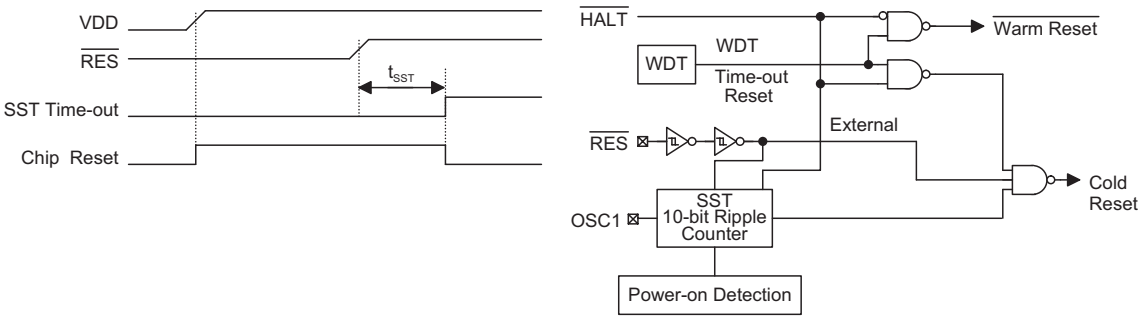
注意：“u”表示未变。

为了保证系统振荡器起振并稳定运行，当系统上电或从 HALT 状态被唤醒时 SST(System Start-up Timer)提供额外延迟了 1024 个系统时钟周期。当系统上电或从 HALT 状态被唤醒，SST 延迟被自动加上。

在系统上电期间会加上一个额外的 SST 延迟。而从任何 HALT 状态唤醒只允许 SST 延迟。

系统复位时各功能单元的状态如下所示：

PC	000H
中断	禁止
前置分频器，分频器	清除
WDT ，RTC，时基	清除，在主系统复位后，WDT 开始计数
定时/计数器 0/1	关闭
输入/输出端口	输入模式
堆栈指针 SP	指向堆栈顶部



特殊功能寄存状态概述表

寄存器	上电复位	正常运行期间		HALT 状态	
		WDT 溢出	RES 端复位	RES 端复位	WDT 溢出*
TMR	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
TMRC	0000 1---	0000 1---	0000 1---	0000 1---	uuuu u---
PC	000H	000H	000H	000H	000H
MP0	-xxx xxxx	-uuu uuuu	-uuu uuuu	-uuu uuuu	-uuu uuuu
MP1	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
BP	---- ---0	---- ---0	---- ---0	---- ---0	---- ---u
ACC	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLP	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLH	-xxx xxxx	-uuu uuuu	-uuu uuuu	-uuu uuuu	-uuu uuuu
STATUS	--00 xxxx	--lu uuuu	--uu uuuu	--01 uuuu	--11 uuuu
INTC0	-000 0000	-000 0000	-000 0000	-000 0000	-uuu uuuu
INTC1	--00 -000	--00 --00	--00 --00	--00 --00	--uu --uu
RTCC	--00 0111	--00 0111	--00 0111	--00 0111	--uu uuuu
PA	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PB	--11 1111	--11 1111	--11 1111	--11 1111	--uu uuuu

注意：1. “*”表示热复位。

2. “U”表示不变化。

3. “X”表示不确定。

定时/计数器

HT49R30A-1 提供一个定时/计数器。该定时/计数器为一个 8 位可编程的向上计数的计数器。

定时/计数器的时钟来源可以是系统时钟、指令时钟（系统时钟四分频）、RTC 溢出信号或是外部的时钟源。系统时钟源或是系统时钟四分频通过掩模选项来设定。

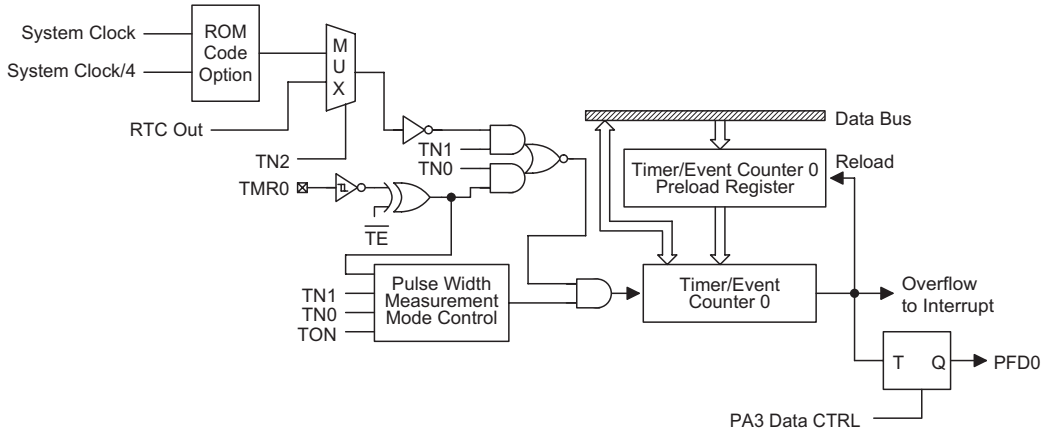
外部时钟输入允许用户去计算外部事件，测量时间间隔或脉宽、或产生一个精确的时基信号。

有两个寄存器与定时/计数器相关联，即 TMR（[0DH]）和 TMRC（[0EH]）。有一个物理寄存器对应 TMR 的位置。写入 TMR 会将初始值装入到定时/计数器的预置寄存器中，而读 TMR 则会获得定时/计数器的内容。TMRC 是定时/计数器控制寄存器，其定义某些选项。

名称	位	功能
—	0~2	未定义，读取时为“0”
TE	3	定义定时/计数器 TMR0 作用沿（0=上升沿作用，1=下降沿作用）
TON	4	允许/禁止定时器计数（0=禁止，1=允许）
TN2	5	内部时钟来源选项 (0=RTC 输出,1=系统时钟或是系统时钟 4 分频)
TN0 TN1	6 7	定义操作方式（TN1,TN0） 01=计数器模式（外部时钟） 10=定时器模式（系统时钟） 11=脉冲宽度测量模式（外部时钟） 00=未定义

TMRC 寄存器

TN0，和 TN1 位，定义操作模式。事件计数模式用来记录外部事件，这意味着时钟来源来自外部 TMR 引脚。定时器模式是作为一个普通的定时器功能，时钟脉冲来自内部被选时钟源。最后，脉冲宽度测量模式能用来计算外部引脚 TMR 上的高电平或低电平的宽度。计数是基于内部所选择的时钟源。



TIMER 的结构图

在事件计数或定时器模式中，定时/计数器会从当前定时/计数器中的数值开始计数，到 FFH 结束。如果产生溢出，计数器会从定时/计数器预置寄存器重新装载计数值并且同时产生相应的中断请求标志（TF；INTC0 第 6 位）。

在脉冲宽度测量模式时，其 TON 和 TE 位皆为 1 时，如果引脚 TMR 接收到一个上升沿信号（如 TE 值为 0，则为下降沿信号）时，计数器会开始计数直至 TMR 引脚回到原来的电平为止，并且会将 TON 清零，只有这种模式 TON 会自动清零，其它模式 TON 位只可以用指令清除。计数器停止计数，测量的结果则保留在定时/计数器之中，而且即使再收到一个跳变信号也不会改变。换句话说，在 TON 位被置位之前脉冲宽度测量模式只能测量一个脉冲。只要 TON 位又被置位，则当引脚 TMR0 接到跳变脉冲，测量周期会再次执行下去。在脉冲宽度测量模式中，定时/计数器并不会根据逻辑电平来计数，其根据的标准为信号的跳变沿。一旦发生计数器溢出，计数器会从定时/计数器加载寄存器重新装入，同时还会发出中断请求，这个情况和事件计数模式和定时器模式一样。

要启动计数运作，只要将定时器启动 ON 位（TON；TMRC 的第 4 位）被置成为 1。在脉宽测量模式中 TON 在测量周期结束后自动被清除。但在另外两个模式中，TON 只能由指令来复位。定时/计数器的溢出是唤醒的信号源之一，并且可由掩模选项，确定 PA3 用作为 PFD 输出（可编程分频器）。不管处于何种模式，若写 0 到 ETI 位即可禁止相应的中断服务。当 PFD 功能被选时，执行“CLR [PA].3”指令来允许 PFD 输出和执行“SET [PA].3”指令来禁止 PFD 输出。

在定时/计数器为关闭的状态下，写数据到定时/计数器的预置寄存器之中，同时也会将数据装入定时/计数器中。但是若定时/计数器已经开启，写到定时/计数器的数据只会被保留在定时/计数器的预置寄存器中，定时/计数器继续原来的操作，直到定时/计数器发生计数溢出为止。

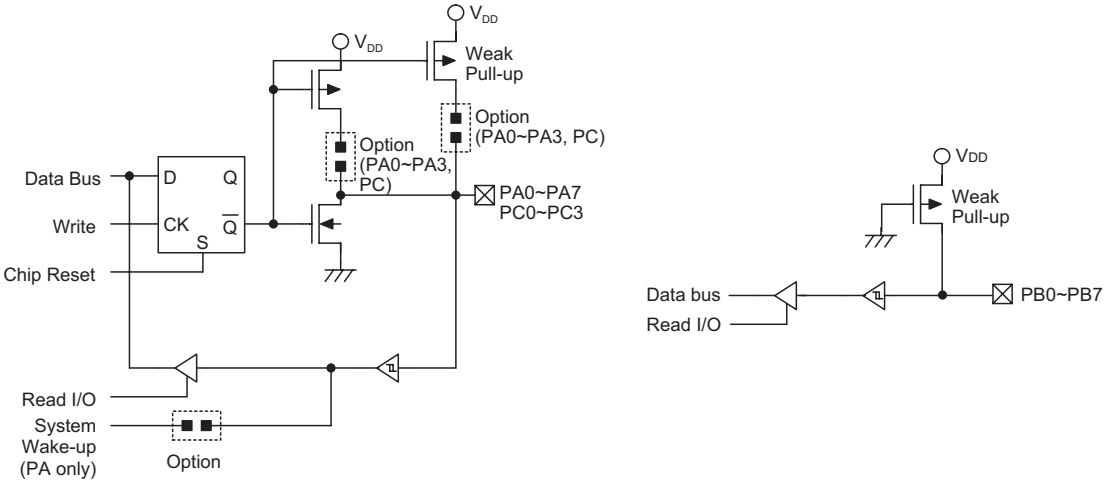
定时/计数器数据被读取（读 TMR）时，要禁止时钟输入以防出错。然而将时钟输入禁止会导致计数错误，所以程序员必须加以仔细考虑。

强烈建议首先装载一个指定的值到 TMR 寄存器，然后启动定时/计数器作正常的运作。因为 TMR 的初始值是不确定的。

根据定时/计数器的配置，在任何要使用定时/计数器的时候，为了避免不可预料的结果，用户都必须特别注意第一次开启然后关闭定时/计数器的指令。在这以后定时/计数器开始正常工作。

输入/输出端口

HT49R30A-1 包含一个 8 位的双向输入/输出端口，和一个 6 位的输入端口，标记为 PA 和 PB，其分别对应 RAM 的[12H] 和[14H]。由掩模选项确定，PA0~PA3 可以被设置成 CMOS 输出，或带或不带上拉电阻的 NMOS 输入/输出。PA4~PA7 总是带上拉电阻和作为 NMOS 输入/输出。如果选择为 NMOS 输入，PA 的每一位带都有唤醒功能。PB 只能作为输入端口，并且 PB 的每一位都可以设置为带上拉电阻。由掩模选项确定。PA 和 PB 作为输入端口时，不具有锁存功能，即输入数据必须在 MOV A,[m] (m=12H,14H) 指令的 T2 上升沿被准备好。对 PA 口输出而言，所有的数据被锁存并保持不变，直到输出锁存器被改写。



当 PA 为漏极开路 NMOS 结构时，必须要注意：从引脚读数据前，应该先写“1”到相关位来禁止 NMOS 器件。既首先执行“SET[m].i”（i=0~7 仅对 PA 而言）来禁止相关位的 NMOS 器件，然后“MOV A，[m]”来获得稳定的数据。

芯片复位后，这些输入口都会是高电平或浮空状态（可以由掩模选项确定）。每一个输出锁存位都能被“MOV [M], A ” （m=12H）指令置位或清除。

某些指令先输入数据然后进行输出操作。例如，SET [m].i ，CLR [m].i，CPL [m]和 CPLA [m]指令，读取整个输入口的状态到 CPU，执行这个被指定的操作（位操作），然后将结果写回这个锁存器或累加器。

当 PA 口作为 I/O 口时，相应的掩模选项应该设为带或不带上拉电阻的 NMOS。一旦设为 CMOS 输出，就不能作为 I/O 口使用了。

PA 口输入是从相应的 PA 管脚读取的。当作为带或不带上拉电阻的 NMOS 时，用户需要小心处理与之有关的读-改-写指令。因为读-改-写指令会先将整个口状态读入，进行相应的操作，然后将结果写回到数据存储器。当进行读操作时，默认的管脚状态（由于负载影响或悬空状态产生）会被读入，就会产生错误。

有三个功能脚与 PA 口复用：PA0/ BZ，PA1/$\overline{BZ}$和 PA3/PFD。BZ 和$\overline{BZ}$是蜂鸣驱动输出端，PFD 是可编程分频输出端。如果用户需要使用 BZ/$\overline{BZ}$或 PFD 功能，相应的 PA 口要设为 CMOS 输出。蜂鸣输出信号由 PA0 和 PA1 数据寄存器控制，如下表：

PA1 数据寄存器	PA0 数据寄存器	PA0/PA1 管脚状态
0	0	PA0=BZ，PA1=$\overline{BZ}$
1	0	PA0=BZ，PA1=0
X	1	PA0=0，PA1=0

注意：“X”表示未定义

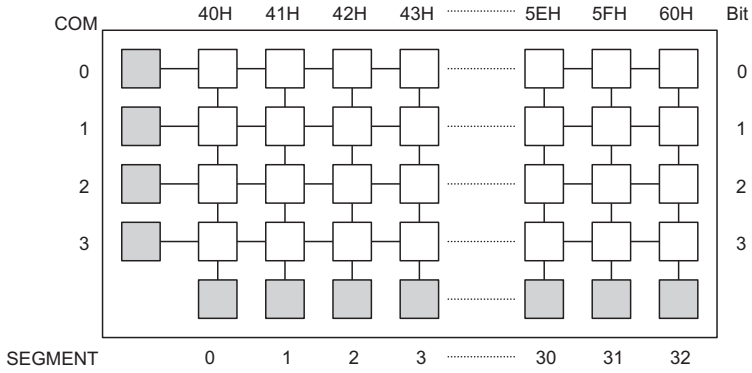
PFD 输出信号由 PA3 数据寄存器和定时/计数器状态控制。PFD 输出信号的频率也依赖定时/计数器溢出周期。PFD 输出频率和控制信号如下表：

定时/计数器	定时/计数器预置值	PA3 数据寄存器	PA3 管脚状态	PFD 输出频率
关闭	X	0	U	X
关闭	X	1	0	X
开启	N	0	PFD	$f_{INT}/[2\times(256-N)]$
开启	N	1	0	X

注意：“X”表示未定义
“U”表示未知

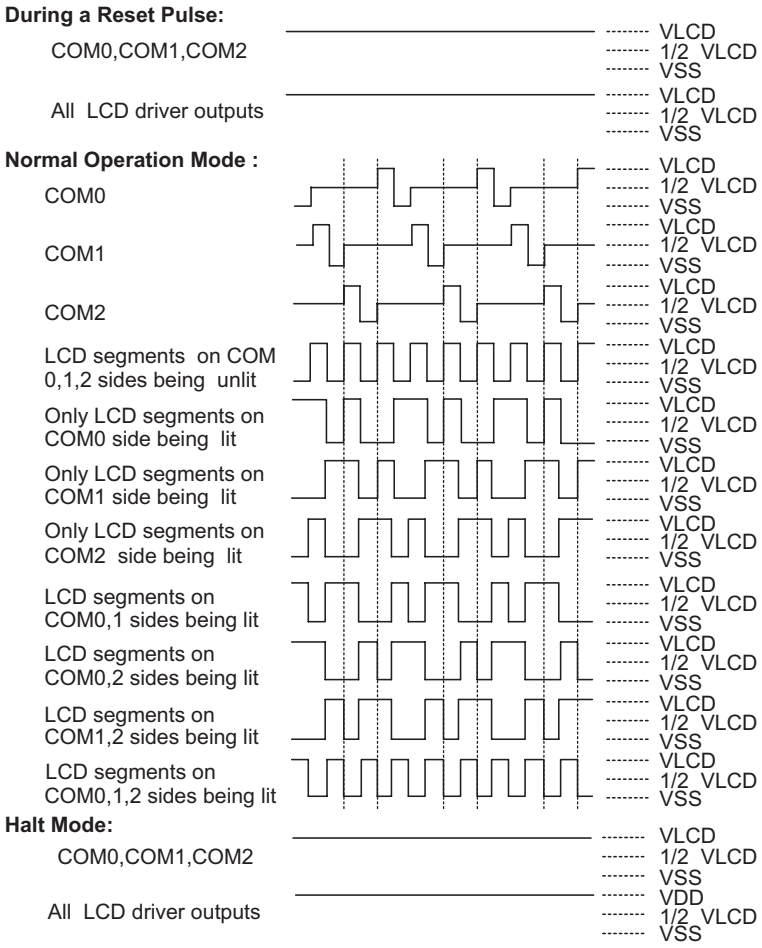
LCD 显示存储器

HT49R30A-1 为 LCD 显示提供一个嵌入式数据存储器区域。这个区域位于第一段数据存储器(bank 1)的 40H 到 52H 单元。存储器段指针 BANK POINTER（BP；RAM 的 04H 单元）是 RAM 和 LCD 显示存储器之间切换的开关。当 BP 被置“1”，任何数据写入 40H~52H 将会影响 LCD 的显示。当 BP 被清“0”， 任何数据写入 40H~52H 意味着访问一般意义上的数据存储器。LCD 显示存储器能被读出和写入，但是只能通过间接寻址模式，并使用 MP1 来进行。当数据被写入显示数据区域，这些数据自动地被 LCD 驱动器读取来产生相应的 LCD 驱动信号。把“1”或“0”写入显示存储器的相应位，可以控制显示或不显示。图示表达了 HT49R30A-1 显示存储器和 LCD 显示模块之间的映射关系。



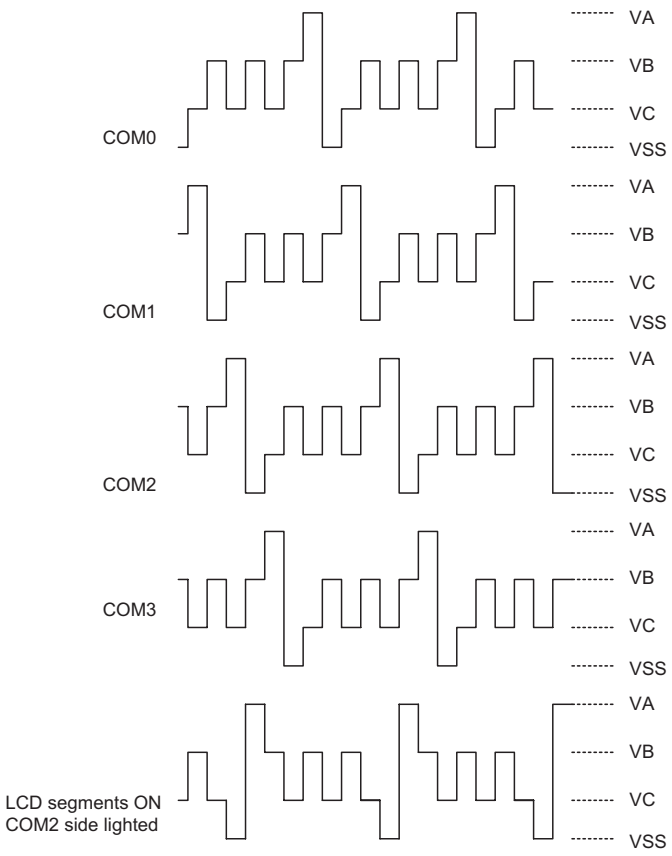
LCD 驱动输出

HT49R30A-1 LCD 驱动器的输出数目可以由掩模选项确定为 33×2 或 33×3 或 32×4（即 1/2 或 1/3 或 1/4 占空比）。 LCD 驱动器的偏压种类可以分为“R”型或“C”型。如果“R”型被选时，不需要外接电容器。如果“C”型被选时，需要在 C1 和 C2 之间外接一个电容器。LCD 驱动器的偏置电压可以由掩模选项确定为 1/2 偏压或 1/3 偏压。如果选 1/2 偏压时，需要在 V2 和地之间外接一个电容器。如果选 1/3 偏压时，需要在 V1 和 V2 之间外接二个电容器。请参阅应用电路图。



Note: " " Omit the COM2 signal, if the 1/2 duty LCD is used.

LCD 驱动输出（1/3 duty，1/2 bias，R/C 型



Note: 1/4 duty, 1/3 bias, C type: "VA" 3/2 VLCD, "VB" VLCD, "VC" 1/2 VLCD
1/4 duty, 1/3 bias, R type: "VA" VLCD, "VB" 2/3 VLCD, "VC" 1/3 VLCD

低电压复位/检测功能

HT49R30A-1 具有低电压检测(LVD)和低电压复位(LVR)功能，这两个功能可以由掩模选项选择是否使能。LVD 可以由掩膜选项使能或除能。如果选择激活 LVD（低电压检测），用户可以通过 RTCC.3 来激活低电压检测，通过 RTCC.5 来读取低电压检测的状态.否则,低电压检测无效。

LVR 与外部复位信号有相同的功能，都会使芯片复位。在 HALT 状态下，LVR 是没有作用的。

RTCC 寄存器的定义如下表：

寄存器	位元	标号	读/写	复位	功能
RTCC（09H）	0~2	RT0~RT2	读/写	0	通过控制 8 选 1 多路器输入来选择实时钟预置寄存器的分频输出比例
	3	LVDC*	读/写	0	低电压检测使能/除能（1/0）
	4	QOSC	读/写	0	32768Hz 晶振快速起振 0/1：快速/慢速
	5	LVDO	读/写	0	低电压检测输出（1/0）， 1：检测到低电压
	6~7	—	—	—	未定义，读出为 0

注意：“*”一旦激活低电压复位功能，参考电压发生器也要被激活；否则，参考电压发生器由低电压复位的掩模选项控制。

低电压复位、低电压检测和低电压检测控制的关系如下表：

低电压检测	低电压复位	低电压检测控制	参考电压发生器	低电压复位比较器	低电压检测比较器
使能	使能	开	使能	使能	使能
使能	使能	关	使能	使能	除能
使能	除能	开	使能	除能	使能
使能	除能	关	除能	除能	除能
除能	使能	X	使能	使能	除能
除能	除能	X	除能	除能	除能

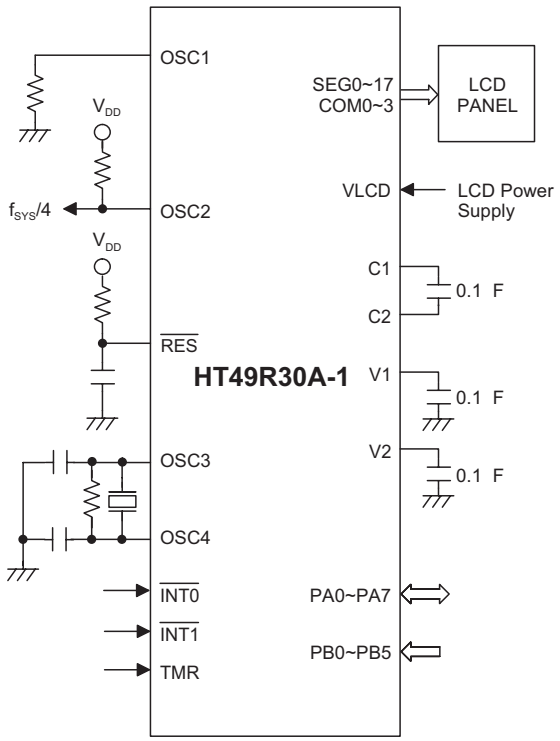
掩模选项（Mask option）

下面的表格列出了 HT49R30A-1 提供的掩模选项，所有选项必须正确定义以确保系统正确的功能。

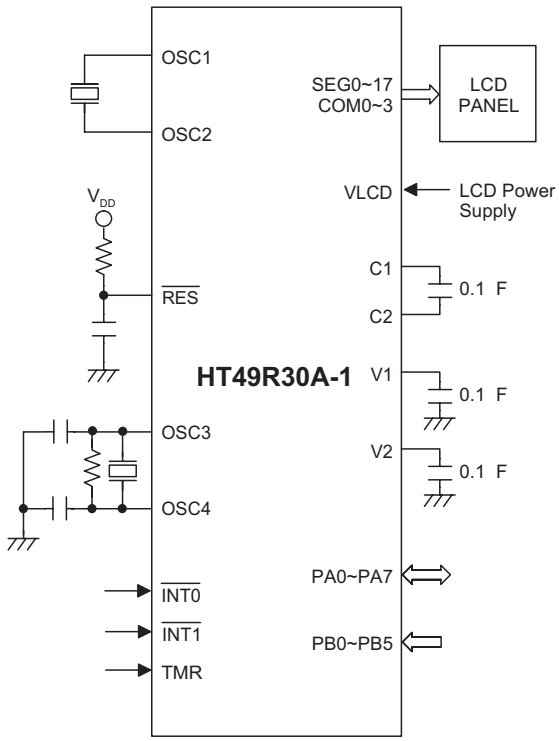
掩　　膜　　选　　项
OSC 类型的选项。这个选项确定是否选择一个 RC 或石英晶体或 32768HZ 晶体来作为系统时钟。
WDT,RTC 和时基的时钟源选项。有三种选择的方式：系统时钟四分频或 RTC OSC 或 WDT OSC。
WDT 允许/禁止选项。 由掩模选项，WDT 能被允许或禁止。
CLR WDT 次数选项。这个选项定义用指令清除 WDT 的方法。“One time”指用“CLR WDT”指令功能清除 WDT。“Two times”指的是必须要用 CLR WDT1 和 CLR WDT2 二条指令来清除 WDT。
时基溢出周期选项。时基溢出周期范围从 clock/2^{12} ~click/2^{15}。“clock”是由掩模选项确定的时钟源频率。
蜂鸣器输出频率选项。有八种输出频率供选择：clock/2^2 ~ clock/2^9。“clock”是由掩模选项确定的时钟源频率。
Wake-up 选项。这个选项来定义激活唤醒功能。外部的 I/0 引脚（仅 PA 具有）电平的下降沿，使芯片从 HALT 状态中唤醒的能力。
上拉电阻的选项。该选项确定 PA0~PA3 或 PC 的上拉电阻配置。(PB 和 PA4~PA7 总是带上拉电阻)
PA0~PA3 和 PC0~PC3 的 CMOS 或 NMOS 选择。PA0~PA3 和 PC0~PC3 每位可以分别被选为 CMOS 或 NMOS 的结构。当选择 CMOS 时，相关的引脚只能用作为输出。当选择 NMOS 时，相关的引脚能用作为输入或输出。(PA4~PA7 总是 NMOS)
定时/计数器的时钟源选项。有两种选择：系统时钟或系统时钟四分频。
I/O 引脚与其它功能共享选项。PA0/ BZ，PA1/BZ：PA0 和 PA1 能被置成 I/O 引脚或蜂鸣器输出。PA3/PFD：PA3 能被置成 I/O 引脚或 PFD 输出。
LCD 公共端选项。有三种选择：2 公共端（1/2 占空比），或 3 公共端（1/3 占空比），或 4 公共端（1/4 占空比）。如果选择了 4 公共端，那么段输出引脚“SEG18”将被作为一个公共端输出。
LCD 偏置电压的选项。有二种选择：1/2 偏压或 1/3 偏压。
LCD 偏置电压种类的选项。这个选项确定是 R 型偏压还是 C 型偏压。
LCD 驱动器时钟选项。有七种频率信号选择为 LCD 驱动器电路：fs/2^2 ~ fs/2^8。“fs”是由掩模选项确定的时钟源频率。
LCD 在 HALT 模式开关选项
LVR 选项。有两种选择：LVR 使能或除能
LVD 选项。有两种选择：LVD 使能或除能

应用电路：

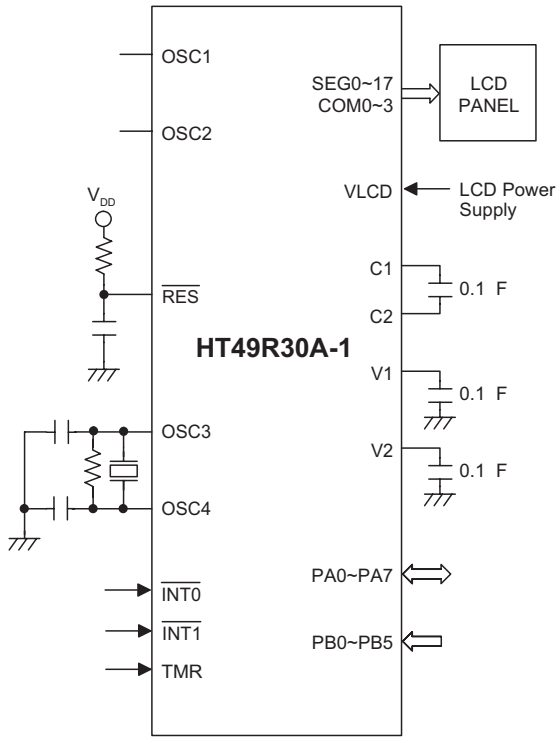
RC oscillator application



Crystal oscillator application



32768Hz Crystal oscillator application



注：本文译至 December 03, 2001 的 49R30A-1.pdf 文档

Holtek Semiconductor Inc. (Headquarters)
No.3，Creation Rd. Ⅱ，Science-based Industrial Park，Hsinchu，Taiwan
Tel： 886-3-563-1999
Fax： 886-3-563-1189

Holtek Semiconductor Inc. (Sales Office)
11F，No.576，Sec.7 Chung Hsiao E.Rd.，Taiwan
Tel： 886-2-2782-9635
Fax： 886-2-2782-9636
Fax： 886-2-2782-7129(Internation at sales hotline)

Holtek Semiconductor (Hong Kong) Ltd.
RM.711，Tower 2，Cheung Sha Wan Piaza，833 Cheung Sha Wan Rd.，Kowloon，Hong Kong
Tel： 852-2-745-8288
Fax： 852-2-742-8657

Holtek Semiconductor (Shanghai) Inc.
7th，Floor，Building 2，No.889，YiShan Rd.，Shanghai，China
Tel： 021-6485-5560
Fax： 021-6485-0313

Holmate Technology Corp.
48531 Warm Springs Boulevard，Suite 413，Fremont，CA 94539
Tel： 510-252-9880
Fax： 510-252-9885

HOLTEK SEMICONDUCTOR INC.版权所有©
However, Holtek assumes no responsibility arising from the use of the specifications described. The applications mentioned herein are used solely for the purpose of illustration and Holtek makes no warranty or representation that such applications will be suitable without further modification, nor recommends the use of its products for application that may present a risk to human life due to malfunction or otherwise. Holtek reserves the right to alter its products without prior notification. For the most up-to-date information, please visit our web site at http://www.holtek.com.tw.