

ISL8487, ISL81483, ISL81487

1/8 单位负载、5V、小功率、高速或带有限斜率功能的 RS-485/RS-422 收发器

概述

INTERSIL 的这些 RS-485/RS422 器件是“分数型”单位负载 (UL) 带有 BiCMOS 的 5V 单路收发器，可同时满足 RS-485 与 RS-422 标准，用于平衡通讯。INTERSIL 的此系列产品不同于其竞争性器件，它们具有 10% 的电源电压容限 (4.5V 至 5.5V)。

对于 RS-485 总线，ISL81483 与 ISL81487 的单位负载为 1/8，在节点数量大的系统中，这就允许有多达 256 个收发器在网络中工作 (例如，工序自动化、远程仪表读数系统)。而单位负载为 1/4 的 ISL8487 则容许在该总线上总共可有 128 个收发器。在远程供需电表读数系统中，单个 (例如单元住宅) 电表的读数通过 RS-485 网络发送到集线器，这样，节点数的容限越大就可以使网络中所有电表总共需要的中继器的个数最小化。而所有电表的数据也可以通过一个单端存取口或一条无线电路从集线器中读出。

ISL8487 与 ISL81483 中具备限斜率功能的驱动器降低了电磁干扰，并且使多接点应用中由于错误端接的传输线或末端接的短线造成的反射最小化。使用这两个器件可实现高达 250kbps 的数据速率。

而使用转换率更高的 ISL81487，数据速率则可以达到 5Mbps。

接收器 (Rx) 输入端具有“断开时自动预防故障”的特色设计，这确保在接收器输入端漂浮时接收器的输出端处于逻辑高电平。

驱动器 (Tx) 输出端具有短路保护功能，即使在电压超出电源电压时也起作用。此外，若功耗变得过大，片内的热关断电路就禁止驱动器的输出端以避免损害。

这些半双工器件使 Rx 的输入端与 Tx 的输出端可进行多路传输，这样在 8 引脚封装中就可以容纳具有 Rx 和 Tx 禁止功能的收发器。

特点

- 分数式单位负载允许总线上的器件多达 256 个
- 规定有 10% 的电源容限
- 所有引脚上都有 3 级静电放电 (ESD) 保护 (HBM).....>7kV
- 数据速率高 (ISL81487)高达 5Mbps
- 具有限斜率功能，用于数据无误差传输 (ISL8487, ISL81483)最高 250kbps
- 弱电流关断模式 (ISL81487 除外)1nA
- 低强度静态电源电流：
 - ——ISL8487, ISL81483.....120 μ A (最大值)
 - ——ISL81487300 μ A (最大值)
- -7V 至 +12V 的共模输入电压范围
- 三态 Rx 与 Tx 输出
- 30ns 的传送延迟，5ns 的时滞 (ISL81487)
- 半双工管脚引出线
- 在 +5V 的单电源下工作 (容限范围 10%)
- 电流限定与热关断功能，可用于驱动器超负载保护
- 可对应替换：MAX487 (ISL8487)；MAX1483 (ISL81483)；MAX1487, LMS1487 (ISL81487)

应用范围

- 节点个数多的网络系统

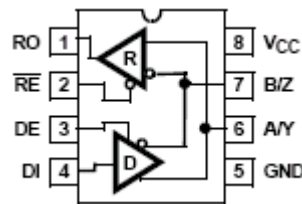
- 供需电表自动读数系统
- 工厂自动化
- 安全保密网络
- 建筑环境控制系统
- 工业/工序控制网络

表 1 特性小结

PART NUMBER	HALF/FULL DUPLEX	NO. OF DEVICES ALLOWED ON BUS	DATA RATE (Mbps)	SLEW-RATE LIMITED?	RECEIVER/ DRIVER ENABLE?	QUIESCENT I _{CC} (μA)	LOW POWER SHUTDOWN?	PIN COUNT
ISL8487	Half	128	0.25	Yes	Yes	100	Yes	8
ISL81483	Half	256	0.25	Yes	Yes	100	Yes	8
ISL81487	Half	256	5	No	Yes	250	No	8

管脚排列图

ISL8487, ISL81483, ISL81487 (PDIP, SOIC)
 顶视图



真值表

TRANSMITTING				
INPUTS			OUTPUTS	
\overline{RE}	DE	DI	Z	Y
X	1	1	0	1
X	1	0	1	0
0	0	X	High-Z	High-Z
1	0	X	High-Z *	High-Z *

*ISL8487, ISL81483 的关断模式 (见注释 7)

RECEIVING			
INPUTS			OUTPUT
\overline{RE}	DE	A-B	RO
0	0	$\geq +0.2V$	1
0	0	$\leq -0.2V$	0
0	0	Inputs Open	1
1	0	X	High-Z *
1	1	X	High-Z

*ISL8487, ISL81483 的关断模式 (见注释 7)

订购信息

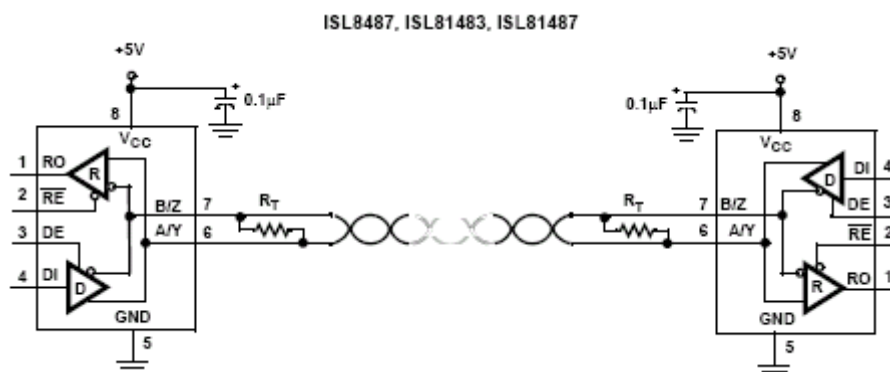
PART NO. (BRAND)	TEMP. RANGE (°C)	PACKAGE	PKG. DWG. #
ISL8487IB (8487IB)	-40 to 85	8 Ld SOIC	M8.15
ISL8487IP	-40 to 85	8 Ld PDIP	E8.3
ISL81483IB (81483IB)	-40 to 85	8 Ld SOIC	M8.15
ISL81483IP	-40 to 85	8 Ld PDIP	E8.3
ISL81487IB (81487IB)	-40 to 85	8 Ld SOIC	M8.15
ISL81487IP	-40 to 85	8 Ld PDIP	E8.3

注：在盘装与卷装中也有 SOIC 封装；加后缀“-T”。

引脚描述

引脚	功能
RO	接收器输出端：如果 A 比 B 高出至少 0.2V，则 RO 为高电平；如果 A 比 B 低 0.2V 或更低，则 RO 为低电平；如果 A 和 B 没有连接（漂浮），RO 也为高电平。
\overline{RE}	接收器输出使能。 \overline{RE} 为低电平时，RO 被使能； \overline{RE} 为高电平时，RO 处于高阻抗。
DE	驱动器输出使能。通过将 DE 拉高，驱动器的输出端 Y 与 Z 被使能；当 DE 为低电平时它们处于高阻抗。
DI	驱动器输入端。若 DI 处于低电平则迫使输出端 Y 也为低电平而使输出端 Z 为高电平。反之，若 DI 处于高电平则使 Y 为高电平，而 Z 为低电平。
GND	接地。
A/Y	RS-485/422 非反相接收器的输入端与非反相驱动器的输出端。若 DE=0 该管脚为输入脚(A)，DE=1 则为输出脚(Z)。
B/Z	RS-485/422 反相接收器的输入端与反相驱动器的输出端。若 DE=0 该管脚为输入脚(E)；DE=1 则为输出脚(Z)。
V _{CC}	系统电源电压输入端 (4.5V 至 5.5V)。

典型工作电路



极限参数

V_{CC} (相对于地线)	7V
输入电压	
DI, DE, \overline{RE}	-0.5V至($V_{CC}+0.5V$)
输入/输出电压	
A/Y, B/Z	-8V 至+12.5V
RO	-0.5V至($V_{CC}+0.5V$)
短路持续时间	
Y, Z	持续
静电放电 (ESD) 额定值	
HBM (依照 MIL-STD-883, 3015.7 方案)	>7kV

工作条件

温度范围	
ISL8XXXIX	-40 至 85

热信息

热敏电阻 (典型值, 见注释 1)	J_A (/W)
8 管脚 SOIC 封装	170
8 管脚 PDIP 封装	140
最大结温 (塑料封装)	150
最大贮存温度范围	-65 至 150
最大导线温度 (焊接, 10ns)	300
(SOIC——仅限管脚端头)	

注意：强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限条件下或在任何其它超出推荐工作条件所示参数的情况下器件能有效地工作。

注释：1、 J_A 是用安装在低热导系数测试板上的元件在自然通风的条件下测得。详情见TB379 技术简报。

电气特性 测试条件： $V_{CC}=4.5V$ 至 $5.5V$ ；除非另有说明。典型值是在 $V_{CC}=5V$ ， $T_A=25$ 时测得（见注释 2）。

PARAMETER	SYMBOL	TEST CONDITIONS	TEMP (°C)	MIN	TYP	MAX	UNITS	
DC CHARACTERISTICS								
Driver Differential V_{OUT} (no load)	V_{OD1}		Full	-	-	V_{CC}	V	
Driver Differential V_{OUT} (with load)	V_{OD2}	R = 50Ω (RS-422), (Figure 1)	Full	2	3	-	V	
		R = 27Ω (RS-485), (Figure 1)	Full	1.5	2.3	5	V	
Change in Magnitude of Driver Differential V_{OUT} for Complementary Output States	ΔV_{OD}	R = 27Ω or 50Ω, (Figure 1)	Full	-	0.01	0.2	V	
Driver Common-Mode V_{OUT}	V_{OC}	R = 27Ω or 50Ω, (Figure 1)	Full	-	-	3	V	
Change in Magnitude of Driver Common-Mode V_{OUT} for Complementary Output States	ΔV_{OC}	R = 27Ω or 50Ω, (Figure 1)	Full	-	0.01	0.2	V	
Logic Input High Voltage	V_{IH}	DE, DI, RE	Full	2	-	-	V	
Logic Input Low Voltage	V_{IL}	DE, DI, RE	Full	-	-	0.8	V	
Logic Input Current	I_{IN1}	DE, DI, RE	Full	-2	-	2	μA	
Input Current (A/Y, B/Z), (Note 10) (ISL81483, ISL81487)	I_{IN2}	DE = 0V, V_{CC} = 4.5 to 5.5V	$V_{IN} = 12V$	Full	-	-	140	μA
			$V_{IN} = -7V$	Full	-	-	-120	μA
	I_{IN2}	DE = 0V, $V_{CC} = 0V$	$V_{IN} = 12V$	Full	-	-	180	μA
			$V_{IN} = -7V$	Full	-	-	-100	μA
Input Current (A/Y, B/Z), (Note 11) (ISL8487 Only)	I_{IN2}	DE = 0V, $V_{CC} = 0V$, or 4.5 to 5.5V	$V_{IN} = 12V$	Full	-	-	250	μA
			$V_{IN} = -7V$	Full	-	-	-100	μA
Receiver Differential Threshold Voltage	V_{TH}	$-7V \leq V_{CM} \leq 12V$	Full	-0.2	-	0.2	V	
Receiver Input Hysteresis	ΔV_{TH}	$V_{CM} = 0V$	25	-	70	-	mV	
Receiver Output High Voltage	V_{OH}	$I_O = -4mA$, $V_{ID} = 200mV$	Full	3.5	-	-	V	
Receiver Output Low Voltage	V_{OL}	$I_O = -4mA$, $V_{ID} = 200mV$	Full	-	-	0.4	V	
Three-State (high impedance) Receiver Output Current	I_{OZR}	$0.4V \leq V_O \leq 2.4V$	Full	-	-	±1	μA	

PARAMETER	SYMBOL	TEST CONDITIONS	TEMP (°C)	MIN	TYP	MAX	UNITS	
Receiver Input Resistance	R_{IN}	$-7V \leq V_{CM} \leq 12V$	ISL81483, ISL81487	Full	96	-	-	k Ω
			ISL8487	Full	48	-	-	k Ω
No-Load Supply Current, (Note 3)	I_{CC}	ISL81487, DI, $\overline{RE} = 0V$ or V_{CC}	DE = V_{CC}	Full	-	300	500	μA
			DE = 0V	Full	-	250	300	μA
		ISL8487, ISL81483, DI, $\overline{RE} = 0V$ or V_{CC}	DE = V_{CC}	Full	-	150	200	μA
			DE = 0V	Full	-	100	120	μA
Shutdown Supply Current	I_{SHDN}	(Note 7), DE = 0V, $\overline{RE} = V_{CC}$, DI = 0V or V_{CC}	Full	-	1	50	nA	
Driver Short-Circuit Current, $V_O = \text{High or Low}$	I_{OSD1}	DE = V_{CC} , $-7V \leq V_Y$ or $V_Z \leq 12V$, (Note 4)	Full	35	-	250	mA	
Receiver Short-Circuit Current	I_{OSR}	$0V \leq V_O \leq V_{CC}$	Full	7	-	85	mA	
SWITCHING CHARACTERISTICS (ISL81487)								
Driver Input to Output Delay	t_{PLH}, t_{PHL}	$R_{DIFF} = 54\Omega$, $C_L = 100pF$, (Figure 2)	Full	15	24	50	ns	
Driver Output Skew	t_{SKEW}	$R_{DIFF} = 54\Omega$, $C_L = 100pF$, (Figure 2)	Full	-	2	10	ns	
Driver Differential Rise or Fall Time	t_R, t_F	$R_{DIFF} = 54\Omega$, $C_L = 100pF$, (Figure 2)	Full	3	12	25	ns	
Driver Enable to Output High	t_{ZH}	$C_L = 100pF$, SW = GND, (Figure 3)	Full	-	14	70	ns	
Driver Enable to Output Low	t_{ZL}	$C_L = 100pF$, SW = V_{CC} , (Figure 3)	Full	-	14	70	ns	
Driver Disable from Output High	t_{HZ}	$C_L = 15pF$, SW = GND, (Figure 3)	Full	-	44	70	ns	
Driver Disable from Output Low	t_{LZ}	$C_L = 15pF$, SW = V_{CC} , (Figure 3)	Full	-	21	70	ns	
Receiver Input to Output Delay	t_{PLH}, t_{PHL}	(Figure 4)	Full	30	90	150	ns	
Receiver Skew $t_{PLH} - t_{PHL}$	t_{SKD}	(Figure 4)	25	-	5	-	ns	
Receiver Enable to Output High	t_{ZH}	$C_L = 15pF$, SW = GND, (Figure 5)	Full	-	9	50	ns	
Receiver Enable to Output Low	t_{ZL}	$C_L = 15pF$, SW = V_{CC} , (Figure 5)	Full	-	9	50	ns	
Receiver Disable from Output High	t_{HZ}	$C_L = 15pF$, SW = GND, (Figure 5)	Full	-	9	50	ns	
Receiver Disable from Output Low	t_{LZ}	$C_L = 15pF$, SW = V_{CC} , (Figure 5)	Full	-	9	50	ns	
Maximum Data Rate	f_{MAX}		Full	5	-	-	Mbps	
SWITCHING CHARACTERISTICS (ISL8487, ISL81483)								
Driver Input to Output Delay	t_{PLH}, t_{PHL}	$R_{DIFF} = 54\Omega$, $C_L = 100pF$, (Figure 2)	Full	250	650	2000	ns	
Driver Output Skew	t_{SKEW}	$R_{DIFF} = 54\Omega$, $C_L = 100pF$, (Figure 2)	Full	-	160	800	ns	
Driver Differential Rise or Fall Time	t_R, t_F	$R_{DIFF} = 54\Omega$, $C_L = 100pF$, (Figure 2)	Full	250	900	2000	ns	
Driver Enable to Output High	t_{ZH}	$C_L = 100pF$, SW = GND, (Figure 3, Note 5)	Full	250	1000	2000	ns	
Driver Enable to Output Low	t_{ZL}	$C_L = 100pF$, SW = V_{CC} , (Figure 3, Note 5)	Full	250	860	2000	ns	
Driver Disable from Output High	t_{HZ}	$C_L = 15pF$, SW = GND, (Figure 3)	Full	300	660	3000	ns	
Driver Disable from Output Low	t_{LZ}	$C_L = 15pF$, SW = V_{CC} , (Figure 3)	Full	300	640	3000	ns	
Receiver Input to Output Delay	t_{PLH}, t_{PHL}	(Figure 4)	Full	250	500	2000	ns	
Receiver Skew $t_{PLH} - t_{PHL}$	t_{SKD}	(Figure 4)	25	-	60	-	ns	
Receiver Enable to Output High	t_{ZH}	$C_L = 15pF$, SW = GND, (Figure 5, Note 6)	Full	-	10	50	ns	
Receiver Enable to Output Low	t_{ZL}	$C_L = 15pF$, SW = V_{CC} , (Figure 5, Note 6)	Full	-	10	50	ns	
Receiver Disable from Output High	t_{HZ}	$C_L = 15pF$, SW = GND, (Figure 5)	Full	-	10	50	ns	
Receiver Disable from Output Low	t_{LZ}	$C_L = 15pF$, SW = V_{CC} , (Figure 5)	Full	-	10	50	ns	
Maximum Data Rate	f_{MAX}		Full	250	-	-	kbps	
Time to Shutdown	t_{SHDN}	(Note 7)	Full	50	120	600	ns	

PARAMETER	SYMBOL	TEST CONDITIONS	TEMP (°C)	MIN	TYP	MAX	UNITS
Driver Enable from Shutdown to Output High	$t_{ZH}(SHDN)$	$C_L = 100pF, SW = GND, (Figure 3, Notes 7, 8)$	Full	-	1000	2000	ns
Driver Enable from Shutdown to Output Low	$t_{ZL}(SHDN)$	$C_L = 100pF, SW = V_{CC}, (Figure 3, Notes 7, 8)$	Full	-	1000	2000	ns
Receiver Enable from Shutdown to Output High	$t_{ZH}(SHDN)$	$C_L = 15pF, SW = GND, (Figure 5, Notes 7, 9)$	Full	-	800	2500	ns
Receiver Enable from Shutdown to Output Low	$t_{ZL}(SHDN)$	$C_L = 15pF, SW = V_{CC}, (Figure 5, Notes 7, 9)$	Full	-	800	2500	ns

注释：

2. 所有输入器件的电流都是正电流；所有从器件中输出的电流均为负电流。除非另有说明，否则所有电压都是相对于器件的地线。
3. 当 $DE=0V$ 时规定的电源电流对负载驱动器有效。
4. 适用于峰值电流。详情见“典型性能曲线”。
5. 在对 ISL8487 与 ISL84183 进行测试时，保持 $\overline{RE}=0$ 以防止器件进入关断（SHDN）状态。
6. 在对 ISL8487 与 ISL84183 进行测试时， \overline{RE} 信号处于高电平的时间应尽量缩短（典型值 $<200ns$ ）以避免器件进入关断（SHDN）状态。
7. 通过将 \overline{RE} 拉高 DE 降低可使 ISL8487、ISL81483 进入关断状态。若输入端在这种状态下持续的时间少于 50ns，器件一定不会被关断。若输入端在这种状态下持续的时间至少达到 600ns，则器件一定已经被关断。见“低功耗关断模式”一节。
8. 保持 $\overline{RE}=V_{CC}$ ，并将 DE 信号保持低电平的时间设置为大于 600ns，以确保器件进入关断状态。
9. 将 \overline{RE} 信号保持高电平的时间设置为大于 600ns，以确保器件进入关断状态。
10. 满足这些要求的器件为“1/8 单位负载（1/8UL）”的收发器。RS-485 标准容许总线上的单位负载高达 32，故而一条总线上可有 256 个 1/8 单位负载的器件。
11. 满足这些要求的器件为“1/4 单位负载（1/4UL）”的收发器。RS-485 标准容许总线上的单位负载高达 32，故而一条总线上可有 128 个 1/4 单位负载的器件。

测试电路与波形

图 1 驱动器的 V_{OD} 与 V_{OC}

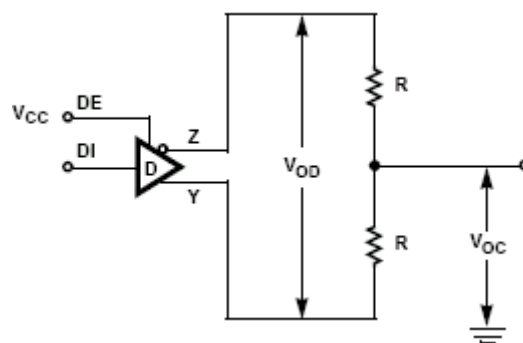


图 2 驱动器的发送延迟时间与差分传输时间

图 2A 测试电路

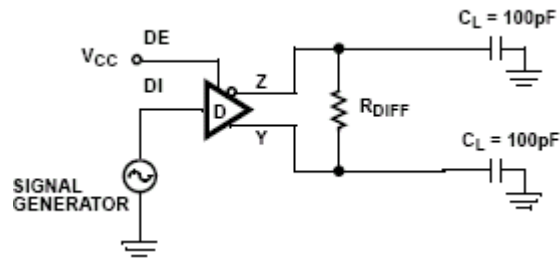


图 2B 测量点

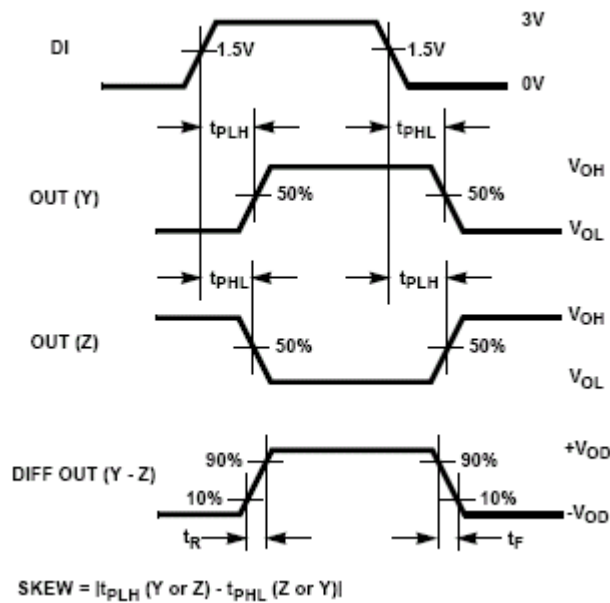
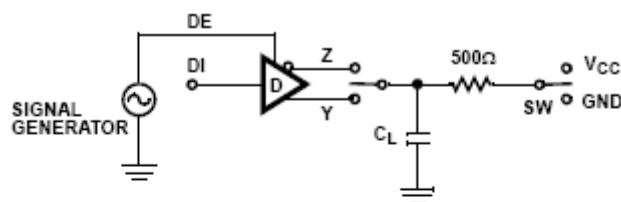


图 3 驱动器使能与禁止时间

图 3A 测试电路



(SHDN) for ISL8487 and ISL81483 only.

PARAMETER	OUTPUT	RE	DI	SW	CL (pF)
t_{HZ}	Y/Z	X	1/0	GND	15
t_{LZ}	Y/Z	X	0/1	V _{CC}	15
t_{ZH}	Y/Z	0 (Note 5)	1/0	GND	100
t_{ZL}	Y/Z	0 (Note 5)	0/1	V _{CC}	100
$t_{ZH(SHDN)}$	Y/Z	1 (Note 7)	1/0	GND	100
$t_{ZL(SHDN)}$	Y/Z	1 (Note 7)	0/1	V _{CC}	100

图 3B 测量点

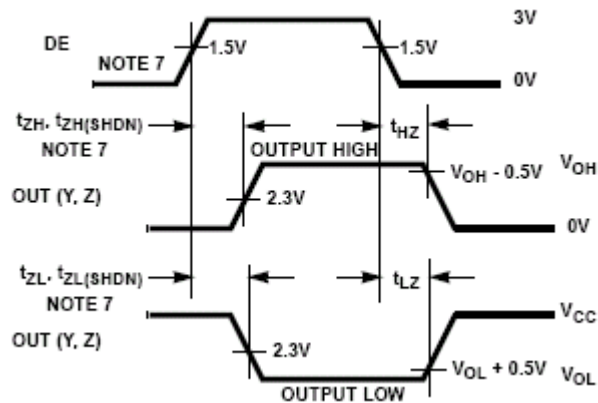


图 4 接收器发送延迟时间

图 4A 测试电路

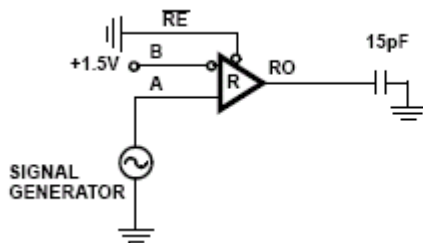


图 4B 测量点

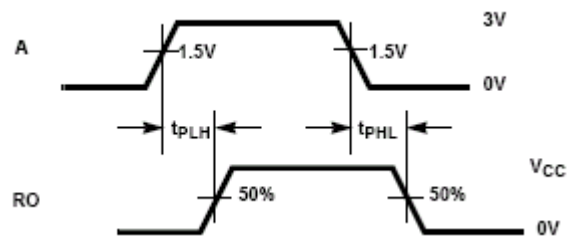
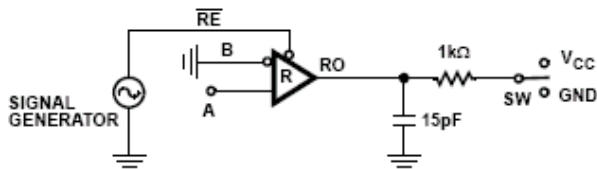


图 5 接收器使能与禁止时期

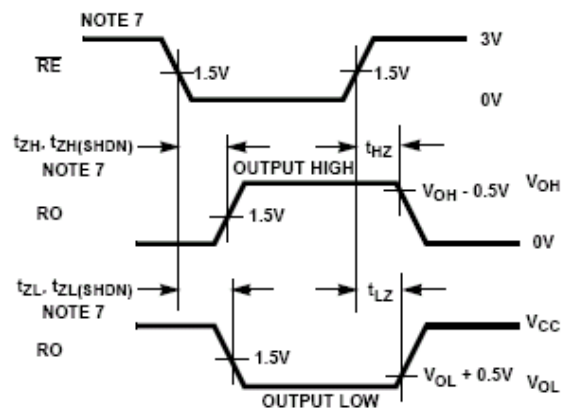
图 5A 测试电路



(SHDN) for ISL8487 and ISL81483 only.

PARAMETER	DE	A	SW
t_{HZ}	0	+1.5V	GND
t_{LZ}	0	-1.5V	V_{CC}
t_{ZH} (Note 6)	0	+1.5V	GND
t_{ZL} (Note 6)	0	-1.5V	V_{CC}
$t_{ZH(SHDN)}$ (Note 7)	0	+1.5V	GND
$t_{ZL(SHDN)}$ (Note 7)	0	-1.5V	V_{CC}

图 5B 测量点



应用信息

RS-485 与 RS-422 是用于远距离或噪声环境的差分（均衡）数据传输标准。RS-422 是 RS-485 的子集，因此 RS-485 收发器也可以兼容 RS-422。RS-422 是一种点对点的标准，它容许每条总线上有有限一个驱动器和多达 10 个接收器（假如是单位负载为 1 的器件）。而 RS-485 则是真正的多点标准，它容许每条总线上有总共 32 个单位负载为 1 的器件（驱动器与接收器的任意组合）。为了能够进行多点工作，RS-485 特别还要求驱动器必须处理总线争用问题且不导致任何损害。

RS-485 的另一个重要的优势是更大的共模范围（CMR），这使驱动器的输出端与接收器的输入端要承受从+12V 到-7V 范围内的信号，按照设计意图，RS-485 的运转时间应长达 4000'，因此为了处理地线电位差以及处理由外场引发的电缆线上的电压，宽共模范围是很有必要的。

接收器特性

这些器件利用一个差分输入接收器来使抗干扰度和共模抑制最大化。依照 RS-422 与 RS-485 的要求，输入灵敏度为 $\pm 200\text{mV}$ 。

接收器 $96\text{k}\Omega$ 的输入阻抗超过了 RS-422 规定的 $4\text{k}\Omega$ ，并且是 RS-485 的单位负载 (UL) 所要求的最小 $12\text{k}\Omega$ 阻抗的 8 倍。因此，这些产品被称作“1/8 单位负载”的收发器，并且在一个网络中可含有多达 256 个这样的器件而且依旧符合 RS-485 负载规定。

接收器输入端在超出电源电压范围 $\pm 7\text{V}$ 的共模电压(即 $+12\text{V}$ 与 -7V)下工作，这使其成为远距离网络的理想选择，这种远距离网络要确实考虑感应电压问题。

所有的接收器都有“断开时自动预防故障”的功能，可保证接收器输入端未连接(漂浮)时，接收器的输出电平高。

接收器很容易达到其相应驱动器支持的数据速率，并且接收器的输出端通过低电平有效的 \overline{RE} 输入脚可置为三态输出。

驱动器特性

RS-485 与 RS-422 驱动器是差分输出器件，在负载为 54Ω 时传送至少 1.5V 电压 (RS-485)，在负载为 100Ω 时传送至少 2V 的电压 (RS-422)。这些驱动器的特点是以低传送延迟来最大化位宽度，最小化电磁干扰。

驱动器的输出端通过高电平有效的 DE 输入脚可置为三态输出。

ISL8487 与 ISL81483 的驱动器具备限斜率功能以便使电磁干扰最小，使末端接或未正确端接网络的反射最小。这些带有限斜率功能的器件的最大数据速率为 250kbps 。ISL81487 的驱动器不受限制，因此其较短的输出瞬变时间使数据速率最低可以达到 5Mbps 。

数据速率，电缆与终端

RS-485 与 RS-422 专为传输长度达到 $4000'$ 的网络而设计，这种网络的系统最大数据速率随着传输长度的增加而降低。器件若要在 5Mbps 的数据速率下工作，网络的长度则必须限制在几百英尺以内，而速率为 250kps 的器件则可以在最高数据速率下工作，网络长度可超过 $1000'$ 。

RS-485/RS-422 网络可选用双绞线电缆。双绞线电缆可以拾取噪声与其它的电磁感应电压，如共模信号，这些 IC 的差分接收器可以有效地滤除这些噪声与感应电压。

在使用 5Mbps 器件时，为使反射最小化，应正确端接。传输距离较短的网络在使用 250kbps 速率的产品时不需要进行端接，但是，除非是不用考虑功耗，一般推荐进行端接。

在点对点或点对多点(一条总线上仅有单个驱动器)网络中，应该对主电缆离驱动器最远的一端在其阻抗为特性阻抗(典型值为 120Ω) 时进行端接。在多接收器的应用中，连接接收器与主电缆的短线应尽可能短。多点(多驱动器)系统要求主电缆在处于特性阻抗时两端都进行端接。连接收发器与主电缆的短线应尽可能短。

对内置驱动器的过载保护

如前文所述，RS-485 要求驱动器在最坏的情况下也能工作，保持总线连接不受损害。通过驱动器的短路电流限制与片内热关断电路，这些器件可以达到此要求。

驱动器的输出级与短路电流限制电路一起工作。该短路电流限制电路可确保输出电流即使是达到了共模电压范围的极限值也绝不会超出 RS-485 的规定。此外，这些器件还采用了一条返送电路，只要竞争电压超过电源电压，就可减少短路电流，进而减少功耗。

万一主线发生短路，这些器件还有热关断特性，只要冲模温度过高，就会禁止驱动器工作。这样就可消除功耗，使冲模冷却下来。在冲模温度下降 15 度左右以后，驱动器会自动重新使能。如果这种争用情况持续存在的话，热关断/重新使能周期会一直重复下去直到故障清除。在热关断期间，接收器仍保持工作。

低功耗关断模式 (ISL81487 除外)

这些CMOS收发器只需使用双极性收发器需要的功率的一部分，但是ISL8487与ISL81483的关断功能可以将已经很低的静态 I_{CC} 减至1nA的涓流。只要接收器与驱动器同时被禁止 ($\overline{RE}=V_{CC}$, $DE=GND$) 且至少持续600ns, ISL8487与ISL81483就进入关断状态。将驱动器与接收器同时禁止, 在50ns内绝对不会进入关断状态。

注意, 接收器和驱动器从关断状态被使能时, 其使能时间会延长。详情请参考“电气规格表”下面的注释5-9。

典型性能曲线 ($V_{CC}=5V$, $T_A=25^\circ C$, ISL8487、ISL81483、ISL81487; 除非另有说明)

图6 驱动器输出电流与差分输出电压的关系

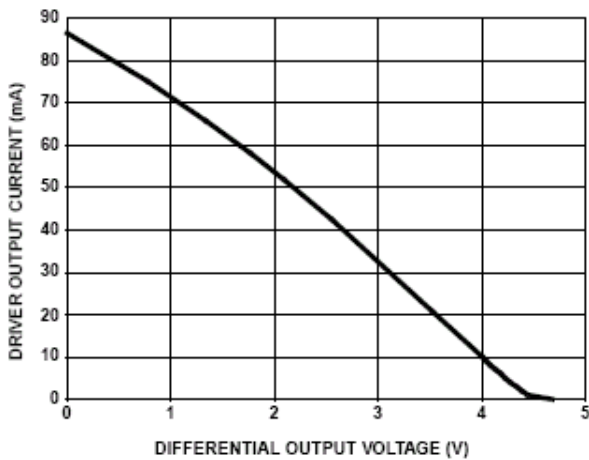


图7 驱动器差分输出电压与温度的关系

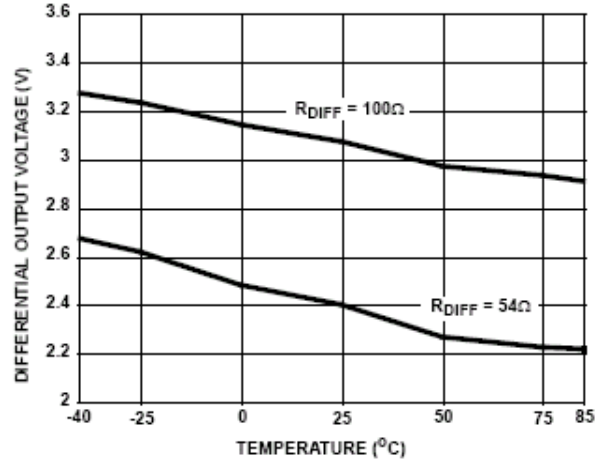


图8 驱动器输出电流与短路电压的关系

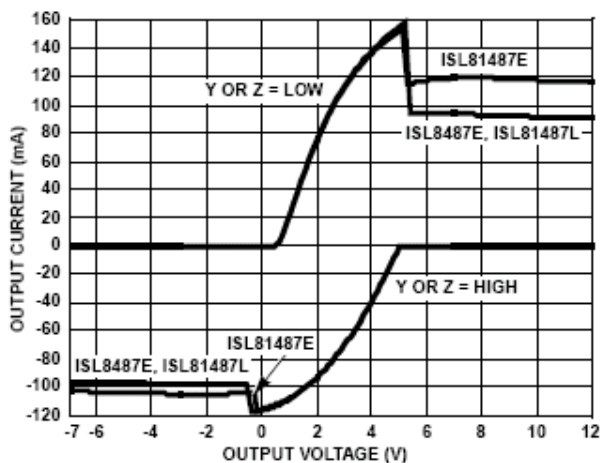


图9 电源电流与温度的关系

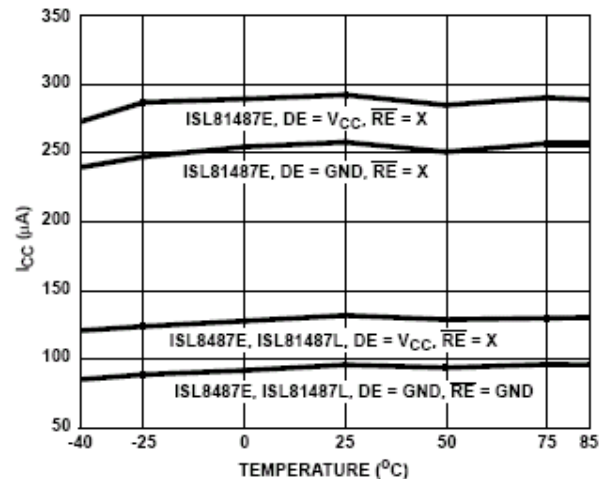


图10 驱动器传送延迟与温度的关系 (ISL8487, ISL81483)

图 11 驱动器时滞与温度的关系 (ISL8487 , ISL81483)

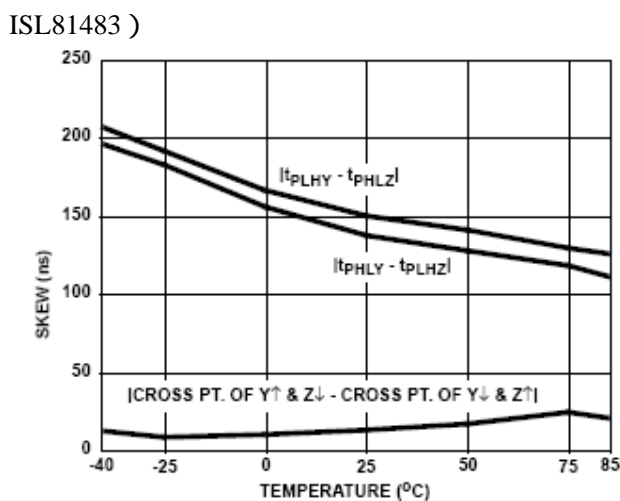
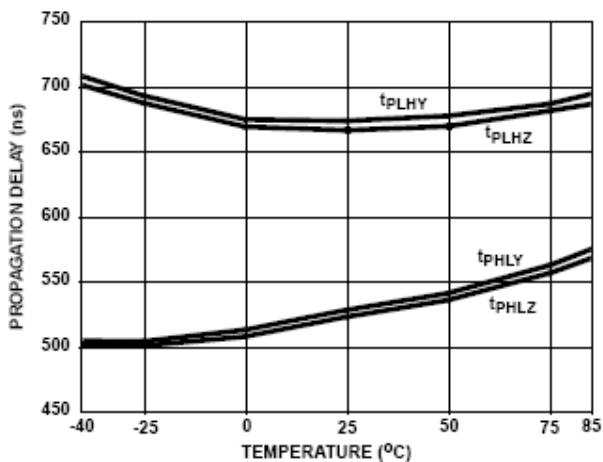


图 12 驱动器传送延迟与温度的关系 (ISL81487)

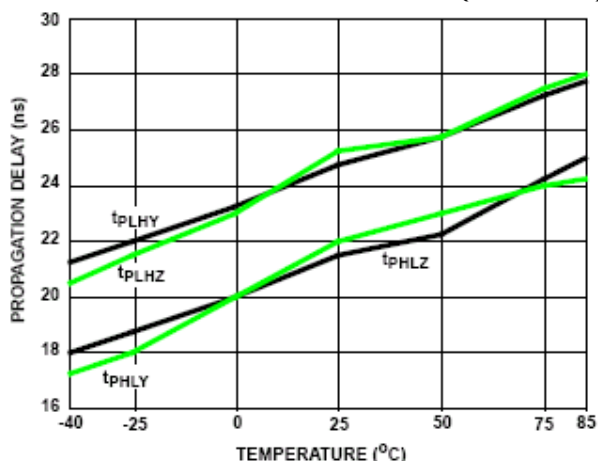


图 13 驱动器时滞与温度的关系 (ISL81487)

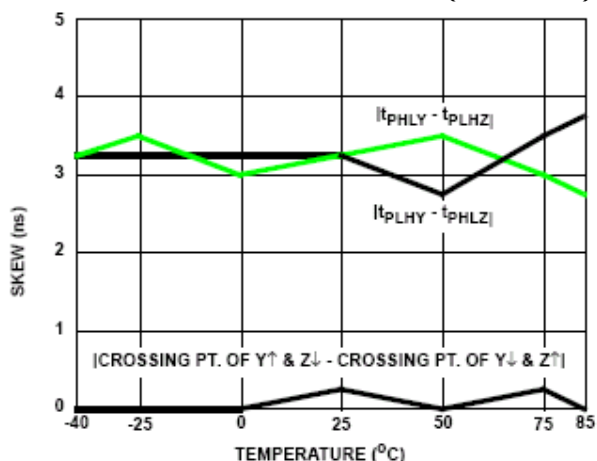


图 14 驱动器与接收器的波形图，从低到高 (ISL8487 , ISL81483)

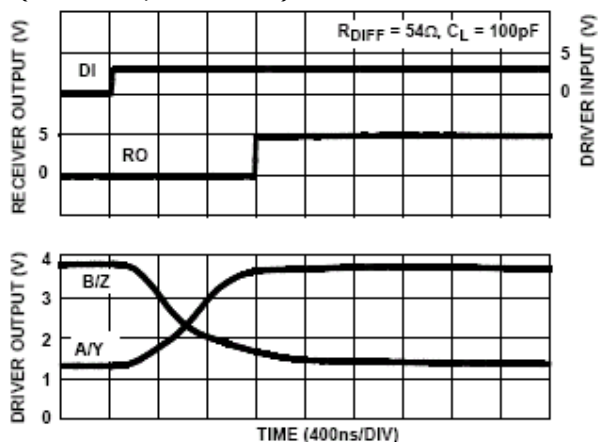


图 15 驱动器与接收器的波形图，从高到低 (ISL8487 , ISL81483)

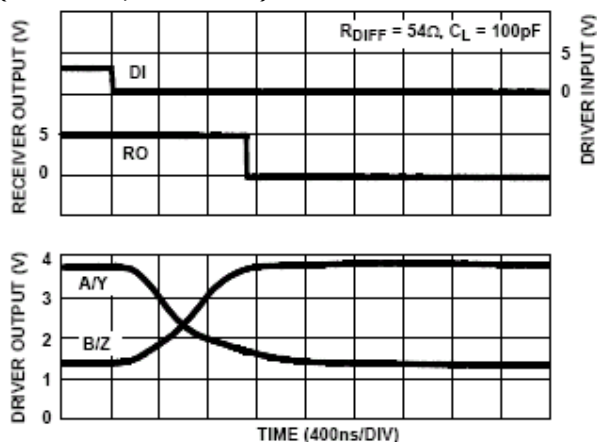
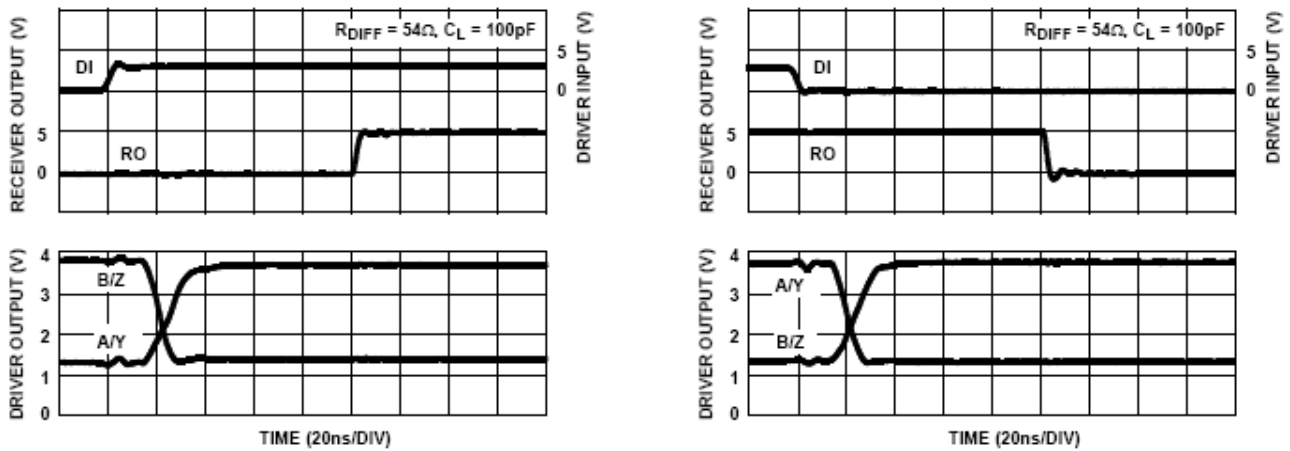


图 16 驱动器与接收器的波形图，从低到高 (ISL81487)

图 17 驱动器与接收器的波形图，从高到低 (ISL81487)



冲模特性

基底电位 (上电):

GND

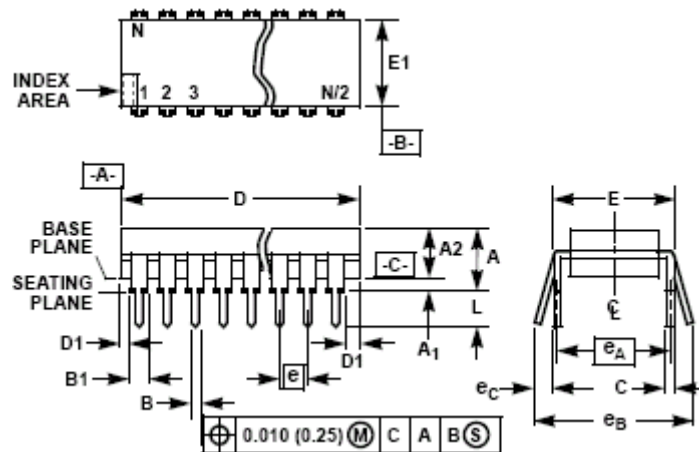
晶体管计数:

518

工艺:

硅栅 CMOS

双列直插塑料封装 (PDIP)



E8.3 (JEDEC MS-001-BA ISSUE D)

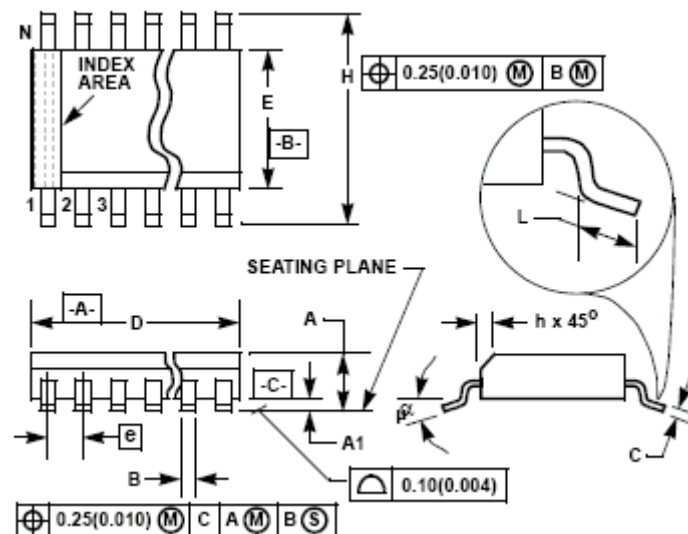
8 引脚双列直插塑料封装

SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	-	0.210	-	5.33	4
A1	0.015	-	0.39	-	4
A2	0.115	0.195	2.93	4.95	-
B	0.014	0.022	0.356	0.558	-
B1	0.045	0.070	1.15	1.77	8, 10
C	0.008	0.014	0.204	0.355	-
D	0.355	0.400	9.01	10.16	5
D1	0.005	-	0.13	-	5
E	0.300	0.325	7.62	8.25	6
E1	0.240	0.280	6.10	7.11	5
e	0.100 BSC		2.54 BSC		-
e _A	0.300 BSC		7.62 BSC		6
e _B	-	0.430	-	10.92	7
L	0.115	0.150	2.93	3.81	4
N	8		8		9

Rev. 0 12/93

- 注：1、控制尺度：英寸。在英式尺度与公制尺度相冲突时，以英寸为准。
 2、量度与容度参照 ANSI Y14.5M-1982 标准。
 3、符号定义见第 95 号出版物第 2.2 节中的“MO 系列符号列表”。
 4、尺寸 A、A1 与 L 在符合 JEDEC 底板标准 GS-3 (JEDEC seating plane gauge GS-3) 的封装中测得。
 5、尺寸 D、D1 与 E1 没包含模型薄膜或凸出部分。模型薄膜与凸出部分不能超过 0.010 英寸 (0.25mm)。
 6、E 与 e_A 是在强制引脚垂直于基准面“-C-”时测得。
 7、e_B 与 e_C 是在引脚未受束缚时在引脚末端处测得的。e_C 必须为 0 或更大。
 8、B1 的最大值不包括挡板凸出部分。挡板凸出部分不能超过 0.010 英寸 (0.25mm)。
 9、N 为接线端总数。
 10、E8.3、E16.3、E18.3、E28.3、E42.6 的转角管脚 (1、N、N/2+1) 是 B1 尺寸，为 0.030~0.045 英寸 (0.76~1.14mm)。

小型塑料封装 (SOIC)



M8.15 (JEDEC MS-012-AA ISSUE C)
8引脚窄体小型塑料封装

SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	0.0532	0.0688	1.35	1.75	-
A1	0.0040	0.0098	0.10	0.25	-
B	0.013	0.020	0.33	0.51	9
C	0.0075	0.0098	0.19	0.25	-
D	0.1890	0.1968	4.80	5.00	3
E	0.1497	0.1574	3.80	4.00	4
e	0.050 BSC		1.27 BSC		-
H	0.2284	0.2440	5.80	6.20	-
h	0.0099	0.0196	0.25	0.50	5
L	0.016	0.050	0.40	1.27	6
N	8		8		7
α	0°	8°	0°	8°	-

Rev. 0 12/93

- 注：1、符号定义见第95号出版物中第2.2节中的“MO系列符号列表”。
- 2、量度与容度参照ANSI Y14.5M-1982标准。
- 3、尺寸D不包括模型薄膜、凸出部分或门栅毛边。每一边的模型薄膜、凸出部分或门栅毛边不应超过0.15mm (0.006英寸)。
- 4、尺寸E不包括引脚间的薄膜或凸出部分。每一边的引脚之间的薄膜或凸出部分不应超过0.25mm (0.010英寸)。
- 5、封装主体上的沟槽是可选项。如果没有沟槽，则必须在交叉阴影线区域用可见标志标明。
- 6、“L”是焊接到基底的接线端的长度。
- 7、“N”是接线端的个数。
- 8、接线端数目仅供参考。
- 9、管脚宽度“B”(经测得为0.36mm(0.014英寸)或大于底板)不能超过最大值0.61mm (0.024英寸)。
- 10、控制尺度：毫米。转换为英寸时不需要精确转换。

所有的INTERSIL产品都是在ISO9000质量系统下制造、装配和测试。INTERSIL公司的质量证书可以在www.intersil.com/design/quality网站上查询。

声明：本资料仅供参考，如有不明之处，请以相应英文资料为准。