

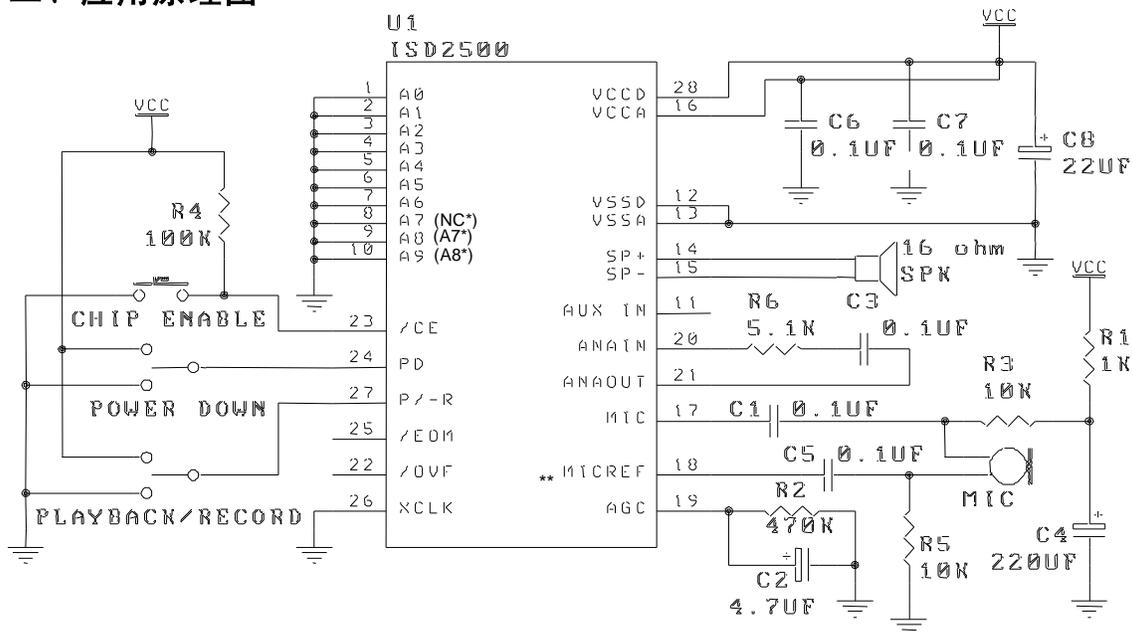
## ISD2500 系列语音录放电路

### 一、管脚排列图

A0/M0	1	28	VCCD
A1/M1	2	27	P/-R
A2/M2	3	26	XCLK
A3/M3	4	25	/EOM
A4/M4	5	24	PD
A5/M5	6	23	/CE
A6/M6	7	22	/OVF
A7(NC)	8	21	Ana Out
A8(A7)	9	20	Ana In
A9(A8)	10	19	AGC
AUX IN	11	18	Mic Ref
VSSD	12	17	Mic
VSSA	13	16	VCCA
SP+	14	15	SP-

DIP / SOIC

### 二、应用原理图



注: \* 括号内对应的是 2532/40/48/64 的引脚。

\*\* MICREF 可不用, 即不接任何元件, 但噪声会变大。

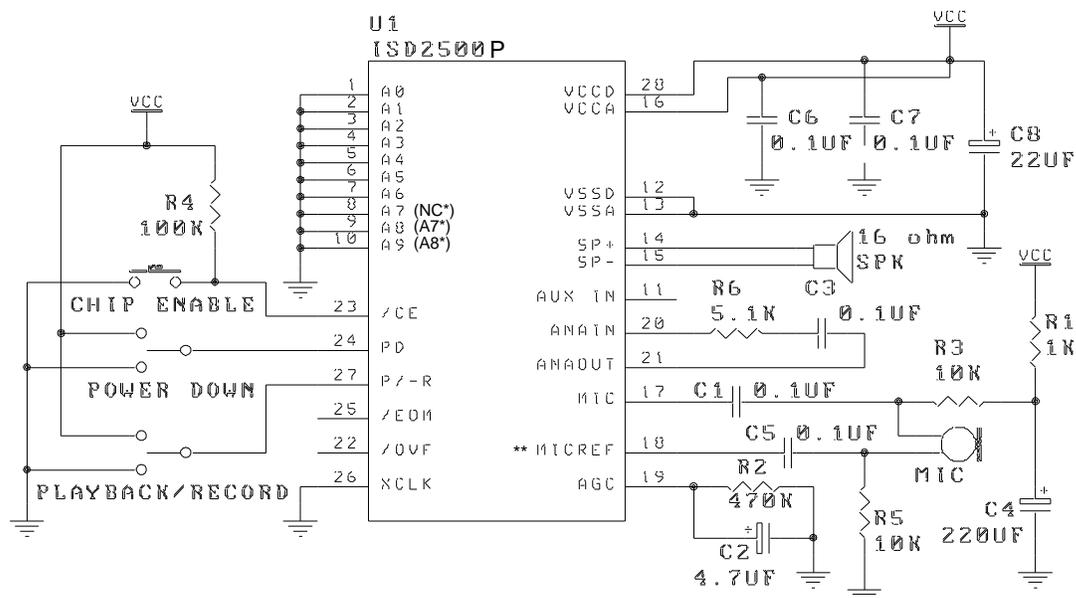
### 三、工作模式

#### 1、按键录放音模式

(1) **单段录放音:** 此时, 全部地址线接地, P/R 端为低电平, 按住 CE 端(片选键)开始录音, 放开或录满时录音自动停止。放音时 P/R 端置高, 按 CE 端, 开始放音, 按 PD 端或放音结束时停止放音。

(2) **多段录放音:** 将 A6、A8、A9 置高电平, 其余地址线置低, 可实现多段连续顺序录放。录音时置 P/R 端为低, 按 CE 键, 即开始录音第一段,

再按一下 CE 键录音结束。反复操作可顺序多段录音，直到录满为止，或按 PD 端系统复位。放音时，P/R 端为高，按 CE 端键开始放第一段，该段放音结束或中途按 CE 端，停止放音，如此反复，可多段放音。按键模式应用电路，可参见下图：



## 2、 工作模式

2500 系列内置了若干操作模式，可用最少的外围器件实现最多的功能。操作模式也由地址端控制：当最高两位都为 1 时，其它地址端置高就选择某个（或某几个）模式。因此操作模式和直接寻址相互排斥。操作模式可由微控制器，也可由硬件实现。使用操作模式有两点注意：（1）所有操作最初都是从 0 地址，即存储空间的起始端开始。后续操作根据所选用的模式可从其它地址开始。而且，电路由录转为放，或由放转为录时（M6 模式除外），或执行了掉电周期后，地址计数器复位为 0。（2）当 /CE 变低，最高两位地址位同高时，执行操作模式。这种操作模式一直有效，除非 /CE 再次由高变低，芯片重新锁存当前的地址/模式端电平，然后执行相应操作。

### 操作模式简表：

模式	功能	典型应用	可组合使用的模式
M0	信息检索	快进信息	M4 M5 M6
M1	删除 EOM	在最后一信息结束处放 EOM	M3 M4 M5 M6
M3	循环	从 0 地址连续放音	M1 M5 M6
M4	连续寻址	录放连续的多段信息	M0 M1 M5
M5	/CE 电平有效	允许暂停	M0 M1 M3 M4
M6	按键模式	简化外围电路	M0 M1 M3

**M0(信息检索)：**快速跳过信息而不必知道其确切地址。/CE 每输入一个低脉冲，内部地址计数器就跳到下一条信息。此模式仅用于放音，通常与 M4 同时使用。

**M2(删除 EOM 标志)：**使分段信息变为一条信息，信息最后保留一个 EOM 标志。这个模式完成后，录入所有信息就变成一条连续的信息。

**M3(信息循环)：**循环重放位于存储空间起始处的那条信息。一条信息可以完全占满

存储空间, 那么循环就从头到尾进行, 这时 /OVF 不变低。

**M4(连续寻址):** 正常操作中, 重放遇到 EOM 标志时, 地址计数器复位。M4 禁止地址计数器复位, 使得信息可连续录入或重放。

**M5(/CE 电平有效):** 通常, 录音时 /CE 为电平触发, 放音时 /CE 为边沿触发。本模式将放音时 /CE 设置为电平触发, 特别适用于需用 /CE 终止放音的场合。操作为: /CE 变低后, 从内存起始处开始放音, /CE 变高放音即刻停止。/CE 再变低后, 仍从内存起始处开始放音, 除非 M4 也是高。

**M6(按键模式):** 本模式的外围电路最简单, 成本大为降低: 在录放结束, /CE 变高后, 自动进入节电模式。而且, /CE、PD、/EOM 的作用重新定义如下:

1)、/CE(开始/暂停, 低脉冲有效)——/CE 端的下降沿控制操作的开始和暂停。当不录放时, /CE 的下降沿就启动录/放操作。之后, 如果没遇到 EOM 标志(放音时)或没发生溢出前, 再来一个 /CE 下降沿将暂停当前操作。暂停后, 地址并不复位, 再来一个 /CE 下降沿后, 从暂停处继续操作。

2)、PD(停止/复位, 高脉冲有效) --- PD 端的上升沿停止当前录/放操作, 并复位地址。

3)、/EOM(运行指示)——/EOM 变高表示录/放操作正在进行, 可驱动 LED。

#### 四、ISD2500 系列管脚说明

**电源(VCCA, VCCD):** 芯片内部的模拟和数字电路使用不同的电源总线, 并且分别引到外封装上, 这样可使噪声最小。模拟和数字电源最好分别走线, 尽可能在靠近供电电源处相连, 而去耦电容应尽量靠近芯片。

**地线(VSSA, VSSD):** 芯片内部的模拟和数字电路也使用不同的地线, 这两脚最好在引脚焊盘上相连。

**节电控制(PD):** 本端拉高使芯片停止工作, 进入节电状态。芯片发生溢出, 即 /OVF 端输出低电平后, 要将本端短暂变高复位芯片, 才能使之再次工作。

**片选(/CE):** 本端变低后 (而且 PD 为低), 进行录放操作。在本端的下降沿锁存地址线和 P/-R 端的状态。

**录放模式(R/-R):** 本端状态在 /CE 的下降沿锁存。高电平放音, 低电平录音。录音时, 由地址端提供起始地址, 录音持续到 /CE 或 PD 变高, 或内存溢出; 如果是前一种情况, 会自动在录音结束时写入 EOM 标志。放音时, 由地址端提供起始地址, 放音持续到 EOM 标志。如 /CE 一直为低, 或电路工作在某些操作模式, 放音会忽略 EOM, 继续进行下去。

**信息结尾标志(/EOM):** EOM 标志在录音时自动插入到该信息的结尾。放音遇到 EOM 时, 本端输出低电平脉冲。芯片内部会检测电源电压以维护信息的完整性, 当电压低于 3.5v 时, 本端变低, 芯片只能放音。

**溢出标志(/OVF):** 处于存储空间末尾时, 本端输出低电平脉冲表示溢出, 之后, 本端状态跟随 /CE 端的状态, 直到 PD 端变高。本端可用于级联。

**话筒输入(MIC):** 本端连至前置放大器。自动增益控制电路 (AGC) 将前置增益控制在到 -15 至 24db。外接话筒应通过串联电容耦合到本端。耦合电容值和本端的 10K $\Omega$  输入阻抗决定了芯片频带的低频截止点。

**话筒参考(MIC REF):** 本端是前置放大器的反向输入, 当以差分形式连接话筒时, 可减小噪声, 提高共模抑制比。

**自动增益控制(AGC):** AGC 动态调整前置增益以补偿话筒输入电平的宽幅变化, 使得录制变化很大的音量(从耳语到喧嚣声)时失真都能保持最小。响应时间取决于本端的  $5\text{ K}\Omega$  输入阻抗和外接的对地电容(即线路图中 C2)的时间常数。释放时间取决于本端外接的并联对地电容和电阻(即线路图中 R2 和 C2)的时间常数。 $470\text{ K}\Omega$  和  $4.7\text{UF}$  的标称值在绝大多数场合下可获得满意的效果。

**模式输出(ANA OUT):** 前置放大器输出。前置电压增益取决于 AGC 端电平。

**模拟输入(ANA IN):** 本端为芯片录音信号输入。对话筒输入来说, ANA OUT 端应通过外接电容连至本端。该电容和本端的  $3\text{ K}\Omega$  输入阻抗给出了芯片频带的附加低端截止频率。其它音源可通过交流耦合直接连至本端(绕过了 ISD 的前置)。

**喇叭输出(SP+, SP-):** 这对输出端能驱动  $16\Omega$  以上的喇叭(内存放音时功率为  $12.2\text{mw}$ , AUX IN 放音时功率为  $50\text{mW}$ )。单端使用时必须在输出端和喇叭间接耦合电容, 而双端输出既不用电容又能将功率提高到 4 倍。录音和节电模式下, 它们保持为低电平。注意: 多个芯片的喇叭输出端绝对不能并联, 否则可能损坏芯片! 不用的喇叭输出端绝对不能接地!

**辅助输入(AUX IN):** 当/CE 和 P/-R 为高, 放音不进行, 或处于放音溢出状态时, 本端的输入信号通过内部功放驱动喇叭输出端。当多个 2500 芯片级联时, 后级的喇叭输出通过本端连接到本级的输出放大器, 为防止噪声, 建议在放内存信息时, 本端不要有驱动信号。

**外部时钟(XCLK):** 本端内部有下拉元件, 不用时应接地。芯片内部的采样时钟在出厂前已调校, 误差在  $\pm 1\%$  内。商业级芯片在整个温度和电压范围内, 频率变化在  $\pm 2.25\%$  内。工业级芯片在整个温度和电压范围内, 频率变化在  $\pm 5\%$  内, 建议使用稳压电源。若要求更高精度或系统同步, 可从本端输入外部时钟, 频率如前表所示; 由于内部的防混淆及平滑滤波器已设定, 故上述推荐的时钟频率不应改变。输入时钟的占空比无关紧要, 因内部首先进行了分频。

**地址/模式输入(Ax/Mx):** 地址端有两个作用, 取决于最高两位(MSB)即 2532/2540/2548/2564 的 A7 和 A8, 或 2560/2590/25120 的 A8 和 A9 的状态。当最高两位中有一个为 0 时, 所有输入均解释为地址位, 作为当前录放操作的起始地址。地址端只作输入, 不输出操作过程中的内部地址信息。地址在/CE 的下降沿锁存。