●应用与设计

用 MC145026/27 实现多机并口无线通信

第二炮兵工程学院 马福禄 周召发

Multi Computers Parallel Port Wireless Communication with MC145026/27

Ma Fulu Zhou Zhaofa

摘要:介绍了一种用三态编解码芯片 MC145026/27 实现的基于并口的多机无线通信系统的组成原理和实现方法,给出了多台微型机之间的无线通信问题的解决方案等,阐述了系统的总体组成及通信方法。

关键词:并行接口; 无线通信; 编码器; 解码器; MC145026/27

分类号:TN92 **文献标识码**:B **文章编号**:1006-6977(2002)02-0023-03

1 引言

在遥测、遥控等领域中,往往使用微机与单片机组成的多机通信系统来完成测控任务。其中,常用的方法是使用微机的 RS-232C 串行接口进行串行数据通信。由于受环境的影响以及 RS-232C 串行接口电气性能的限制,加上连接线长、接线麻烦等缺点,其通信的空间范围总是受到限制,并使人们感到不便。因此,人们想到了无线传输。常用的无线传输方式有无线短波传输和红外线传输,但这两种方式都有一定的局限性,如短波方式易受外界电磁场的干扰,红外线传输方式不能隔墙传输等等,本文将介绍采用最新的无线长波收发模块 T630/T631,以及最新三态编解码芯片 MC145026/MC145074 来设计无线数据通信装置的方法。该装置具有抗干扰性能好、穿透性强、传输距离远等特点。由于串行接口传

```
        ACALL FSAT
        SJMP LUYIN
```

放音子程序:

```
FANGYI: MOV R0,# # # # # # #
                        ;"提示放音程序开始工作"
        ACALL FAST
FANGY2: MOV R1,# 0FFH
FANGY3: MOV R2,# 0FFH
FANGY4: MOV A,# 0FFH
        MOV P0,A
        SETB P0.7
        SETB P0.4
        CLR P0.5
        SETB P0.6
        MOV A,P0        ;读 8880 状态寄存器
        JB ACC.2,FANGY6
FANGY6: DJNZ R2,FANGY4
        DJNZ R1,FANGY3
        SJMP GUANJI
        CLR P0.4
        MOV A,P0        ;读 8880 接收数据寄存器
        ANL A,# 0FH     ;屏蔽高四位
        CJNE A,# 02H,FANGYI
                        ;查询是否"2"键按下,是则放音
FANGY5: MOV A,# 0FFH
        MOV P0,A
        SETB P0.7
        SETB P0.4
        CLR P0.5
        SETB P0.6
        MOV A,P0
        JNB ACC.2,FANGY5
        MOV R0,# # # # # #
        ACALL FAST
        INC R0
        SJMP FANGY2
```

收稿日期:2001-06-07

咨询编号:020207

输速度慢，信号处理电路复杂，外接模块困难。因此，本装置选用并行接口通信，从而使得电路简单易做、可靠性高。

2 系统组成

如图 1 所示，本装置主要由数据编解码和发射接收两大模块组成。其中，数据编解码模块用来完成数据信息的输入输出、地址编码、地址识别以及数据并/串转换等任务；发射接收模块是用来完成串行数据的调制发射及接收解调等任务。

2.1 编解码模块

编解码模块由三态编解芯片 MC145026 和 MC145027 组成，此组芯片是摩托罗拉公司生产的用于通信配对使用的最新芯片。编码芯片 MC145026 可对 9 位输入信息（地址位 A1 ~ A5，数据位 D6 ~ D9）进行编码，编码后每个数据位用两个脉冲表示："1" 编码为两个宽脉冲；"0" 编码为两个窄脉冲；"开路" 编码为一宽脉冲和一窄脉冲交叉。当 TE 端输入脉冲上升沿时，编码后的数据流开始由 D0 串行输出。对于每 9 位数据信息，可以看作是一个数据字，为了提高通信的安全性，编解码芯片对每个数据字发送两次，接收两次。

MC145027 解码器用于接收 MC145026 输出的编码数据流。当解码器地址与编码器地址状态相同并连续收到两组相同编码信号时，VT 端由低电平跳变为高电平以指示接收有效，同时中断计算机进行接收。而当接收到的数据流地址位与本机地址设置不同，或是两次接收的数据不同，或是在四个数据周期内无信号时，VT 端变为低电平，此时可认为无信号或认为信号不是发送给本机的。由于对接收到的信息进行地址识别是由 MC145027 芯片来完成的，因此，对不是发送给本机的信息通常不传送到并行接口，所以对本机的工作也就不会造成影响。

2.2 发射接收模块

发射接收模块由长波数字信号收发芯片 T630 及 T631 组成。此组芯片可用于发射、接收串行数据信号。长波能够穿透建筑物、机箱、金属设备等阻隔。其发射功率在 mW 级，150kHz 频段，所以不会对其它电路产生干扰。同时，也很难被其它电路干扰。它的供电电压范围为 1.5 ~ 20V，可由并行接口 + 5V 引脚供电。芯片内部集成了包括天线在内的各种部件，其外部电路及应用接口也十分简单。

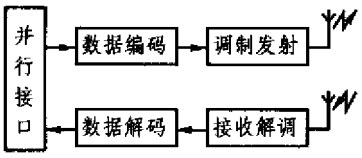

图 1 系统组成框图

3 通信原理

3.1 对并行接口的利用

微型机 CENTRONIC 打印机的并行接口包括一个 8 位数据输出寄存器、一个 8 位数据输入寄存器、一个 5 位控制输出寄存器和一个 5 位状态输入寄存器。对该接口数据输出寄存器进行写操作可实现 8 位信息的输出；而对接口控制寄存器的写操作则可改变输出控制线的状态；对接口状态输入寄存器的读操作可得到外设的状态信息。CENTRONIC 并行接口与外设连接时使用 8 根数据线、4 根控制线和 5 根状态线。其数据线信号为 DATA0 ~ DATA7，控制线信号为"选通"（STROBE）、"初始化"（INIT）、"打印机输入选择"（SLCTIN）和"自动进纸"（AUTOFDXT）。其中，在 SLCTIN 信号为低电平时，表示使用并行接口向打印机传送数据信息；而当 STROBE 产生负脉冲信号时，表示选通打印机，这时打印机将接收数据线上的数据信号；INIT 信号和 AUTOFDXT 信号在正常的数据传输过程中不被使用，其状态总保持不变。状态信号有："忙"（BUSY）、"出错"（ERROR）、"缺纸"（PE）、"选择"（SLCT）和"应答"（ACK）等状态。由此可知，CENTRONIC 并行接口能完成一个 8 位的数据输出，一个 4 位的控制信号输出和一个 5 位状态信号的输入。这里，将该并行接口看作一般功能的 I/O 连接编码器与解码器。

3.2 通信方法

在使用编码器和解码器实现 PC 机与单片机的通信时，需要在 PC 机和单片机上分别配置编码器和解码器，以完成数据信号的发送和接收。由于 MC145026/MC145027 一次能完成 4 位二进制数据信息的发送或接收，而计算机经常使用以字节为单位的数据，这样就需要将 1 个字节分为高半字节和低半字节分 2 次发送或接收。图 2 为其通信原理图。

图中编码器 MC146026 的地址即是接收机的地址，它可经并行接口由软件来设置。因此，每个发送机可以有多台（本装置使用了 4 位地址位，因此可有

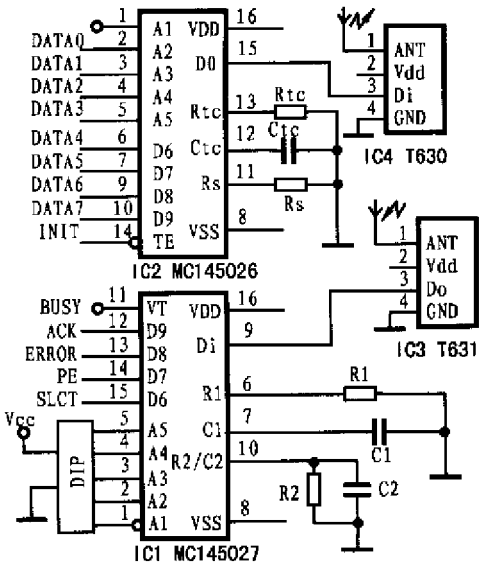

图 2 系统通信原理图

$2^4=16$ 个) 接收机与之呼应。解码器 MC145027 的地址亦是本机的地址，它由硬件元件微型开关组 DIP 设置。解码器 MC145027 的地址决定了本机的通信地址，对于每台微型机，它是唯一的，因此只能接收含有本机地址的信息。

在微型机与编码器的接口连线上，可用微型机配置的打印机并行接口数据线的高 4 位 DATA4 ~ DATA7 直接与编码器的 D6 ~ D9 数据输入线相连，并用 INIT 控制线与编码器数据发送允许脚相连。由于编码器地址位有 5 位，而并行接口数据输出寄存器是 8 位，因此只能利用 4 位地址位，本装置中的编码器 MC145026 的 A0 脚接高电平就是这个道理（解码器 MC145027 的 A0 脚亦应接高电平）。发送数据时，由微型机向并行接口数据输出寄存器的低 4 位写入半个字节的地址信息，然后向高 4 位写入半个字节的数据信息，之后再写控制输出寄存器，以使得 INIT 信号为低电平，这样就完成了 4 位数据的输出。

在微型机与解码器的接口连线上，应使用并行接口的状态线 ACK、ERROR、PE、SLCT 分别与解码器的数据线 D6 ~ D9 相连，以便由微型机通过状态线读取解码器输出的数据，并使用状态线 BUSY 与解码器的数据输出有效引脚 VT 相连，这样微型机即可通过读取的并行接口状态寄存器中的状态位 BUSY 是否为高电平，来检查解码器当前接收到的数据是否有效，并得到由解码器接收的数据。

表 1 外接电阻电容与振荡频率的关系

fosc/kHz	Rtc/kΩ	Rs/kΩ	R1/kΩ	C1	R2/kΩ	C2
262	10	20	10	470	100	910
181	10	20	10	910	100	1800
88.7	10	20	10	2000	100	3900
42.6	10	20	10	3900	100	7500
21.5	10	20	10	8200	100	15×10^3
8.53	10	20	10	2×10^4	200	2×10^4
1.71	50	100	50	2×10^4	200	10^5

4 系统主要参数

本系统中制约波特率的模块主要有编解码芯片 MC145026/ MC145027 和长波收发模块 T630/ T631。长波收发模块的载波频率为 150kHz，因而不是主要的制约因素。编解码芯片 MC145026/ MC145027 的最高数据传输速率为 6400b/s。

编解码芯片 MC145026/ MC145027 在配合使用时要求两者的时钟基本一致，但这种要求并不十分严格。其外接电阻电容与振荡频率的关系如表 1 所列。

5 结论

本装置克服了多机无线通信时相互干扰的问题，因而通信可靠性较高，可应用于通信系统、报警系统、数据采集系统、LED 大屏幕显示系统、遥控系统等领域。在与微型机的接口方面，本装置巧妙地利用了微型机打印机的并行接口，因此，非常简单方便且容易实现。

参考文献

1. Jan Axelson. Parallel Port Complete. 中国电力出版社. 2001 年 4 月

2. 李朝青. PC 机及单片机数据通信技术，北京航空航天大学出版社，2000 年 12 月

收稿日期：2001 - 07 - 06

咨询编号：020208

欢 迎 订 阅

《国外电子元器件》

地 址：西安市劳动南路 68 号 5 - 1 - 4 信箱

电 话：(029) 4240255，4262159

传 真：(029) 4261340

邮政编码：710082

电子邮件：elements@pub.xaonline.com