

# TOP221-227

## TOPSwitch-II系列

### 三端离线式脉宽调制(PWM)开关



#### 产品特点

- 成本最低、元件数目最少的开关方案
- 5W以上的产品与线性电源相比成本有竞争力
- AC/DC损耗极低—效率高达90%
- 片内设有自动重新启动和流限电路
- 过热门关断电路提供系统级保护
- 可用于反激、正向、增压或反向拓扑结构
- 以初级或光耦反馈方式工作
- 可用于非连续或连续导通的工作模式
- 使用与源级连接的薄片以降低电磁干扰
- 电路简单，提供设计工具，缩短开发时间

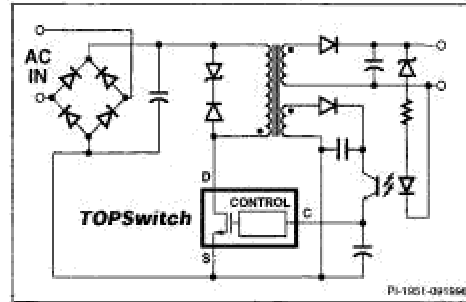


图1. 典型的反激式电路

#### 说明

与第一代TOPSwitch相比，第二代TOPSwitch-II系列更价廉物美，性能更强。TOPSwitch-II系列将100V/115V/230V交流输入的功率范围从100W扩展到150W，85-265V交流电通用输入的功率从50W扩展到90W，这使得TOPSwitch-II技术在许多新的应用领域中占据优势，比如电视、显示器、音频

放大器等等。许多电路性能的增强减少了对电路板的设计和输入电源瞬态的敏感性，使得设计更容易。采用标准的8脚双列直插封装，其内部引线构架使用六引脚直接将芯片产生的热量传递到电路板，减少了散热片的成本。TOPSwitch将开关模式控制系统的所有功能合并到一只三端单片集成电路中：功率MOSFET，脉宽(PWM)调制器，高压启动电路，环路补偿和故障自动保护电路。

TO-220 (Y)封装 <sup>1</sup>			8脚双列直插封装(P)或8脚表面贴装(G) <sup>2</sup>		
器件序号	单电压输入 <sup>3</sup>	宽范围输入	器件序号	单电压输入 <sup>3</sup>	宽范围输入
	110/115/230VAC±15%	85到265VAC		110/115/230VAC±15%	85到265VAC
	$P_{MAX}^{4,6}$	$P_{MAX}^{4,6}$		$P_{MAX}^{4,6}$	$P_{MAX}^{4,6}$
TOP221Y	12W	7W	TOP221P或TOP221G	9W	6W
TOP222Y	25W	15W	TOP222P或TOP222G	15W	10W
TOP223Y	50W	30W	TOP223P或TOP223G	25W	15W
TOP224Y	75W	45W	TOP224P或TOP224G	30W	20W
TOP225Y	100W	60W			
TOP226Y	125W	75W			
TOP227Y	150W	90W			

注释：(1)封装外形：Y03A。(2)封装外形：P08A或G08A。(3)110V/115V交流如供输入。(4)假定已采用适当的散热片来使TOPSwitch器件的最大结温保持在100°C以下。(5)环境在1平方英寸(6.45平方厘米)，2盎司铜皮上(610克/平方米)。(6) $P_{MAX}$ 是说明的条件下所能获得的实际最大连续功率输出水平。应用中能获得的连续功率还依赖于其他一些因素，如环境温度、变压器设计、所需效率、最小输入电压指标、输入电容等等。(7)在以TOPSwitch进行的设计中选用TOPSwitch-II器件时，请参考“应用中的注意事项”一节。

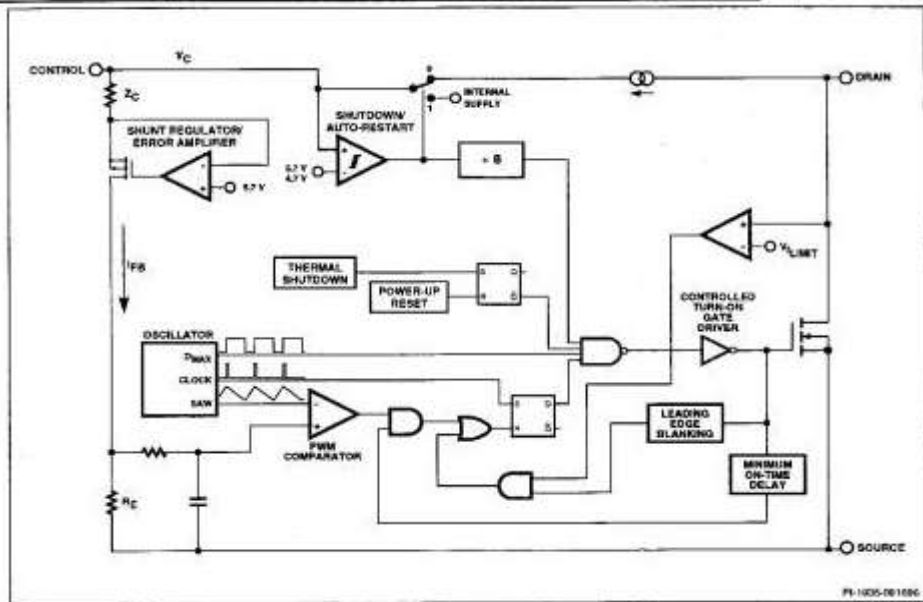


图2. 功能块框图

**引脚功能描述**

**漏级引脚：**

MOSFET漏级引脚的输出。启动工作状态下通过内部的开关式高压电流源提供内部偏置电流。内设电流检测。

**控制引脚：**

用于占空比控制的误差放大器和反馈电流的输入脚。与内部并联稳压器相连接，提供正常工作时的内部偏置电流。也用作电源旁路和自动重新启动/补偿电容的连接点。

**源级引脚：**

Y封装—  
与高压功率回路连接的MOSFET源级引脚的输出。兼初级电路的公共点和参考点。

P和G封装—  
初级控制电路的公共点和参考点。

**源级(HV RTN)引脚 (P和G封装专有)：**

高压电源回路MOSFET源级引脚的输出。

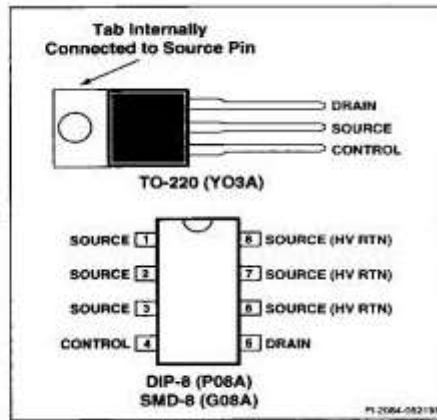


图3. 引脚排列

**TOPSwitch系列器件功能描述**

TOPSwitch是具有自偏置 and 自保护的、电流线性控制占空比的变换器，漏级开路输出。通过使用CMOS并集成尽可能多的功能来实现高效率。与双级型器件或分立元件方式相比，CMOS大大减小了偏置电流。实现集成化后也不再需要外接大功率电阻来进行电流检测和提供初始启动偏置电流。

在正常工作情况下，内部输出MOSFET的占空比随控制脚电流的增长而线性减小，如图4所示。为了实现所有要求的控制、偏置和保护功能，漏级脚和控制脚都要完成几种功能，这将在后面说明。图2为TOPSwitch集成电路的方框图，图6为其定时和电压的波形图。

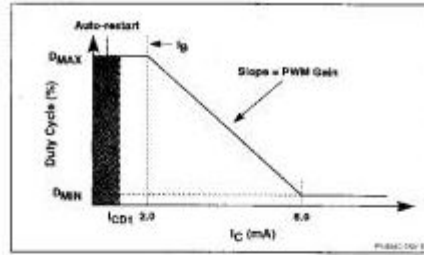


图4. 占空比与控制脚电流的关系

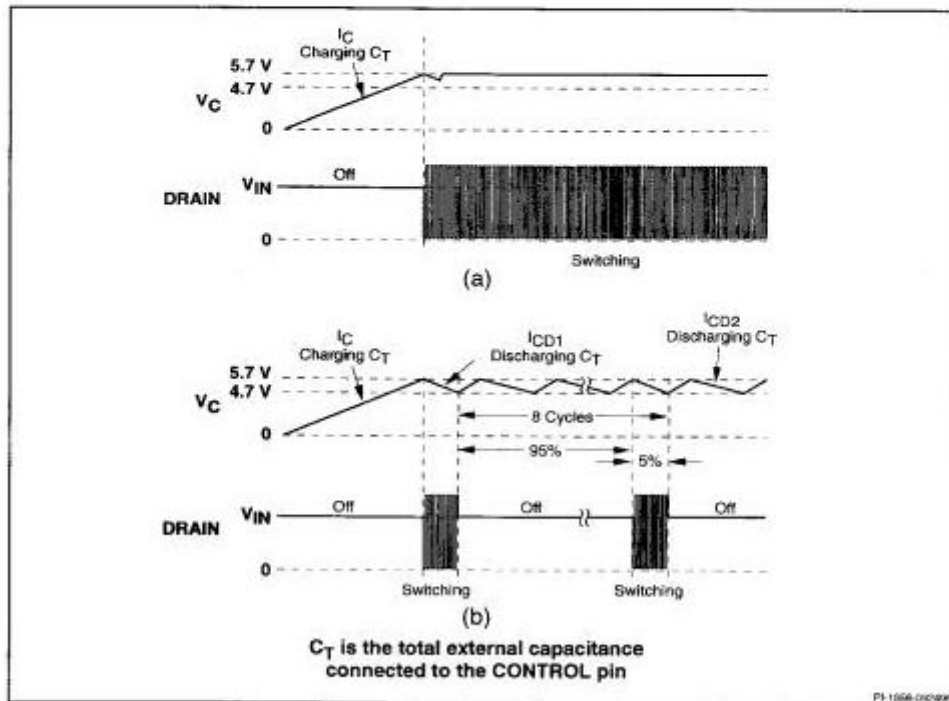


图5. (a) 正常操作和(b) 自动重新启动时的启动波形

## 控制电压源

控制脚的电压 $V_C$ 是控制器和驱动电路的偏置电压源。需要通过连接在控制脚和源脚间紧密的旁路外接电容来提供门极驱动电流。连接到控制脚的全部电容( $C_T$ )确定自动重启的定时,同时控制环路的补偿。 $V_C$ 可用两种工作模式来调节:滞后调节用在初始启动和过载运行的情况下;并联调节用于分开占空比误差信号与控制电路的电源电流。在启动的时候,由连接在漏极和控制脚之间的内部高压开关电源提供控制脚的电流,此电流源为控制电路提供足够的电流并对所有外接电容( $C_T$ )充电。

当 $V_C$ 第一次到达上限值时,高压电流源关断,脉宽调制器和输出晶体管就开始工作,如图5(a)所示。在正常工作时(当输出电压是受调节时),反馈控制电流即 $V_C$ 的供给电流。当控制脚反馈电流超过需要的直流供给电流时,并联调节器通过对分流流过PWM误差信号检测电阻 $R_E$ ,来保持 $V_C$ 为典型值5.7V。在采用初级反馈结构时,控制脚的低动态阻抗( $Z_C$ )决定误差放大器的增益。控制脚的动态阻抗和外接电阻电容一同决定电源系统控制环路的补偿。

如果控制脚的外接电容放电到下限值,输出MOSFET会关断,此时控制电路会进入低电流的等待状态。高压电流源再次接通并对外接电容充电。图6中充电电流表示为负极性而放电电流则以正极性表示。滞后的自动重启比较器通过使高压电流源通断来保持 $V_C$ 值处于典型的4.7V到5.7V的区域内,如图5(b)所示。自动重启电路中含有一个除8的计数器,它用以防止输出MOSFET在八个放电充电周期前重新导通。此计数器通过将自动重启的占空比减到典型值5%来有效地限制TOPSwitch的功耗。自动重启将不断循环工作直到输出电压进入受控状态为止。

## 带隙基准

TOPSwitch内部所有的关键电压均来自于一个具有温度补偿的带隙基准。此基准电压还产生一个具有温度补偿的电流源,此电流源经调整,能精确设定振荡器频率和

MOSFET的门极驱动电流。

## 振荡器

内部的振荡器使内部的电容在两个设定的电压值之间线性充放电,以产生脉宽调制器所需的锯齿波电压。在每个周期的起点,振荡器将脉宽调制器/电流限制的门扫电路置位。振荡器频率选定100KHz,以使电磁干扰最小且在电源应用中的效率最高,可调节基准电流来改善振荡器的频率精度。

## 脉宽调制器

脉宽调制器通过驱动输出MOSFET,其占空比与产生通过 $R_E$ 的误差电压信号的控制脚电流成反比,来实现电压反馈式的控制环。 $R_E$ 两端的误差信号通过一个截止频率典型值为7KHz的RC电路进行滤波以降低开关噪声的影响。经滤波的误差信号与内部振荡器产生的锯齿波信号进行比较,产生相应占空比的方波。控制电流增大时,占空比减小。由振荡器产生的时钟信号将一个门扫电路置位从而使输出MOSFET导通。脉宽调制器使此门扫电路复位而关断输出MOSFET。最大占空比由内部振荡器的对称性决定。调制器有一个最小导通时间以保证

TOPSwitch器件的消耗电流与误差信号无关。注意:在占空比开始变化前,最小电流必须注入控制脚。

## 门极驱动器

门极驱动器的设计使输出MOSFET以一个受控的速率导通,而使共模电磁干扰减至最小。门极驱动电流需要仔细调节以改善精度。

## 误差放大器

在初级反馈形式的电路中,并联调整器也可起到误差放大器的作用。由具有温度补偿的带隙基准得到精确的并联调整器电压。误差放大器的增益由控制脚的动态阻抗确定,控制脚将外部电路信号箝定到 $V_C$ 电压的水平。控制脚上超过供给电流的那部分电流将由并联调整器分流并作为误差信号流过 $R_E$ 。

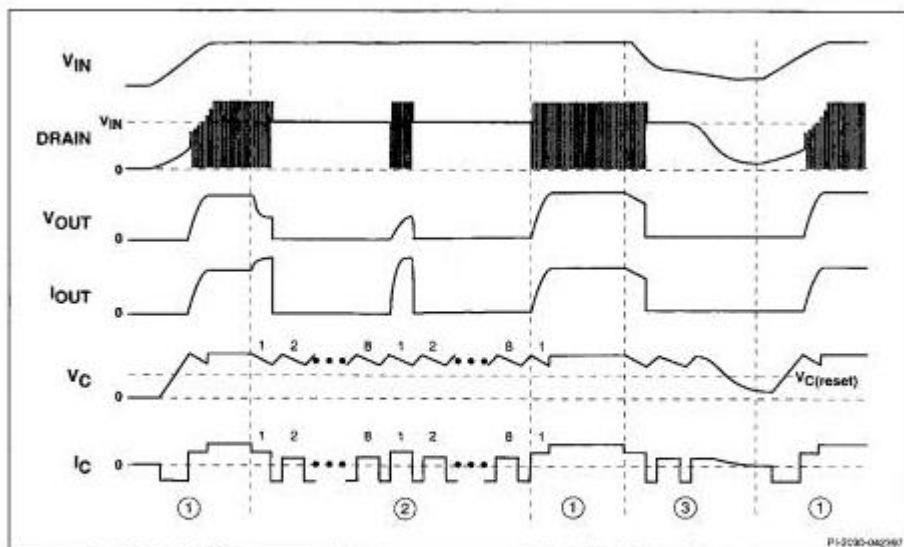


图6. (1) 正常工作, (2) 自动重启动和(3) 电源关断复位时的典型波形

### 逐周的电流限制

逐周的峰值漏电流限制电路以输出MOSFET的导通电阻作为检测电阻。流限比较器将输出MOSFET导通状态下的漏/源极间的电压( $V_{DS(ON)}$ )与一个阈值电压相比较, 漏极电流太大将使 $V_{DS(ON)}$ 超过阈值电压并关断输出MOSFET直到下一个时钟周期开始。流限比较器的阈值电压有温度补偿, 这样可将输出MOSFET的 $R_{DS(ON)}$ 随温度变化而引起的有效峰值电流限制的变化减至最小。

前沿消隐电路使流限比较器在输出MOSFET刚导通的一段很短的时间内不工作。前沿消隐时间是避免因初级电容和次级整流器反向恢复时间产生的电流尖峰脉冲引起开关脉冲提前结束。

如图12所示, 由于MOSFET的动态特性, 前沿消隐后很短的一段时间内, 电流限制会变低。为避免在正常工作使引起电流限制, 漏极电流的波形应在图示的箱形中。

### 关断/重启动

为使TOPSwitch器件的功率耗散减至最小, 关断/重启动电路在输出调节失控情况下, 使电源按典型值为5%的自动重启动占空比接通和断开, 调节失控会使外部流入控制脚的电流中断。 $V_C$ 的调节则从并联调整模式进入前面介绍过的滞后自动重启动模式。当故障情况去除, 电源输出调节受控后,  $V_C$ 的调节又回到并联调整模式, 电源又恢复正常工作。

### 过热保护

温度保护由一个精密的模拟电路提供。当输出MOSFET的结温超过关断温度(典型值 $135^{\circ}\text{C}$ )时, 该电路就关断输出MOSFET, 重新启动复位电路, 需要断开并再接通电源或瞬时地将控制脚电压拉到启动复位门限电压以下, 使门限电路复位, 这样就可以使TOPSwitch器件恢复正常工作。当电源门限电路关断后,  $V_C$ 的调节进入滞后模式, 控制脚上的波形为4.7V到5.7V间(典型值)的锯齿波。

## 高压偏置电流源

在启动或滞后模式工作时，高压电流源从漏极引脚输入，为TOPSwitch器件提供偏置，并对控制脚的外接电容(C<sub>1</sub>)充电。在自动重新启动和过热门电路关断器件输

出的情况下，进入滞后的工作模式。电流源滞后的有效占空比约为35%。此占空比由控制脚充电(I<sub>c</sub>)和放电电流(I<sub>CD1</sub>和I<sub>CD2</sub>)的比率决定。输出MOSFET导通正常工作情况下电流源关断。

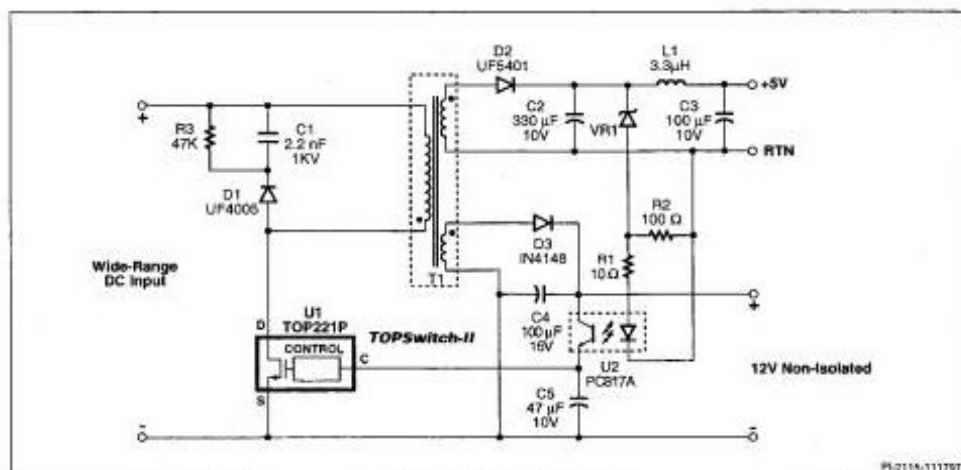


图7. 使用8引脚双列直插塑料封装TOPSwitch-II器件的4W等待式电源原理图

## 应用举例

TOPSwitch器件可应用于许多电源电路，以下列举两个实例。其他例子可参考数据手册和设计指南。

### 8引脚塑封双列直插4W等待式电源

图7显示了一个4W的等待式电源。这种电源应用在主电源关断后，需要保持某些等待功能(如实时时钟、遥控接口)工作的场合。

次级的5V输出用于为等待功能供电，12V非隔离输出用于为主电源的PWM控制器和其他初级端功能供电。

在此应用中，输入整流器和输入滤波器的尺寸由主电源决定，没有另做说明。直流输入与整个交流输入的范围对应，可在100V~380V的范围内变化。TOP221的封装是8条引脚的双列直插形式。

输出电压(5V)由齐纳二极管(VR1)和光耦(U2)直接取样，输出电压值等于齐纳二极管的压降与通过光耦中发光二极管的压降(通过R1的压降可忽略不计)之和。光耦的输出晶体管驱动TOP221的控制脚。C5用于对控制脚旁路，提供控制环路补偿和设置自动重新启动频率。

变压器的漏感电压尖峰通过D1由R3和C1来箝位。偏置绕组由D3和C4整流和滤波，产生非隔离的12V输出，同时也为光耦输出晶体管的集电极提供偏置。隔离的5V输出绕组由D2整流，C2、L1和C3滤波。

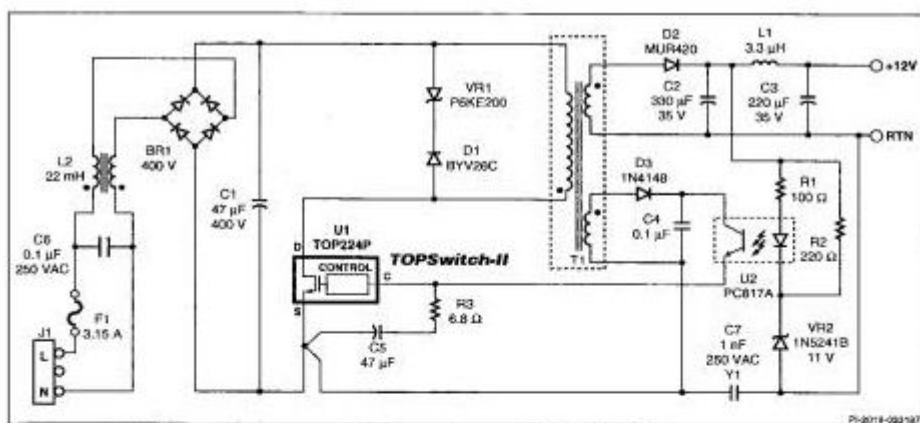


图8. 使用8引脚双列直插塑料封装TOPSwitch-II的20W通用输入电源原理图

### 8条引脚型封装双列直插的20W通用电源

图8显示了一个12V、20W的次级受控反激式电源，其中使用的TOP224P为8条引脚的双列直插封装，在通用的85V到265V交流输入电压范围内工作。这个例子展示了TOPSwitch-II系列更高功率的8引脚引线结构的优点。这种低成本的封装通过六条源级引脚直接将热量传到电路板上，省去了散热器及相关费用，在85V低电压输入时的效率典型值是80%。输出电压由光耦U2和齐纳二极管VR2直接取样，电压值由齐纳二极管的压降和通过光耦发光二极管及电阻R1的压降决定。通过调整变压器匝数比和齐纳二极管VR2的值可以得到其他的输出电压值。

交流电经BR1和C1整流和滤波，产生用于T1初级绕组的高压直流总线。变压器初级绕组的另一端由TOPSwitch-II

内集成的高压场效应管(MOSFET)驱动。DI和VR1用于箝制由变压器漏感产生的前沿电压尖峰。电源的次级绕组经D2、C2、L1和C3整流滤波后，产生12V输出电压。为改善轻载时的负载调整率，用R2和VR2为12V输出提供一个预负载。偏置绕组经D3和C4整流滤波产生TOPSwitch的偏置电压。由初级绕组漏感端的高压开关波形和初级与次级间电容产生的共模发射电流被L2和Y1安全电容C7衰减。由初级电流波形中的梯形或三角形的基波和谐波产生的差模发射电流通过L2的漏感及其C1与C6衰减。C5滤波控制脚上的TOPSwitch内MOSFET控制极驱动充电电流尖峰，决定自动重启频率，并与R1和R3一起为控制环路提供补偿。

## 应用中的注意事项

- 源级引脚要尽量短，控制脚旁路电容与源级引脚间以Kelvin方式连接。如图9所示，在源级引脚采用单点接地技术。
- 在关断的时候，漏级上的峰值电压和振铃电压应减到最小。用齐纳二极管或TVS齐纳二极管来限定漏级电压，使之在包括自动和过载的任何条件下都低于TOPSwitch的额定击穿电压。用于TOP2XX系列的最大齐纳二极管箝位电压建议为200V，对应的初级最大整流输出电压为135V。请参阅数据手册和设计指南中AN-16的第4步。
- 变压器设计应满足变压器饱和引起的漏级电流变化率在绝对最大指标值内(图13显示了关断前100纳秒以内的 $\Delta I_p$ )。对大多数常用变压器磁芯而言，可以通过将峰值通量密度(在 $I_{lim}$ 电流值最大时)保持在4200高斯(420mT)以下来达到这条指标。变压器连续模式2.1版电子数据表(或更高版本)及非连续模式的1.0版电子数据表(或更高版本)提供了必要的信息。
- 测试时不要将TOPSwitch器件插入一个“热”的IC插孔。控制脚外接电容的电压可能被过充而导致TOPSwitch器件的损坏。
- TOPSwitch器件测试时，不要超过控制脚9V的最大电压和100mA的控制脚电流。
- 某些情况下，外部提供的偏压或电源电流流入控制脚可能使TOPSwitch器件不确定地处在8个自动重新启动周期中的某一个而使它不能启动。在工作台上评估时为了避免此问题发生，建议在漏级加上电压之前先加上 $V_C$ 的电压。TOPSwitch也可通过控制脚和源级引脚的瞬时短路来复位。
- 低输入电压(<36V)的情况下，自动重新启动工作中控制脚的电流要小得多(参看 $I_C$ 与漏级电压的关系曲线)，这会增加自动重新启动的周期。
- 交流电源的瞬时中断会使TOPSwitch在启动前进入8

计数的自动重新启动周期中，这是因为存储在输入电容中的能量未能完全泄放，而控制脚的电容也未能放电到使其电压低于内部所需的启动复位电压值。

- 在某些情况下，由于存在最小导通时间，为了使轻载或无负载时的输出电压保持在希望的范围内，有必要加上一个最小负载。

## 以TOPSwitch-II器件替换TOPSwitch

TOPSwitch-II器件除了没有外部的门闩关断功能，其他的功能与TOPSwitch器件完全相同。但是，若考虑在现成的TOPSwitch器件设计中临时以TOPSwitch-II器件替换，设计应做以下核实。

新的TOPSwitch-II器件与原来的TOPSwitch器件的场效应管 $R_{DS(on)}$ 相同，提供的功率比后者更高。因此，应检查原来以TOPSwitch器件进行的设计以保证选择的TOPSwitch-II替换器件和其他主要元件在反常情况下不超过应力值。

确认的步骤建议如下：

- 检查变压器设计，使其满足上述总方针中概述的 $\Delta I_p$ 指标。
- 热性能很多情况下，TOPSwitch-II器件的高功率能力使其可以使用更小的场效应管(更高 $R_{DS(on)}$ )以降低成本。这会影响到TOPSwitch器件的功耗和电源效率。因此必须对使用TOPSwitch-II器件的电源的热性能进行验证。
- 箝位电压：应验证整流和箝位电压不超过TOP2XX系列推荐的最大值：整流135V/箝位200V。请参阅数据手册AN-16中的步骤4、设计指南以及属于变压器设计电子数据表的readme.txt。
- 销售许可：替换为TOPSwitch-II器件后，需获得新的销售许可。



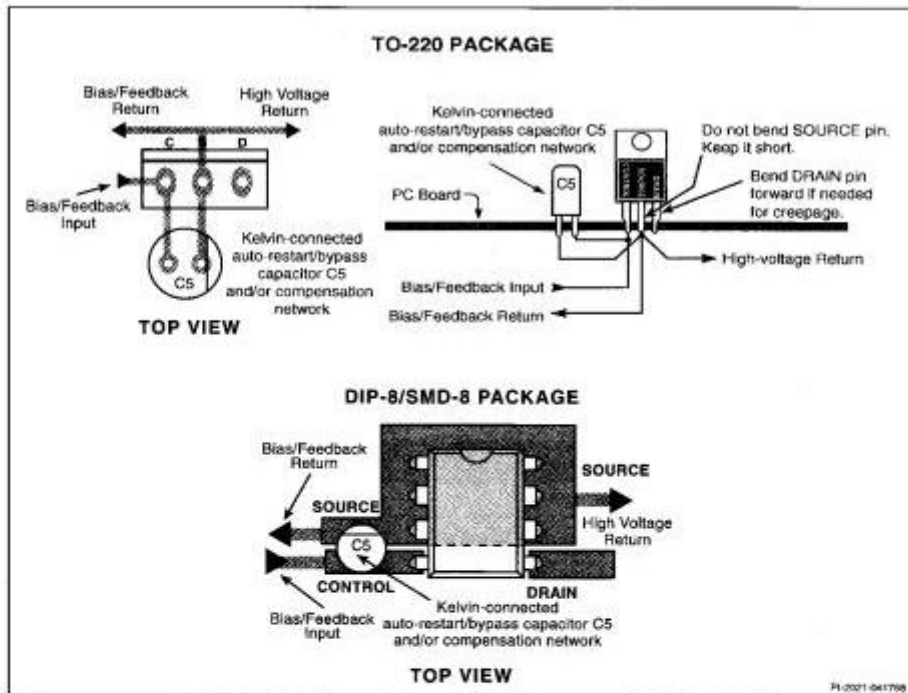


图9. TOPSwitch的推荐布局连线方案

## 设计工具

Power Integration 公司提供的以下工具可大大简化基于 TOPSwitch 器件的电源设计。

- 数据手册和设计指南包括广泛的应用信息
- Excel设计表 — 对所有使用TOPSwitch器件进行

设计，都大力推荐采用此工具。

- 参考设计板 装配好经测试的产品可行性设计。

所有的数据表、应用文献和最新版本的变压器设计表都可以从我们的网址: <http://www.powerint.com>

漏级电压	-0.3到700V	工作结温 <sup>(1,2)</sup>	-40到150°C
100ns内除消隐时		引线温度 <sup>(4,5)</sup>	260°C
向外漏级电流增量	$0.1 \times I_{LIMIT(MAX)}$ <sup>(2,3)</sup>	热阻抗: Y封装( $\theta_{JA}$ ) <sup>(5)</sup>	70°C/W
控制脚电压	-0.3V到9V	( $\theta_{JC}$ ) <sup>(6)</sup>	2°C/W
控制脚电流	100mA	P/G封装: ( $\theta_{JA}$ )	45°C/W <sup>(7)</sup>
存放温度	-65到125°C		35°C/W <sup>(8)</sup>
注释:		( $\theta_{JC}$ ) <sup>(6)</sup>	5°C/W

1. 所有的电压以 $T_A=25^\circ\text{C}$ 时的漏级为参考。  
 2. 与变压器饱和和有关 — 参看图13。  
 3. 通常受内部道路限制。  
 4. 离外觀1/16英寸维持5秒。  
 5. 无须常设散热片。  
 6. 在靠近型封表面或漏级脚的键合点测试。  
 7. 焊在0.36平方英寸(232mm<sup>2</sup>)、2盎司(610克/m<sup>2</sup>)铜皮上。  
 8. 焊在1平方英寸(645mm<sup>2</sup>)、2盎司(610克/m<sup>2</sup>)铜皮上。

参数	符号	条件 (除非另行说明)			最小值	典型值	最大值	单位
		见图14 漏级=0V; 结温=-40到125°C						
输出频率	$f_{osc}$	$I_C=4$ 毫安, $T_J=25^\circ\text{C}$			90	100	110	kHz
最大占空比	$D_{MAX}$	$I_C = I_{CDT}+0.4$ 毫安, 见图10			64	67	70	%
最小占空比	$D_{MIN}$	$I_C=10$ 毫安, 见图10			0.7	1.7	2.7	%
脉宽调制增益		$I_C=4$ 毫安, $T_J=25^\circ\text{C}$ , 见图4			-21	-16	-11	%/mA
PWM增益温度漂移		见注释4				-0.05		%/mA/°C
外部偏置电流	$I_b$	见图4			0.8	2.0	3.3	mA
动态阻抗	$Z_C$	$I_C=4$ 毫安, $T_J=25^\circ\text{C}$ , 见图11			10	15	22	$\Omega$
动态阻抗温度漂移						0.18		%/°C
控制脚充电电流	$I_C$	$T_J=25^\circ\text{C}$	$V_C=0\text{V}$	-2.4	-1.9	-1.2	mA	
			$V_C=5\text{V}$	-2	-1.5	-0.8		
充电电流温度漂移		见注释A				0.4		%/°C

参数	符号	条件 (除非另行说明) 见图14 负载=0V; 结温=-40到125°C	最小值	典型值	最大值	单位	
自动重新启动门限电压	$V_{CIAR}$	S1开路		5.7		V	
UV锁定门限电压		S1开路	4.4	4.7	5.0	V	
自动重新启动滞后电压		S1开路	0.6	1.0		V	
自动重新启动占空比		S1开路	TOP221-222	2	5	9	%
			TOP223-227	2	5	8	
自动重新启动频率		S1开路		1.2		Hz	
自保护电流限制	$I_{LIMIT}$	di/dt=40mA/ $\mu$ s $T_J=25^\circ\text{C}$	TOP221Y	0.23	0.25	0.28	A
			TOP221P				
		di/dt=80mA/ $\mu$ s $T_J=25^\circ\text{C}$	TOP222Y	0.45	0.50	0.55	
			TOP222P				
		di/dt=160mA/ $\mu$ s $T_J=25^\circ\text{C}$	TOP223Y	0.90	1.00	1.10	
			TOP223P				
		di/dt=240mA/ $\mu$ s $T_J=25^\circ\text{C}$	TOP224Y	1.35	1.50	1.65	
			TOP224P				
di/dt=320mA/ $\mu$ s $T_J=25^\circ\text{C}$	TOP225Y	1.80	2.00	2.20			
di/dt=400mA/ $\mu$ s $T_J=25^\circ\text{C}$	TOP226Y	2.25	2.50	2.75			
di/dt=480mA/ $\mu$ s $T_J=25^\circ\text{C}$	TOP227Y	2.70	3.00	3.30			
初始电流限制	$I_{OBT}$	见图12 $T_J=25^\circ\text{C}$	$\leq$ 交流85V (整流电源输入)	$0.75 \times$ $I_{LIMIT(MIN)}$			A
			交流265V (整流电源输入)	$0.6 \times$ $I_{LIMIT(MIN)}$			
前沿边缘消隐时间	$t_{LEB}$	$I_C=4\text{mA}$ , $T_J=25^\circ\text{C}$		180		ns	
流限延时	$t_{LD}$	$I_C=4\text{mA}$		100		ns	
热关断温度		$I_C=4\text{mA}$	125	135		$^\circ\text{C}$	
上电复位门限电压	$V_{C(RES)}$	S2开路	2.0	3.3	4.3	V	

参数	符号	条件 (除非另行说明)		最小值	典型值	最大值	单位
		见图14 负载-0V; 结温=-40到125°C					
导通电阻	$R_{DS(on)}$	TOP221 $I_D=25mA$	$T_J=25^\circ C$		31.2	36.0	$\Omega$
			$T_J=100^\circ C$		51.4	60.0	
		TOP222 $I_D=50mA$	$T_J=25^\circ C$		15.6	18.0	
			$T_J=100^\circ C$		25.7	30.0	
		TOP223 $I_D=100mA$	$T_J=25^\circ C$		7.8	9.0	
			$T_J=100^\circ C$		12.9	15.0	
		TOP224 $I_D=150mA$	$T_J=25^\circ C$		5.2	6.0	
			$T_J=100^\circ C$		8.6	10.0	
		TOP225 $I_D=200mA$	$T_J=25^\circ C$		3.9	4.5	
			$T_J=100^\circ C$		6.4	7.5	
		TOP226 $I_D=250mA$	$T_J=25^\circ C$		3.1	3.6	
			$T_J=100^\circ C$		5.2	6.0	
		TOP227 $I_D=300mA$	$T_J=25^\circ C$		2.6	3.0	
			$T_J=100^\circ C$		4.3	5.0	
关断状态电流	$I_{DSS}$	参见注释B $V_{DC}=560V, T_A=125^\circ C$				250	$\mu A$
击穿电压	$BV_{DSS}$	参见注释B $I_D=100\mu A, T_A=25^\circ C$		700			V
上升时间	$t_r$	在一个典型的反激式变换器 中测得。			100		ns
下降时间	$t_f$				50		ns
漏极电源电压		参见注释C		36			V
开关稳压器	$V_{CS(START)}$	$I_C=4mA$		5.5	5.7	6.0	V
开关稳压器温度漂移					$\pm 50$		ppm/ $^\circ C$
控制脚提供/充电电流	$I_{CD1}$	输出MOSFET导通	TOP221-224	0.6	1.2	1.6	mA
			TOP225-227	0.7	1.4	1.8	
	$I_{CD2}$	输出MOSFET关断		0.5	0.8	1.1	

注释:

- A. 对带有负号的技术指标, 负温度系数对应于随温度增加其数值增加, 正温度系数对应于随温度增加其数值减少。  
B. 可以如图15所示, 通过以下步骤来测量击穿电压和漏电流:

i. 曲线测试仪初始设置为0V, 将基本输出调节为如图所示的0V, 6.5V, 4.3V和6.5V的电压序列。曲线测试仪提供的基本电流不应超过100mA。此控制脚电压序列中断自动重新启动序列并将TOPSwitch内部MOSFET锁定在

关断状态。

- ii. 此时即可用曲线测试仪来测量击穿电压和漏电流，曲线测试仪在任何条件下提供的电压都必须低于700V。
- C. TOPSwitch器件在漏级电压比36V低很多的情况下也可以启动和工作。但是，控制脚的充电电流会减少，这会影晌启动时间、自动重启动频率和自动重启动占空比。请参阅低压工作特性曲线中控制脚充电电流( $I_C$ )与漏级电压之间的关系曲线。

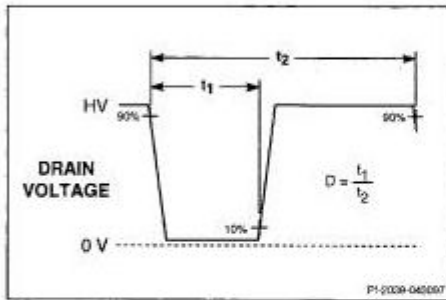


图10. TOPSwitch占空比测量

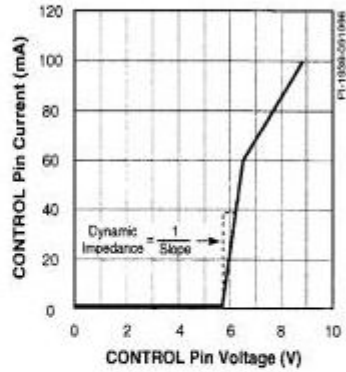


图12. 自保护电流限制区域

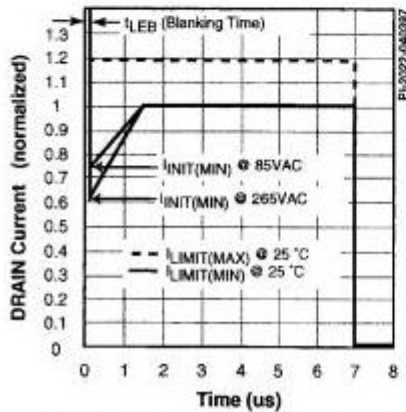


图11. TOPSwitch控制脚电流-电压特性

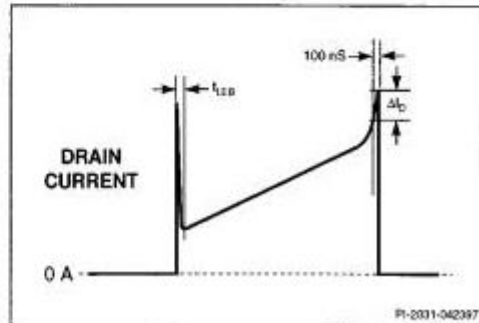


图13. 变压器饱和态下漏级电流波形增量实例

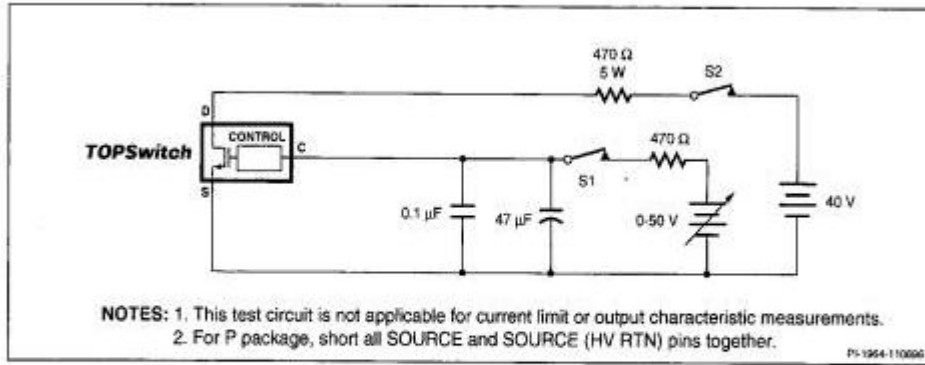


图14. TOPSwitch器件总的测试电路

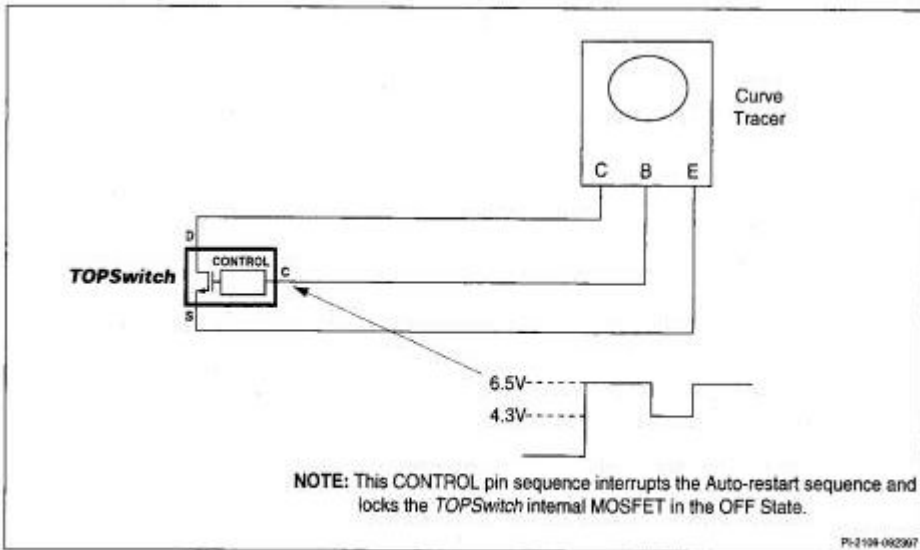


图15. 击穿电压和漏电流测量测试电路

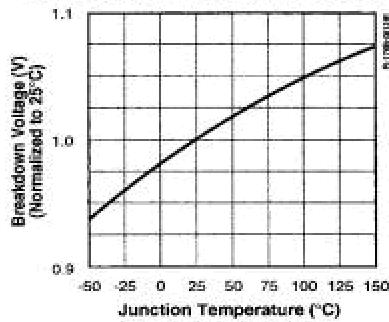
在电源外对TOPSwitch器件单独进行测试时，应该注意下面的问题。图14是对TOPSwitch器件进行实验室测试时建议使用的电路图。

当漏级电源加上时，器件处于自动重新启动状态。控制脚的电压将以一个低的频率在4.7到5.7V间振荡，而漏级则在控制脚振荡的每个第八周期导通。在此自动重新启动状态下，如果控制脚的电源加上，控制脚振荡处

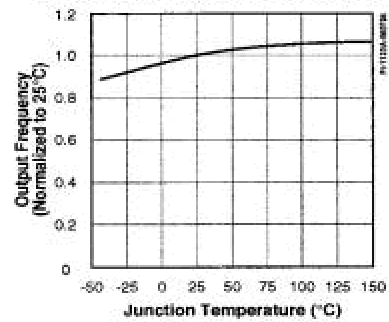
于正确状态(漏级工作的状态)，从而观察到连续的漏级波形的可能性只有12.5%。因此如果想要观察到连续的漏级波形，就应先将在 $V_C$ 的电源电压加上，然后再把漏级的电源接通。上述的12.5%的可能性是由8:1计数器造成的。可恰时将控制脚和漏级引脚短路来复位TOPSwitch器件，使之出现正确的状态。

### 典型的性能特性

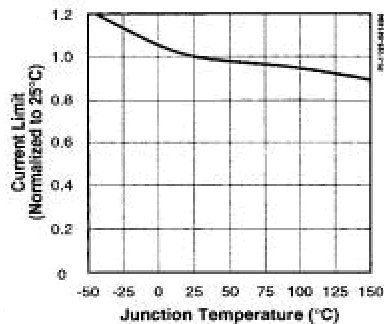
**BREAKDOWN vs. TEMPERATURE**



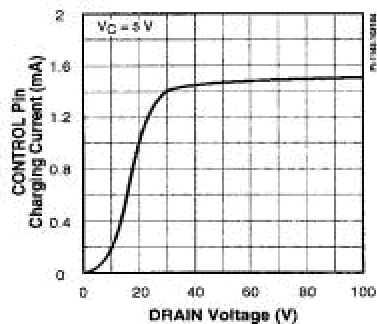
**FREQUENCY vs. TEMPERATURE**



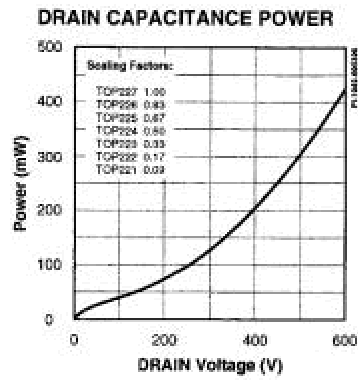
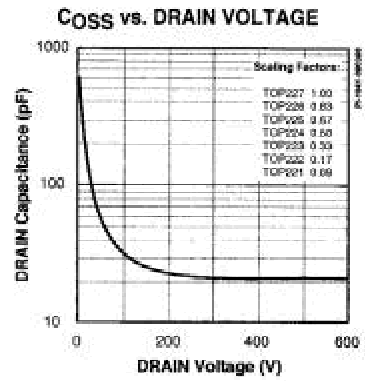
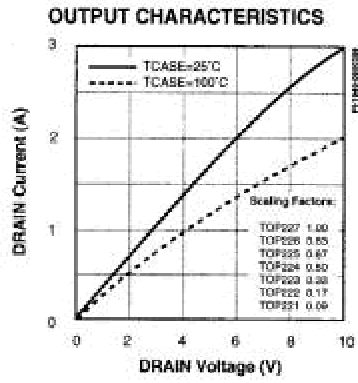
**CURRENT LIMIT vs. TEMPERATURE**



**I<sub>C</sub> vs. DRAIN VOLTAGE**



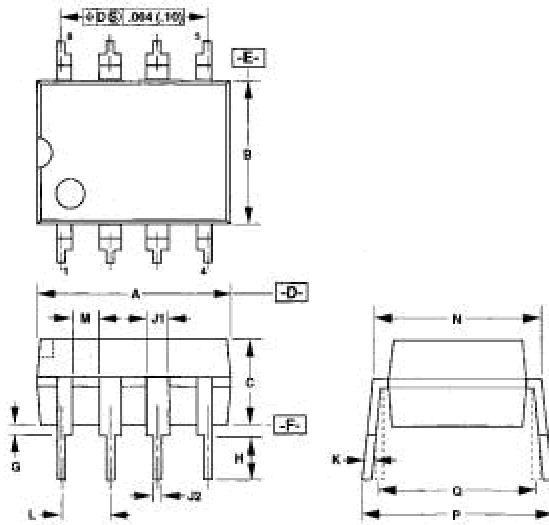
典型的性能特性 — 续





A	0.370-0.385	9.40-9.78
B	0.245-0.255	6.22-6.48
C	0.125-0.135	3.18-3.43
G	0.015-0.040	0.38-1.02
H	0.120-0.135	3.05-3.43
J1	0.060 (NOM)	1.52 (NOM)
J2	0.014-0.022	0.35-0.56
K	0.010-0.012	0.25-0.30
L	0.090-0.110	2.29-2.79
M	0.030 (MIN)	0.76 (MIN)
N	0.300-0.320	7.62-8.13
P	0.300-0.390	7.62-9.91
Q	0.300 BSC	7.62 BSC

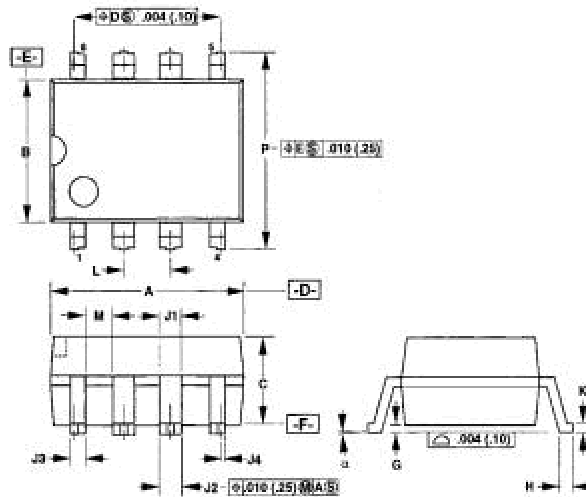
Notes:  
 1. Package dimensions conform to JEDEC specification MS-001-A88 for standard dual in-line (DIP) package, 300 inch row spacing (PLASTIC) 8 leads (Issue 6, 3/85).  
 2. Controlling dimensions are in inches.  
 3. Dimensions shown do not include mold flash or other protrusions. Mold flash or protrusions shall not exceed .005 (.15) on any side.  
 4. D, E and F are reference datums on the molded body.



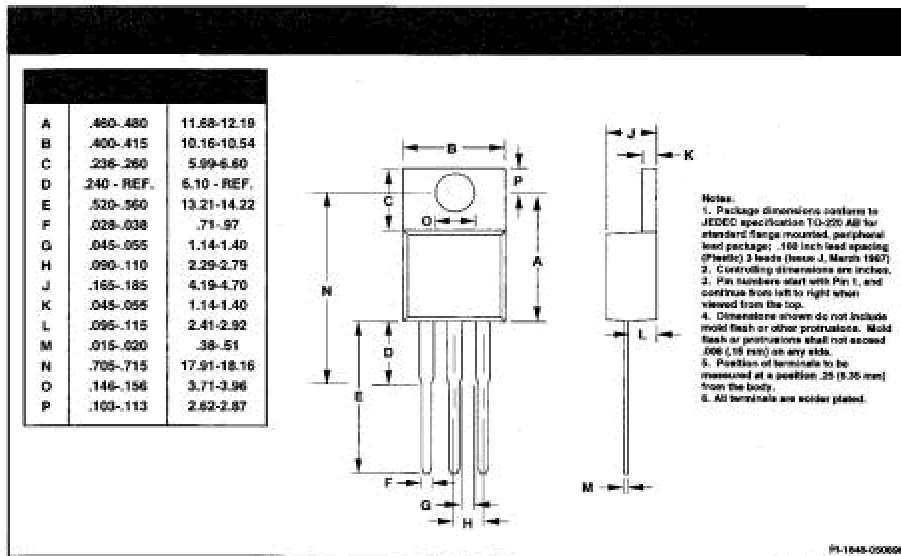
P-2076-021187

A	0.370-0.385	9.40-9.78
B	0.245-0.255	6.22-6.48
C	0.125-0.135	3.18-3.43
G	0.004-0.012	0.10-0.30
H	0.035-0.044	0.91-1.12
J1	0.060 (NOM)	1.52 (NOM)
J2	0.048-0.053	1.22-1.35
J3	0.032-0.037	0.81-0.94
J4	0.007-0.011	0.18-0.28
K	0.010-0.012	0.25-0.30
L	0.100 BSC	2.54 BSC
M	0.030 (MIN)	0.76 (MIN)
P	0.372-0.388	9.45-9.86
Q	0-8°	0-8°

Notes:  
 1. Package dimensions conform to JEDEC specification MS-001-AR (Issue 7, 7/85) except for lead shape and size.  
 2. Controlling dimensions are in inches.  
 3. Dimensions shown do not include mold flash or other protrusions. Mold flash or protrusions shall not exceed .005 (.15) on any side.  
 4. D, E and F are reference datums on the molded body.



P-2076-021187



完。。。。。。 <zzp.2001@163.com>